



Université Batna 2 – Mostefa Ben Boulaïd
Faculté de Technologie
Département d'Electronique



Thèse

Présentée pour l'obtention du diplôme de :
Doctorat en Sciences en Electronique
Option : Microélectronique

Sous le Thème :

Modélisation du transistor MOS

Présentée par :

Smail Toufik

Devant le jury composé de :

M. AOUAGHLANT Said	Prof.	Université de Batna 2	Président
M. DIBI Zohir	Prof.	Université de Batna 2	Rapporteur
M. CHAABI Abdelhafid	Prof.	Université de Constantine 1	Examineur
M. TELIA Azeddine	Prof.	Université de Constantine 1	Examineur
M. MAHAMDI Ramdane	Prof.	Université de Batna 2	Invité
M. ABDESSAMED Yassin	Prof.	Université de Batna 2	Invité

06 juillet 2023

A mes très chers parents

A ma femme et à me très cher enfant

A mes frères et mes sœurs

Sans oublier ma grande famille

A mes amis et à tous ceux que j'aime. . .

Smail toufik

Remerciements

Les travaux présentés dans ce manuscrit ont été effectués au sein du département d'électronique à l'Université de Batna. Tout d'abord je remercie Dieu le tout puissant de m'avoir aidé à achever cette modeste thèse. Je remercie tout particulièrement Monsieur DIBI Zohir, Professeur à l'Université Batna, pour avoir dirigé mes travaux de thèse de doctorat. Je le remercie pour l'encadrement, l'expérience, la disponibilité, l'aide, le soutien et le conseil précieux et avisés tout au long de cette thèse.

Merci également à AOUAGHLANT Said, Professeur à l'Université Batna, de m'avoir fait l'honneur et le plaisir de présider ce jury.

Je tiens également à remercier les membres du jury qui m'ont fait l'honneur de participer à ma soutenance de thèse. Je témoigne toute ma gratitude à M. CHAABI Abdelhafid, M. TELIA Azzedine, M. MAHAMDI Ramdane et M. ABDESSAMED Yassin.

Je remercie aussi toutes les personnes qui ont participé, de près ou de loin, à l'accomplissement de ce travail.

Enfin, je tiens à remercier ma famille pour leurs encouragements tout au long de mes études et pour leur soutien pendant la rédaction de cette thèse.

Résumé

Dans le cadre de ce travail, notre objectif porte sur la modélisation électrothermique d'un transistor MOSFET de puissance basse tension pour l'estimation de sa température de jonction. Pour atteindre cet objectif, nous sommes passés par plusieurs étapes. La première est consacrée à la modélisation électrique. Le but est de développer un modèle apte de décrire avec précision le comportement statique et dynamique du transistor MOSFET de puissance. La validation de notre modèle repose sur des comparaisons entre des résultats de simulation et les données fournies par la fiche technique du constructeur. La deuxième étape de nos travaux est consacrée à la modélisation thermique, l'objectif de cette étape est l'implémentation d'algorithmes d'optimisation (PSO) pour l'identification de l'impédance thermique transitoire du transistor MOSFET de puissance. La méthode que nous avons proposée, permet de déterminer les paramètres thermiques d'impédance du MOSFET de puissance. Notre procédure d'extraction est validée par un excellent accord entre les simulations et les données fournies par la fiche technique du constructeur. Les résultats de simulation indiquent l'exactitude et l'efficacité de cette méthode. La troisième étape est consacrée à la modélisation électrothermique, l'objectif de cette étape est le développement d'un modèle électrothermique capable d'estimer la température de la jonction du MOSFET de puissance. Les résultats confirment l'efficacité du modèle électrothermique développé pour estimer la température de jonction du MOSFET de puissance. De plus, nous y détaillons les résultats d'essais réalisés sur le modèle électrothermique, en régime d'avalanche. Cette étude est réalisée dans l'optique de vérifier la robustesse de ce modèle, d'évaluer leur énergie critique avant et lors de la défaillance. La dernière étape est consacrée à l'étude des performances dynamiques du modèle électrothermique développée. Nous y étudions l'influence des différentes inductances parasites, la résistance de grille R_G et la température ambiante sur le comportement dynamique de ce modèle pendant les phases de commutation, afin de déterminer ses limites de validité.

Mots clé : *MOSFET, modélisation électrique et thermique, algorithmes d'optimisation (PSO), modélisation électrothermique, température de jonction, régime d'avalanche, énergie critique.*

Abstract

As part of this work, our objective relates to the electro-thermal modeling of a low voltage power MOSFET transistor for the estimation of its junction temperature. To achieve this goal, we went through several stages. The first is devoted to electrical modeling. The goal is to develop a model capable of accurately describing the static and dynamic behavior of a power MOSFET transistor. The validation of our model is based on comparisons between simulation results and data provided by the manufacturer's datasheet. The second stage of our work is devoted to thermal modeling. The objective of this stage is the implementation of optimization algorithms (PSO) for the identification of the transient thermal impedance of a power MOSFET transistor. The method that we have proposed makes it possible to determine the thermal impedance parameters of the power MOSFET. Our extraction procedure is validated by an excellent concordance is obtained between the simulations and data provided by the manufacturer's data sheet. Simulation results indicate the accuracy and efficiency of this method. The third step is devoted to electro-thermal modeling. The objective of this step is the development of an electro-thermal model capable of estimating the temperature of the junction of the power MOSFET. The results confirm the effectiveness of the electro-thermal model developed to estimate the junction temperature of the power MOSFET. In addition, we detail the results of tests carried out on the electro-thermal model, in an avalanche behavior. This study is carried out in order to verify the robustness of this model, to evaluate their critical energy before and during the failure. The last step is devoted to the study of the dynamic performance of the electro-thermal model developed. We study the influence of the various parasitic inductances, R_G grid resistance and the ambient temperature on the dynamic behavior of this model during the switching phases, to determine its limits of validity.

Keywords: *MOSFET, electrical and thermal modeling, optimization algorithms (PSO), electro-thermal modeling, junction temperature, avalanche regime, critical energy.*

الملخص

كجزء من هذا العمل ، يتعلق هدفنا بالنمذجة الكهروحرارية لترانزستور MOSFET. لتحقيق هذا الهدف مررنا بعدة مراحل. تم تخصيص الأول للنمذجة الكهربائية ، والهدف هو تطوير نموذج قادر على وصف السلوك الثابت والديناميكي لترانزستور MOSFET بدقة. يعتمد التحقق من صحة نموذجنا على مقارنات بين نتائج المحاكاة والنتائج التجريبية التي تم الحصول عليها باستخدام الورقة الفنية للشركة المصنعة. تم تخصيص المرحلة الثانية من عملنا للنمذجة الحرارية ، والهدف من هذه المرحلة هو تنفيذ خوارزميات التحسين لتحديد السلوك الحراري العابر لترانزستور MOSFET. الطريقة التي اقترحناها تجعل من الممكن تحديد المعلمات الحرارية لترانزستور MOSFET. تم التحقق من صحة إجراءات الاستخراج الخاصة بنا ، وتم الحصول على اتفاق ممتاز بين عمليات المحاكاة والنتائج التجريبية التي تم الحصول عليها باستخدام الورقة الفنية للشركة المصنعة. نتائج المحاكاة تشير إلى دقة وفعالية هذه الطريقة. تم تخصيص المرحلة الثالثة للنمذجة الكهروحرارية ، والهدف من هذه المرحلة هو تطوير نموذج كهربائي حراري قادر على تقدير درجة حرارة الوصل. تؤكد النتائج كفاءة النموذج الكهروحراري الذي تم تطويره لتقدير درجة حرارة الوصلة لترانزستور MOSFET. بالإضافة إلى ذلك ، سنشرح بالتفصيل في هذه الخطوة نتائج الاختبارات التي أجريت على النموذج الكهروحراري ، في نظام Avalanche. أجريت هذه الدراسة للتحقق من متانة هذا النموذج ، لتقييم طاقتها الحرجة قبل وأثناء الفشل. تم تخصيص المرحلة الأخيرة لدراسة الأداء الديناميكي للنموذج الكهروحراري المطور ، وسوف ندرس تأثير مختلف الحثيات الطفيلية ومقاومة الشبكة R_G ودرجة الحرارة المحيطة على السلوك الديناميكي لهذا النموذج أثناء مراحل التبديل ، من أجل تحديد حدود صلاحيتها.

الكلمات المفتاحية: MOSFET ، النمذجة الكهربائية، النمذجة الحرارية، خوارزميات التحسين (PSO) ، النمذجة الكهروحرارية ، درجة حرارة الوصلة ، نظام Avalanche ، الطاقة الحرجة .

Table des matières

Table des matières

Dédicaces.....	2
Remerciements.....	3
Résumé.....	4
Abstract.....	5
ملخص.....	6
Table des matières.....	8
Liste des symboles.....	11
Liste des figures.....	14
Liste des tableaux.....	18
Introduction générale.....	20

Chapitre 1: Modélisation et simulations électrique du transistor MOSFET de puissance

1.1. Introduction.....	25
1.2. Le transistor MOSFET de puissance.....	25
1.2.1. Principe de fonctionnement d'un transistor MOSFET de puissance.....	26
1.2.1.1. L'état passant.....	26
1.2.1.2. L'état bloqué.....	26
1.2.2. Les différentes structures du MOSFET de puissance.....	26
1.2.3. Comportement statique des transistors MOSFET.....	27
1.2.3.1. Tension de seuil.....	27
1.2.3.2. Les caractéristiques courant-tension.....	28
1.2.3.3. Résistance à l'état passant.....	28
1.2.3.4. Tension de blocage.....	31
1.2.4. Comportement dynamique.....	31
1.2.4.1. La capacité drain-source.....	32
1.2.4.2. La capacité grille-source.....	32
1.2.4.3. La capacité grille-drain.....	32
1.2.5. Impact de la température sur les paramètres électriques.....	33
1.2.5.1. Tension de seuil.....	33
1.2.5.2. Transconductance.....	34
1.2.5.3. Résistance à l'état passant.....	34
1.2.5.4. Tension de claquage.....	35
1.2.5.5. Mobilité des porteurs de charge.....	35
1.2.5.6. Concentration des porteurs intrinsèque.....	36
1.2.5.7. Conductivité thermique.....	37
1.3. Fiabilité des modules de puissance.....	38
1.3.1. Définition de la fiabilité.....	38
1.3.2. Définition d'un module de puissance.....	39
1.3.2.1. Les puces semi-conductrices.....	40
1.3.2.2. Les substrats.....	41
1.3.2.3. Les semelles.....	42
1.3.2.4. Les brasures.....	43
1.3.2.5. Les connexions internes.....	44
1.3.2.6. Les connexions externes.....	45
1.3.2.7. Les encapsulation.....	45
1.3.2.8. Les boîtiers.....	46
1.3.2.9. Les systèmes de refroidissements.....	46
1.4. Modèle du transistor MOSFET de puissance.....	46

1.4.1. Identification du paramètre du modèle MOSFET	48
1.5. Validation du modèle du MOSFET de puissance	48
1.5.1. Validation statique	48
1.5.1.1. La caractéristique de sortie	48
1.5.1.2. La caractéristique de transfert	49
1.5.2. Validation dynamique	49
1.6. Conclusion	52
1.7. Références du chapitre 1	53

Chapitre 2: Modélisation et simulations thermique du transistor MOSFET de puissance

2.1. Introduction	60
2.2. Types de modélisations thermiques	60
2.2.1. Modèles thermiques analytiques	61
2.2.2. Modèles thermiques numériques	61
2.2.2.1 Méthodes des différences finies	61
2.2.2.2 Méthodes des éléments finis	61
2.2.2.3 Eléments de frontières	62
2.2.3. Modèles thermiques approximatifs	62
2.2.4. La méthode nodale	62
2.3. Etat de l'art sur la modélisation thermique des composants de puissance	63
2.3.1. Modèles thermiques analytiques	63
2.3.2. Modèles thermiques numériques	64
2.3.3. Modèles thermiques compacts	64
2.4. Choix de la méthode	64
2.4.1 Réseaux Foster et Cauer	64
2.5. Identification des paramètres (RC) du réseau Foster	66
2.5.1. Optimisation par Essaim de Particules (PSO)	66
2.5.1.1. Principe de base d'un (PSO)	67
2.5.1.2. Formulation Mathématique de l'Algorithme (PSO)	67
2.5.1.3. Fonction objectif	68
2.5.2. Résultats de simulation et discussion	70
2.6. Conclusion	73
2.7. Références du chapitre 2	74

Chapitre 3: Modélisation et simulations électrothermique du transistor MOSFET de puissance

3.1. Introduction	80
3.2. Modélisation électrothermique des composants de puissance	80
3.3. Principe de la simulation électrothermique	80
3.4. Méthodes de simulation électrothermique	81
3.4.1. Méthodes directes	81
3.4.2. Méthodes de relaxation	82
3.5. Etat de l'art des simulations électrothermiques	83
3.5.1. Modèles électrothermiques utilisant la méthode directe	83
3.5.2. Modèles électrothermiques utilisant la méthode de relaxation	85
3.6. Couplage électrothermique dans les composants de puissance	86
3.7. Méthodes de mesure de la température des composants de puissance	87
3.8. Modélisation et simulation électrothermique du modèle MOSFET	88
3.9. Les différents régimes de fonctionnement extrêmes	91

3.9.1. Simulation en mode d'avalanche	92
3.9.1.1. Objectifs	92
3.9.1.2. Circuit de test	92
3.9.1.3. Résultats de simulation	93
3.9.2. Étude de l'influence de la résistance de grille Aven la défaillance du modèle MOSFET	94
3.9.3. Étude de l'influence de la résistance de grille sur la défaillance du modèle MOSFET	95
3.10. Conclusion	96
3.11. Références du chapitre 3	97

Chapitre 4: Etude et simulation d'un modèle MOSFET de puissance dans une cellule de commutation sur charge inductive

4.1. Introduction	101
4.2. Les interrupteurs des puissances	101
4.3. Commutation en électronique de puissance	103
4.4. Circuit de commande pour le MOSFET de puissance	104
4.4.1. Commande de grille du MOSFET	104
4.4.1.1. Commande en tension	104
4.4.1.2. Commande en courant	105
4.5. Utilisation du modèle électrothermique dans un hacheur sur charge inductive	107
4.5.1. Le schéma d'un hacheur sur charge inductive	107
4.6. Analyse des différentes phases à la fermeture d'un MOSFET de puissance	107
4.7. Analyse des différentes phases à l'ouverture d'un MOSFET de puissance	109
4.8. Etude de l'influence des différents paramètres du MOSFET sur la forme d'onde	111
4.8.1. Influence de la résistance de grille sur les phases de la commutation	112
4.8.2. Influence des différentes inductances parasites	113
4.8.2.1. Influence des variations de l'inductance L_G	113
4.8.2.2. Influence des variations de l'inductance L_D	115
4.8.2.3. Influence des variations de l'inductance L_S	116
4.8.3. Influence de la température sur les phases de la commutation	117
4.9. Calcul de (dv/dt) , (di/dt) et de l'énergie dissipée par commutation	119
4.9.1. Effet de la résistance de grille R_G	120
4.9.2. Effet de la température T_a	122
4.9.3. Effet de l'inductance parasite L_S	123
4.10. Conclusion	125
4.11. Références du chapitre 4	126
Conclusion générale et perspectives	128
Liste des publications	131
ANNEXES	133
ANNEXE 1	134
ANNEXE 2	142
ANNEXE 3	148

Liste des symboles

BV_{DSS}	Tension de claquage Drain Source du MOSFET (V)
C_{DS}	Capacité Drain Source (F)
C_{GD}	Capacité Grille Drain (F)
C_{GS}	Capacité Grille Source (F)
C_{ISS}	Capacité d'entrée (F)
C_{OSS}	Capacité de sortie (F)
C_{OX}	Capacité de l'oxyde de grille (F)
C_{RSS}	Capacité de contre-réaction (F)
C_i	les capacités thermiques (Joules/°C)
d_{SUB}	Epaisseur du substrat (cm)
di/dt	Vitesse de commutation en courant (kA/μs)
dv/dt	Vitesse de commutation en tension (kV/μs)
E	Energie (J)
E_{on}	Energie dissipée pendant la phase d'amorçage (J)
E_{off}	Energie dissipée pendant la phase de blocage (J)
E_{SUB}	Epaisseur du substrat (cm)
F_{com}	Fréquence de commutation (Hz)
GaN	Nitrure de gallium
h	Profondeur de jonction (cm)
H	Epaisseur de la couche épitaxiée (cm)
I_{AV}	Courant d'avalanche (A)
I_D	Courant de drain du MOSFET (A)
I_{DS}	Courant entre le drain et la source du MOSFET (A)
I_{DSS}	Courant de fuite entre le drain et la source du MOSFET (A)
I_{GS}	Courant entre la grille et la source du MOSFET (A)
I_{GSS}	Courant de fuite entre la grille et la source du MOSFET (A)
K	Constante de Boltzmann ($k = 1,381 \times 10^{-23} \text{J.K}^{-1}$)
L_S	Inductance parasite de source (H)
L_D	Inductance parasite de drain (H)
L_G	Inductance parasite de grille (H)
Pspice	Simulation Program with Integrated Circuit Emphasis
M	Facteur de multiplication par avalanche résultant de l'ionisation par impact dans la zone de charge d'espace collecteur-base
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
N_A	Concentration en atomes accepteurs (cm^{-3})
N_D	Concentration en atomes donneur (cm^{-3})
n_i	Concentration intrinsèque à l'équilibre thermodynamique (cm^{-3})
N_{SUB}	Dopage du substrat

P	Puissance (W)
q	Charge de l'électron ($q = 1,602 \times 10^{-19} \text{C}$)
Q_{BD}	Charge supportée par l'oxyde de grille jusqu'à son claquage (C)
Q_{SS}	Charges fixes présentes dans l'oxyde et à l'interface oxyde/semi-conducteur (C)
R_G	Résistance de grille (Ω)
R_A	Résistance d'accès (Ω)
R_{CH}	Résistance minimale effective du canal d'inversion (Ω)
$R_{connect}$	Résistance liée à la connectique (Ω)
R_D	Résistance de drift (Ω)
$R_{DS(on)}$	Résistance à l'état passant entre le drain et la source su MOSFET (Ω)
R_{JFET}	Résistance créée par le JFET parasite (Ω)
R_{N+}	Résistance de source (Ω)
R_{SUB}	Résistance effective de substrat (Ω)
R_i	les résistances thermiques ($^{\circ}\text{C}$ ou K / W)
S_{SUB}	Surface du substrat (cm^2)
Si	Silicium
SiC	Carbure de silicium
T	Température ($^{\circ}\text{C}$ ou K)
T_{amb}	Température ambiante ($^{\circ}\text{C}$ ou K)
T_c	Température du boîtier ($^{\circ}\text{C}$ ou K)
T_j	Température de jonction ($^{\circ}\text{C}$ ou K)
T_{off}	Temps pendant la phase de blocage (s)
T_{on}	Temps pendant la phase d'amorçage (s)
ΔT	Élévation de la température de jonction d'un semi-conducteur par rapport à la température ambiante ($^{\circ}\text{C}$ ou K)
UIS	Unclamped Inductive Switching
V_{BDSS}	Tension de claquage (V)
V_{AV}	Tension d'avalanche (V)
V_{DD}	Tension d'alimentation du drain (V)
V_{DS}	Tension entre le drain et la source du MOSFET (V)
V_{Dsat}	Tension drain-source à la saturation du MOSFET (V)
V_{FB}	Tension de band plate (V)
V_{GS}	Tension entre la grille et la source du MOSFET (V)
V_{TH}	Tension de seuil (V)
Z_{th}	Impédance thermique
Z_{thjc}	Impédance thermique entre le composant et la semelle ($^{\circ}\text{C}$ ou K / W)
Z_{thja}	Impédance thermique entre le composant et l'ambiant ($^{\circ}\text{C}$ ou K / W)
Ψ	Potentiel de réduction de mobilité transversale (V)
α	Gain en courant du transistor

ϵ_{SI}	Permittivité du silicium ($F.m^{-1}$)
μ_0	Mobilité des porteurs à champ nul ($cm^2.V^{-1}.S^{-1}$)
μ_n	Mobilité des électrons ($cm^2.V^{-1}.S^{-1}$)
ρ	Résistivité ($\Omega.cm$)
ϕ_F	Potentiel de Fermi (V)
ϕ_{ms}	Travail de sortie métal/semi-conducteur (V)
τ_i	Constantes de temps thermiques (s)
$t_{d(on)}$	Le délai à la fermeture (s)
t_f	Temps de la descente de la tension V_{DS} (s)
$t_{d(off)}$	Le délai à l'ouverture (s)
t_r	Temps de la montée du courant I_{DS} (s)

Liste des figures

Chapitre 1

Figure 1.1: Exemple de transistor NMOS : a) dessin de masques 4 simplifié, b) vue simplifiée en coupe transversale et c) symbole électrique [1].....	25
Figure 1.2: Structures de MOSFET vertical : (a) Structure V-groove, (b) Structure VDMOS, (c) Structure U MOS [2].....	27
Figure 1.3: Caractéristiques courant-tension d'un transistor à effet de champ avec(a) les caractéristiques de transfert et (b) les caractéristiques de sortie [4].....	28
Figure 1.4: Localisation des composantes de la résistance à l'état passant au niveau de la cellule élémentaire du MOSFET [6].....	29
Figure 1.5: Composantes de la résistance à l'état passant dans un MOSFET de puissance 30V... 31	
Figure 1.6: Localisation des composantes des capacités parasites et schéma équivalent associé au MOSFET [11].....	32
Figure 1.7: Evolution de la tension de seuil V_{TH} en fonction de la température pour $V_{TH0}=2V$... 34	
Figure 1.8: Evolution de la résistance à l'état passant $R_{DS(on)}$ en fonction de la température..... 35	
Figure 1.9: Evolution de la mobilité des électrons et les trous dans le silicium en fonction de la température..... 36	
Figure 1.10: Evolution de la mobilité des porteurs libres dans le canal avec la température et son effet sur les caractéristiques directes $I_D = f(V_{DS})$ [22]..... 36	
Figure 1.11: Évolution de la concentration intrinsèque en fonction de la température [24]..... 37	
Figure 1.12: Évolution de la concentration intrinsèque en fonction de la température..... 37	
Figure 1.13: Évolution de la conductivité thermique des semi-conducteurs en fonction de la température..... 38	
Figure 1.14: Evolution temporelle du taux de défaillance d'un produit en fonction du temps [28]..... 39	
Figure 1.15: Les différents niveaux de fiabilité Front End [29]..... 39	
Figure 1.16: Vue en coupe d'un assemblage de puissance [30]..... 40	
Figure 1.17: (a) vue des wafers (SiC) en carbure de silicium [37], (b) Vue des wafers en silicium (Si) [38].Chaque carré sur le wafer correspond à une puce..... 41	
Figure 1.18: Substrat céramique métallisé (DBC) et substrat métallique isolé (SMI) [45]..... 42	
Figure 1.19: Température de fusion pour différents alliages à base du Plomb [50]..... 43	
Figure 1.20: Schéma d'une séquence de câblage (a) ball bonding et (b) wedge bonding..... 44	
Figure 1.21: (a) Fils de Bonding et (b) Ribon de Bonding..... 45	
Figure 1.22: Connecteurs externes brasés sur la métallisation du substrat [56]..... 45	
Figure 1.23: Encapsulation d'un module de puissance par un gel silicone transparent [58]..... 45	
Figure 1.24: Boîtier discret to 247 en (a) EPOXY (b) métallique [60]..... 46	
Figure 1.25: Refroidissement d'un module de puissance par (a) plaque à eau (b) radiateur..... 46	
Figure 1.26: Schéma électrique équivalent du transistor VDMOSFET..... 48	
Figure 1.27: Comparaison du courant de drain I_D simulé avec le modèle proposé et le modèle constructeur en fonction de V_{DS} pour différentes tensions V_{GS} 49	
Figure 1.28: Comparaison du courant de drain I_D simulé avec le modèle proposé et le modèle constructeur en fonction de V_{GS} pour différentes température..... 49	
Figure 1.29: Circuit de test utilisé pour la simulation des caractéristiques dynamiques du modèle du MOSFET..... 50	
Figure 1.30: Formes d'ondes de la commutation du modèle MOSFET sur charge RL à la fermeture..... 50	
Figure 1.31: Formes d'ondes de la commutation du modèle MOSFET sur charge RL à l'ouverture..... 51	

Chapitre 2

Figure 2.1: Classification des différentes méthodes de modélisation thermique [1].....	60
Figure 2.2: Maillage du milieu et mise en place d'un réseau RC tridimensionnel dans les méthodes nodales [8].....	63
Figure 2.3: Réseau thermique équivalent de Foster et Cauwer.....	66
Figure 2.4: Schéma des couches du module de puissance (CULPA).....	66
Figure 2.5: Mécanisme de déplacement d'une particule.....	67
Figure 2.6: Paramètres utilisés lors de l'implémentation de PSO (Z_{thjc}).....	69
Figure 2.7: Paramètres utilisés lors de l'implémentation de PSO (Z_{thja}).....	69
Figure 2.8: Organigramme de l'algorithme PSO.....	70
Figure 2.9 : Evolution de la fonction fitness f en fonction du nombre d'itérations $Z_{th(j-c)}$	71
Figure 2.10 : Evolution de la fonction fitness f en fonction du nombre d'itérations $Z_{th(j-a)}$	71
Figure 2.11 : (a) Comparaison entre le modèle d'impédance thermique $Z_{th(j-c)}$ et datasheet après l'optimisation par PSO, (b) Estimation de l'écart entre l'impédance obtenu par l'approche PSO et par datasheet.....	72
Figure 2.12 : (a) Comparaison entre le modèle d'impédance thermique $Z_{th(j-a)}$ et datasheet après l'optimisation par PSO, (b) Estimation de l'écart entre l'impédance obtenu par l'approche PSO et par datasheet.....	72

Chapitre 3

Figure 3.1 : Principe de la simulation électrothermique directe [4].....	82
Figure 3.2 : Modélisation électrothermique utilisant la méthode directe [6].....	82
Figure 3.3 : Modélisation électrothermique utilisant la méthode directe [6].....	83
Figure 3.4 : Modèle électrique (a) et thermique (b) d'un module IGBT sous SABER [10].....	83
Figure 3.5 : Résultats de simulation électrothermique par méthode directe : Température simulée en différents points sous la puce IGBT [10].....	84
Figure 3.6 : Exemple de modélisation électrothermique d'un transistor MOSFET et de son refroidisseur [11].....	84
Figure 3.7 : Simulation par méthode directe en utilisant logiciel SIMPLORER : (a) distribution de la température sur le module IGBT multi-puces [13] et (b) modèle thermique équivalent de deux puces IGBT [12].....	85
Figure 3.8 : Modèle électrothermique utilisant la méthode de relaxation [14].....	85
Figure 3.9 : Modèles compacts électrothermique du transistor MOSFET [18].....	86
Figure 3.10 : Schéma du modèle électrothermique des semi-conducteurs de puissance [19].....	86
Figure 3.11 : Mesure infrarouge de la température en surface d'une puce IGBT corrélée à la présence d'un défaut dans la brasure localisé entre la puce et le substrat [22].....	87
Figure 3.12 : Schéma du circuit hacheur série avec prise en compte du couplage électrothermique.....	88
Figure 3.13 : Évolution de la température de jonction T_j en fonction du temps pour le modèle du MOSFET.....	89
Figure 3.14 : Evolution de la puissance dissipée dans le modèle du MOSFET.....	89
Figure 3.15 : Température de jonction du modèle du MOSFET (a) fréquence de 10khz, (b) zoom sur l'intervalle 0.4ms-0.6ms ; (c) fréquence de 15khz, (e) zoom sur l'intervalle 0.4ms-0.6ms ; (d) fréquence de 20khz, (f) zoom sur l'intervalle 0.4ms-0.6ms.....	90
Figure 3.16 : (a) Circuit de test UIS (b) formes d'ondes associées [23], [24].....	92
Figure 3.17: Formes d'ondes lors du fonctionnement normal du modèle MOSFET en mode de commutation sous charge inductive sans diode de roue libre.....	93
Figure 3.18 : Formes d'ondes lors d'une défaillance du modèle MOSFET en mode de commutation sous charge inductive sans diode de roue libre.....	94
Figure 3.19 : Effet de la résistance de grille sur la forme d'ondes V_{DS} , I_{DS} et V_{GS} lors du fonctionnement normal du modèle MOSFET.....	94

Figure 3.20 : Effet de la résistance de grille sur la forme d'ondes V_{DS} , I_{DS} et V_{GS} lors d'une défaillance du modèle MOSFET	95
---	----

Chapitre 4

Figure 4.1: Représentation symbolique du principe de fonctionnement d'un interrupteur [1].....	101
Figure 4.2: Caractéristiques statiques d'un interrupteur de semi-conducteurs [2].....	102
Figure 4.3: Principaux interrupteurs de puissance se partageant le marché en fonction de la puissance et de la fréquence de commutation du convertisseur [5].....	103
Figure 4.4: Comparaison générale entre commutation dure et commutation douce à la mise de conduction d'un semi-conducteur [2].....	103
Figure 4.5: Caractéristiques statiques dans le plan (I/V) des composants semi-conducteurs de puissance [10].....	104
Figure 4.6: Circuit de commande de grille en tension [12].....	105
Figure 4.7: Topologies de commande en tension (a) commande unipolaire avec le push-pull, (b) commande bipolaire avec le push-pull [12].....	105
Figure 4.8: Circuit de commande de grille en courant [11].....	105
Figure 4.9: (a) Circuit de commande de grille en courant, (b) formes d'onde de fonctionnement [13].....	106
Figure 4.10: Commande en courant avec un asservissement en courant	106
Figure 4.11: Circuit utilisé pour étudier la commutation	107
Figure 4.12: Résultats de simulation à la mise en conduction du modèle MOSFET de puissance avec un hacheur sur charge inductive	108
Figure 4.13: Résultats de simulation d'un blocage du modèle MOSFET de puissance avec un hacheur sur charge inductive	110
Figure 4.14: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs de la résistance de grille R_G	112
Figure 4.15: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs de la résistance de grille R_G	113
Figure 4.16: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs d'inductance L_G	114
Figure 4.17: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs d'inductance L_G	114
Figure 4.18: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs d'inductance L_D	115
Figure 4.19: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs d'inductance L_D	115
Figure 4.20: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs d'inductance L_S	116
Figure 4.21: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs d'inductance L_S	117
Figure 4.22: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs de la température	118
Figure 4.23: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs de la température	118
Figure 4.24: Protocole de calcul	119
Figure 4.25: (a) Cycles de commutation et (b) évolution des pertes instantanées dans un MOSFET au cours d'une période de fonctionnement	120
Figure 4.26: Évolution de (dv/dt) à la fermeture et à l'ouverture selon le choix de la résistance de grille R_G	121
Figure 4.27: Évolution de (di/dt) à la fermeture et à l'ouverture selon le choix de la résistance de grille R_G	121

Figure 4.28: Distribution de l'énergie dissipée pendant une commutation pour différentes valeurs de R_G	122
Figure 4.29: Évolution de (dv/dt) à la fermeture et à l'ouverture selon le choix de la température.....	122
Figure 4.30: Évolution de (di/dt) à la fermeture et à l'ouverture selon le choix de la température.....	123
Figure 4.31: Distribution de l'énergie dissipée pendant une commutation pour différentes température, $V_{DS}= 15V$ et $I_0= 2.5A$	123
Figure 4.32: Évolution de (dv/dt) à la fermeture et à l'ouverture selon le choix de l'inductance parasite L_s	124
Figure 4.33: Évolution de (di/dt) à la fermeture et à l'ouverture selon le choix de l'inductance parasite L_s	124
Figure 4.34: Distribution de l'énergie dissipée pendant une commutation pour différentes valeurs de L_s	125

Liste des tableaux

Tableau 1.1 : Conductivité thermique et coefficient α de matériaux III-N et d'autres semi-conducteurs [25].....	38
Tableau 1.2 : Propriétés physiques des matériaux semi-conducteurs à 25°C [35, 36].....	41
Tableau 1.3 : Propriétés physiques des céramiques utilisées dans les modules de puissance [44].....	42
Tableau 1.4 : Propriétés physiques des matériaux utilisés dans la fabrication des semelles [47]..	43
Tableau 1.5: Paramètres transitoires caractérisant la commutation du transistor MOSFET (SI7390DP) à la fermeture et à l'ouverture.....	52
Tableau 2.1 : L'analogie électrothermique [57].....	62
Tableau 2.2 : Paramètres estimés du modèle thermique de Foster.....	73

Introduction générale

Introduction générale

Les composants électriques de puissance sont de plus en plus utilisés dans les applications du transport, de l'énergie et de l'industrie. Ils jouent un rôle prépondérant dans l'amélioration de l'efficacité énergétique, la sécurité, le confort, la connectivité et le divertissement. De tels composants sont censés pouvoir fonctionner, pendant toute leur durée de vie, dans des conditions environnementales difficiles, telles que les bruits électriques, les changements de température et des vibrations mécaniques. Ensuite, en raison de la nature intrinsèque des composants de puissance qui les contraignent à dissiper de la puissance, et des conditions environnementales dans lesquelles ils sont censés fonctionner, il est nécessaire de développer des modèles précis pour éviter la réduction des performances électriques, d'une part, et les problèmes de fiabilité, d'autre part. Une densité de puissance élevée dissipée par les composants de puissance, peut générer à l'intérieur de ceux-ci des pics et des gradients de température élevés. Ce sont les principales causes de contraintes mécaniques dans les matériaux constitutifs. Par conséquent, la dégradation des dispositifs est causée par une interaction complexe entre les aspects électriques et thermiques. Une telle interaction nécessite d'être étudiée pour améliorer la sécurité et la fiabilité dans la conception de nouveaux dispositifs, ou pour décider des lignes directrices pour l'utilisation de ceux déjà disponibles. La cible la plus pertinente, est l'étude de l'interaction et de la modélisation des aspects électriques et thermiques concernant les composants d'électronique de puissance. Notre travail s'inscrit dans ce contexte et propose un modèle électrothermique de composants semi-conducteur pour estimer la température de jonction du MOSFET de puissance. Cette thèse se divise en quatre parties.

Dans le premier chapitre de cette thèse, nous allons focaliser notre attention principalement sur la modélisation du transistor MOSFET de puissance basse tension. Dans un premier temps, nous décrivons le fonctionnement d'un transistor MOSFET, puis les différentes structures de ce transistor. Dans un second temps, nous décrivons le comportement statique d'un transistor MOSFET et enfin son comportement dynamique. Ensuite nous présentons l'influence de la température sur les paramètres électriques ainsi que sur les grandeurs physiques dans les modules d'électronique de puissance. Par la suite, nous présentons les principales généralités concernant l'assemblage des modules de puissance afin d'en connaître sa composition. Puis, nous définissons tous les paramètres nécessaires à la modélisation du comportement électrique du MOSFET grâce à une application d'une procédure d'extraction des paramètres. La procédure d'extraction de paramètres adoptée consiste à exploiter les fiches techniques du fabricant et des équations du modèle analytique afin d'extraire un maximum de données. Enfin, le modèle électrique sera validé

par une comparaison entre les résultats de simulation du modèle électrique et les données fournies par la fiche technique du constructeur.

Le deuxième chapitre de cette thèse est consacré à la modélisation thermique des composants semi-conducteurs de puissance. Le but est de développer un modèle apte à décrire avec précision le comportement thermique du transistor MOSFET de puissance. Ce chapitre est découpé en trois parties. La première partie est consacrée à la description des différentes stratégies de modélisation thermique que l'on retrouve dans la littérature ainsi que les différents travaux qui ont traité la modélisation thermique des composants de puissance. La deuxième partie de ce chapitre est consacrée à la détermination des paramètres du modèle thermique grâce à un algorithme d'optimisation. Nous présentons les principales caractéristiques et propriétés de l'approche d'optimisation (Optimisation par Essaims Particulaires (OEP) ou (PSO)) ainsi que leur principe de fonctionnement pour extraire les valeurs des paramètres du modèle thermique. La troisième partie de ce chapitre, est consacrée à la validation de notre démarche. Cette validation repose essentiellement sur des comparaisons entre des résultats de simulation obtenus à l'aide du modèle proposé et les données fournies par la fiche technique du constructeur.

Le troisième chapitre de cette thèse, porte sur la modélisation électrothermique d'un transistor MOSFET de puissance pour d'estimer la température de jonction. La première partie de ce chapitre est consacrée à la description des différentes stratégies de modélisation électrothermique que l'on retrouve dans la littérature ainsi que les différents travaux qui ont traité la modélisation électrothermique des composants de puissance. Dans la deuxième partie de ce chapitre nous montrons les étapes suivies pour le développement du modèle électrothermique, puis nous analysons les résultats obtenus. Par la suite, nous étudions par simulation l'impact de la fréquence de commutation sur la température de jonction. Enfin, l'étude que nous présentons dans la dernière partie de ce chapitre vise à analyser par simulation le comportement du modèle électrothermique du MOSFET développé lorsque qu'il est soumis à des régimes extrêmes de fonctionnement (régimes d'avalanche). Cette étude est réalisée dans l'optique de vérifier la robustesse de ce modèle, d'identifier son énergie critique.

Le quatrième et dernier chapitre de cette thèse est réservé à l'étude et simulation d'un transistor MOSFET de puissance en régime de commutation. Pour cela, nous choisissons le modèle électrothermique développé dans le Chapitre 3 comme support à l'étude. Dans la première partie de ce chapitre, nous intégrons ce modèle dans un circuit hacheur sur charge inductive. Ce circuit nous permet de comprendre les formes d'ondes pendant l'ouverture et la fermeture du transistor MOSFET. Dans la deuxième partie de ce chapitre, nous étudierons l'influence des différentes inductances parasites, la résistance de grille R_G et la température ambiante sur le comportement dynamiques de transistor MOSFET de puissance pendant les phases de commutation, afin de

déterminer ses limites de validité. Ensuite, nous détaillerons la méthodologie de calcul des différentes grandeurs dynamiques telles que l'énergie totale dissipée, la vitesse de commutation en tension (dv/dt) et en courant (di/dt). Finalement, l'analyse des résultats des différentes simulations va permettre de conclure quant aux performances et aux limites d'usage du transistor MOSFET développé.

Enfin, une conclusion générale résume les principales avancées de ce travail de thèse et proposera des perspectives de futurs travaux.

Chapitre 1

Modélisation et simulations électriques du transistor MOSFET de puissance

Chapitre1

Modélisation et simulations électrique du transistor MOSFET de puissance

Sommaire

1.1. Introduction	25
1.2. Le transistor MOSFET de puissance	25
1.2.1. Principe de fonctionnement d'un transistor MOSFET de puissance	26
1.2.1.1. L'état passant	26
1.2.1.2. L'état bloqué	26
1.2.2. Les différentes structures du MOSFET de puissance	26
1.2.3. Comportement statique des transistors MOSFET	27
1.2.3.1. Tension de seuil	27
1.2.3.2. Les caractéristiques courant-tension	28
1.2.3.3. Résistance à l'état passant	28
1.2.3.4. Tension de blocage	31
1.2.4. Comportement dynamique	31
1.2.4.1. La capacité drain-source	32
1.2.4.2. La capacité grille-source	32
1.2.4.3. La capacité grille-drain	32
1.2.5. Impact de la température sur les paramètres électriques	33
1.2.5.1. Tension de seuil	33
1.2.5.2. Transconductance	34
1.2.5.3. Résistance à l'état passant	34
1.2.5.4. Tension de claquage	35
1.2.5.5. Mobilité des porteurs de charge	35
1.2.5.6. Concentration des porteurs intrinsèque	36
1.2.5.7. Conductivité thermique	37
1.3. Fiabilité des modules de puissance	38
1.3.1. Définition de la fiabilité	38
1.3.2. Définition d'un module de puissance	39
1.3.2.1. Les puces semi-conductrices	40
1.3.2.2. Les substrats	41
1.3.2.3. Les semelles	42
1.3.2.4. Les brasures	43
1.3.2.5. Les connexions internes	44
1.3.2.6. Les connexions externes	45
1.3.2.7. Les encapsulation	45
1.3.2.8. Les boitiers	46
1.3.2.9. Les systèmes de refroidissements	46
1.4. Modèle du transistor MOSFET de puissance	46
1.4.1. Identification du paramètre du modèle MOSFET	48
1.5. Validation du modèle du MOSFET de puissance	48
1.5.1. Validation statique	48
1.5.1.1. La caractéristique de sortie	48
1.5.1.2. La caractéristique de transfert	49
1.5.2. Validation dynamique	49
1.6. Conclusion	52
1.7. Références du chapitre 1	53

1.1. Introduction

Dans ce chapitre, nous focalisons notre attention principalement sur la modélisation du transistor MOSFET de puissance basse tension. Dans un premier temps, nous décrivons le fonctionnement d'un transistor MOSFET, puis ses différentes structures. Dans un second temps, nous décrivons le comportement statique d'un transistor MOSFET ainsi que son comportement dynamique. Ensuite nous présentons l'influence de la température sur les paramètres électriques ainsi que sur les grandeurs physiques dans les modules d'électronique de puissance. Par la suite, nous présentons les principales généralités concernant l'assemblage des modules de puissance afin d'en connaître sa composition. Puis, nous définissons tous les paramètres nécessaires à la modélisation du comportement électrique du MOSFET grâce à une application d'une procédure d'extraction des paramètres. La procédure d'extraction de paramètres que nous allons adopter consiste à exploiter la fiche technique du fabricant et des équations du modèle analytique, afin d'en extraire un maximum de données. Enfin, le modèle électrique sera validé par une comparaison entre les résultats de simulation du modèle électrique implanté dans Pspice et les données fournies par le constructeur.

1.2. Le transistor MOSFET de puissance

Les transistors MOSFET sont des transistors à effet de champ dont la grille métallique est totalement isolée. Ces composants sont des dispositifs permettant la conversion de l'énergie électrique. Le transistor MOSFET fonctionne donc en tant qu'interrupteur ce qui lui permet de basculer entre deux états : l'état bloqué et l'état passant. Le transistor MOSFET est considéré comme un composant unipolaire car la conduction du courant se fait par un seul type de porteurs de charge, soit par les trous (transistors PMOS) soit par les électrons (transistors NMOS) [1].

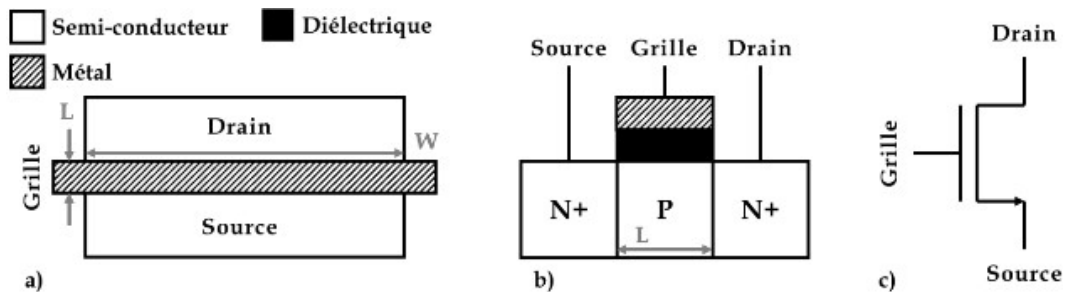


Figure 1.1: Exemple de transistor NMOS : a) dessin de masques 4 simplifié, b) vue simplifiée en coupe transversale et c) symbole électrique

1.2.1. Principe de fonctionnement d'un transistor MOSFET de puissance

1.2.1.1. L'état passant

Pour que le transistor MOSFET soit dans un état passant ou de conduction, il faut que la tension appliquée entre la grille et la source soit supérieure à une certaine tension de seuil V_{TH} . Cette tension positive entre la grille et la source permet la formation du canal d'inversion qui va permettre le passage des électrons et le passage d'un courant de drain I_D . Dans cet état de conduction le transistor MOSFET se comporte comme une résistance variable dont la valeur dépend de la tension de grille appliquée.

1.2.1.2. L'état bloqué

Lorsque la tension entre la grille et la source est inférieure à la tension de seuil V_{TH} , le courant ne peut plus circuler à travers le canal, le transistor MOSFET est alors à l'état bloqué ou ouvert. Il n'y a pas de courant entre le drain et la source. La tension appliquée sur le composant est supportée par la jonction entre le drain et la source et peut croître jusqu'à une valeur correspondant à la tension de blocage BV_{DSS} (tension d'avalanche). La tension de blocage dépend de l'épaisseur de la couche épitaxiée du composant.

1.2.2. Les différentes structures du MOSFET de puissance

Il existe plusieurs types des transistors MOSFETs qui, selon leurs structures, ont des comportements physiques et des performances électriques différents. Il faut avant tout distinguer deux technologies de conception fondamentales qui sont la technologie verticale et la technologie latérale. Dans notre démarche, on choisira une technologie de type verticale pour le composant de puissance. Pour un transistor MOSFET de puissance, plusieurs structures verticales existent (comme représentés sur la Figure 1.2 [2]). Dans la structure V-groove, la zone de drain et la zone N^+ de la source sont séparées par une zone P-base, formant deux jonctions P-N. La grille en forme de V pénètre dans ces deux jonctions. Cette structure a été la première à être développée dans les années 1970 ; elle a ensuite été abandonnée car le V-groove présente quelques inconvénients. Tout d'abord, au niveau des étapes de fabrication, il existe une difficulté dans le contrôle du procédé de gravure permettant la formation du sillon. De plus, la fiabilité de ces composants est souvent limitée par un claquage prématuré provenant de l'apparition d'un fort champ électrique à la pointe du sillon. La structure VDMOSFET est fabriquée en partant d'une couche épitaxiale de type N développée sur un substrat fortement dopé N^+ . Le canal est constitué par la différence d'extension latérale entre une zone P- et la zone N^+ de source formées par deux diffusions successives. Ces deux zones sont auto-alignées sur le côté gauche et le côté droit de la grille. Dans la structure

UMOSFET, la grille est placée dans une tranchée à travers les zones N⁺ et P⁻, et atteint la région de drift P⁻. L'utilisation de cette structure a permis d'améliorer les performances du composant, par rapport à un DMOSFET [2]. Par cette structure, il a été possible de réduire la résistance interne ($R_{DS(on)}$) grâce à l'élimination de la résistance de JFET et à une plus grande densité de courant dans le canal MOSFET.

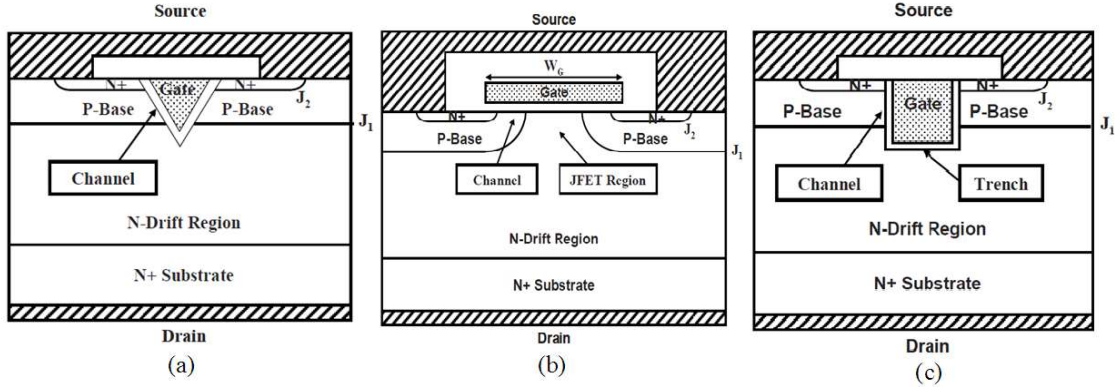


Figure 1.2: Structures de MOSFET vertical : (a) Structure V-groove, (b) Structure VDMOS, (c) Structure UMOS

1.2.3. Comportement statique des transistors MOSFET

1.2.3.1. Tension de seuil V_{TH}

Pour un transistor MOSFET, la tension V_{TH} est le paramètre clé permettant la mise en conduction d'un transistor MOSFET de puissance. Elle est définie comme la tension de polarisation minimale qu'il est nécessaire d'appliquer entre la grille et la source pour que le MOSFET commence à conduire par inversion du canal. On peut détailler ce phénomène de conduction du courant de drain I_D à travers le canal. Lorsque la tension V_{DS} est positive et que la grille est polarisée positivement, le champ électrique présent à travers la couche d'oxyde attire les électrons minoritaires du caisson P. Pour une certaine valeur de la tension V_{GS} , les électrons présents seront assez nombreux pour créer une zone d'inversion de type N, permettant la circulation du courant I_D . Cette valeur particulière de la tension V_{GS} correspond à la tension V_{TH} . L'ouverture du canal est donc dépendante de la V_{GS} appliquée et le niveau de courant dans le canal sera contrôlé par la tension la tension V_{DS} . La tension V_{TH} dépend de la structure du composant et des paramètres géométriques ainsi que de la qualité des oxydes et interfaces. Son expression donnée par l'équation (1.1) [3] :

$$V_{TH} = V_{FB} + 2\phi_F + \frac{\sqrt{2\epsilon_s q N_A (2\phi_F)}}{C_{ox}} \quad (1.1)$$

1.2.3.2. Les caractéristiques courant-tension

Il existe principalement deux expériences courant-tension qui sont usuellement réalisées pour caractériser les transistors MOSFETs de puissance. Ces mesures permettent d'obtenir des courbes de transfert et de sortie. La courbe de transfert classique est présentée en Figure 1.3(a) [4]. Le courant drain source I_{DS} est enregistré en fonction de la tension grille source V_{GS} à une tension drain source V_{DS} fixée. Le ratio I_{on}/I_{off} est le rapport entre la plus petite valeur de courant I_{DS} et sa plus élevée dans la gamme de tensions testées. Les courbes de sortie typiques des transistors MOSFETs sont représentées en Figure 1.3(b) [4]. Le courant drain source I_{DS} en fonction de la tension drain source V_{DS} est enregistré pour différentes tension grille source V_{GS} . La ligne en pointillés ($V_{dsat} = V_{gs} - V_{th}$) marque la différence entre le régime linéaire et le régime de saturation.

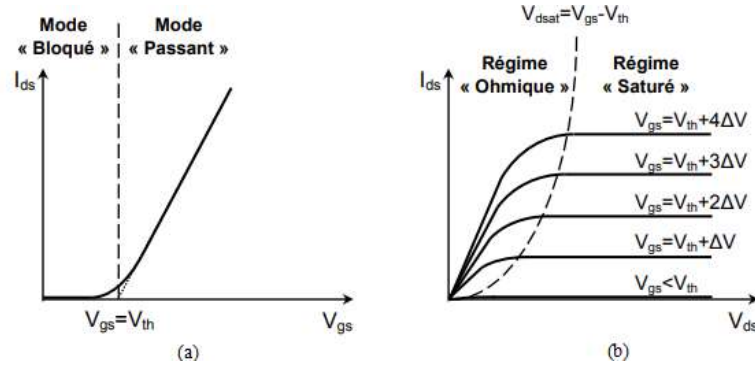


Figure 1.3: Caractéristiques courant-tension d'un transistor à effet de champ avec (a) les caractéristiques de transfert et (b) les caractéristiques de sortie

1.2.3.3. Résistance à l'état passant $R_{DS(on)}$

Dans la région linéaire (ohmique), le transistor MOSFET est considéré comme une résistance appelée la résistance à l'état passant $R_{DS(on)}$. Il s'agit de la résistance du composant entre le drain et la source dans le régime passant. Elle est définie comme l'inverse de la pente à l'origine des caractéristiques $I_D(V_{DS})$ obtenues à la tension V_{GS} constant. La valeur de la résistance $R_{DS(on)}$ dépend de la tension appliquée sur la grille gouvernant l'ouverture du canal.

La valeur de la résistance $R_{DS(on)}$ est un paramètre clé dans le développement technologique puisqu'elle détermine la chute de tension aux bornes du MOSFET ainsi que les pertes par dissipation dues à l'auto-échauffement du composant. L'objectif est donc de diminuer la valeur de cette résistance afin de limiter ces effets.

La structure du transistor MOSFET est constituée de différentes couches du point de vue des dopages et des épaisseurs. La résistance $R_{DS(on)}$ est donc représentative des couches traversées par le courant de drain jusqu'à la source et peut s'exprimer selon l'équation (1.2) [5] (Figure 1.4) [6]:

$$R_{DS(on)} = R_{SUB} + R_D + R_A + R_{CH} + R_S \quad (1.2)$$

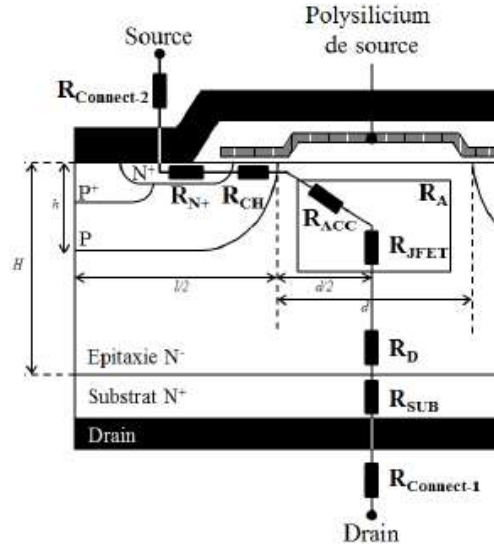


Figure 1.4: Localisation des composantes de la résistance à l'état passant au niveau de la cellule élémentaire du MOSFET

- **La résistance de substrat R_{SUB} :**

Le substrat correspond à une zone très fortement dopée N^+ et d'épaisseur relativement importante, ce qui rend sa contribution non-négligeable. Sa valeur peut être assimilée à la formule suivante, si on considère que le substrat a une surface S_{SUB} , un dopage constant et une épaisseur d_{SUB} :

$$R_{SUB} = \frac{d_{SUB}}{q \cdot \mu_n \cdot N_{SUB} \cdot S_{SUB}} \quad (1.3)$$

- **La résistance de drift R_D :**

La résistance R_D représente la contribution de la couche épitaxiée du composant placée entre la couche accumulée située sous la grille et le drain N^+ . Elle dépend essentiellement de la résistivité et de la géométrie de la couche N^- . Cette couche peut être définie comme un barreau semi-conducteur de résistivité $\rho = (q \cdot \mu_n \cdot N_D)^{-1}$, de longueur H , de section S avec un dopage N_D constant. La relation établie est donc :

$$R_D = \frac{\rho l}{S} = \frac{H}{q \cdot \mu_n \cdot N_D \cdot S} \quad (1.4)$$

Avec, H l'épaisseur de la couche, S surface d'une cellule élémentaire, μ_n la mobilité des électrons dans la couche N^- et q la charge élémentaire de l'électron.

Cependant si l'on veut un calcul plus précis en prenant en compte la focalisation des courants [7], dans le cas d'un transistor MOSFET où $H < l/2$ (en général un MOS basse tension) l'épaisseur de la couche épitaxiée est telle que les flux de courant de cellules adjacentes ne se recouvrent pas. Dans ce cas on peut exprimer la résistance R_D comme :

$$R_D \approx \frac{1}{q\mu_n N_D Z} \cdot \ln\left(1 + \frac{2H}{d}\right) \quad (1.5)$$

Pour les transistors MOSFETs avec des épaisseurs d'épitaxies telles que $H > l/2$ typiquement les MOS haute tension il faut prendre en compte le recouvrement des lignes de courant dans l'expression de la résistance R_D :

$$R_D \approx \frac{1}{q\mu_n N_D Z} \cdot \left[\ln\left(1 + \frac{2H}{d}\right) + \frac{2H-l}{d+l} \right] \quad (1.6)$$

Plus généralement, on peut donc exprimer la résistance de la couche épitaxiée comme étant fonction des dimensions de la cellule élémentaire, de l'épaisseur et de la résistivité de la couche épitaxiée.

$$R_D \approx \frac{1}{q\mu_n N_D Z} \cdot f(H, d, l) \quad (1.7)$$

- **La résistance d'accès R_A :**

La résistance R_A représente la couche épitaxiée qui est en accumulation de charges sous la grille quand la tension V_{GS} supérieure à la tension de seuil V_{TH} . Cette région correspond à la région intercellulaire de largeur et de $d/2$ hauteur h (profondeur de jonction) où le courant issu du drain va passer dans le canal, il faut donc prendre en compte l'existence de la résistivité de la couche épitaxiée N- et la couche accumulée et peut s'exprimer telle que [8]:

$$R_A \approx \frac{2h}{q\mu_n N_D Z_d} \lambda \quad (1.8)$$

où λ est un coefficient géométrique dépendant des dimensions géométriques, du dopage et de la tension de grille V_{GS} .

- **La résistance de canal R_{CH}**

La résistance R_{CH} représente une grande partie de la résistance à l'état passant $R_{DS(on)}$. La résistance R_{CH} Cette est déterminée par la longueur et la largeur développée du canal et peut être exprimée telle que [9] :

$$R_{CH} = \frac{W}{\mu_n Z C_{ox} l \psi} \frac{V'_{GS} + \psi - 2\phi_F}{V_{GS} - V_{TH}} \quad (1.9)$$

Où ψ représente le potentiel de réduction de mobilité, ϕ_F potentiel de Fermi de la zone P+, V_{TH}

tension de seuil et $V'_{GS} = V_{GS} - V_{FB} = V_{GS} + \frac{Q_{ss}}{C_{ox}} - \phi_{ms}$.

- **La résistance de la source R_{N+} :**

La résistance R_{N+} est très faible car la source est une zone fortement dopée de faibles largeur et épaisseur. Pour cette raison, a toutes ces résistances il faudra bien évidemment rajouter les résistances liées à la connectique qui sont les résistances des métallisations face avant et face arrière de la puce et les résistances des fils de connexion [10].

Pour conclure ce paragraphe sur la résistance à l'état passant $R_{DS(on)}$, on note que les composantes dominantes sont la résistance liée à la connectique $R_{Connect}$ et la résistance de substrat R_{SUB} . Les résistances de canal, d'épitaxie et la résistance liée à l'effet JFET prennent, quant à elles, une part quasi équivalente dans la valeur de la résistance $R_{DS(on)}$.

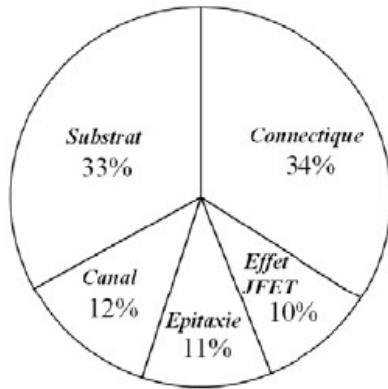


Figure 1.5: Composantes de la résistance à l'état passant dans un MOSFET de puissance 30V.

1.2.3.4. Tension de claquage BV_{DSS}

Lorsque le transistor est à l'état ouvert, il s'agit de la tension pour laquelle la diode structurale polarisée en inverse claque. Cela permet l'établissement du courant entre la source et le drain par le processus de multiplication par avalanche. Pour des tensions de drain en dessous de la valeur de la tension BV_{DSS} et sans polarisation de la grille, le canal ne se forme pas et la tension de drain est entièrement supportée par jonction PN- de la diode structurale polarisée en inverse. En effet, cette valeur de la tension BV_{DSS} dépend de l'épaisseur de la couche épitaxiée N et du dopage dans laquelle s'étendra la zone de charge d'espace. Plus la tension BV_{DSS} sera grande plus la résistivité et l'épaisseur de la couche épitaxiée seront importantes. De plus, la tension BV_{DSS} du transistor devra être proche de la tension d'utilisation afin de limiter la valeur de la résistance à l'état passant $R_{DS(on)}$.

1.2.4. Comportement dynamique

Le comportement dynamique du transistor MOSFET de puissance est principalement régi par ses trois capacités intrinsèques : la capacité entre grille et drain C_{GD} , la capacité entre grille et source C_{GS} et la capacité entre drain et source C_{DS} . En effet, ce sont ces capacités qui, par le temps

nécessaire pour les charger ou les décharger, limitent la rapidité de commutation du transistor et entraînent donc des pertes par commutation dans les systèmes de conversion d'énergie. Les composantes des différentes capacités sont représentées sur la Figure 1.6 [11].

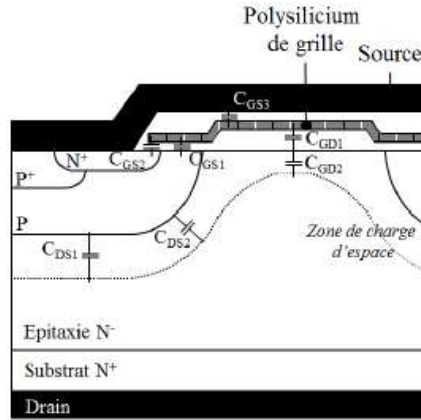


Figure 1.6: Localisation des composantes des capacités parasites et schéma équivalent associé au MOSFET

1.2.4.1. La capacité drain-source

La capacité entre drain et source (C_{DS}) est formée par la jonction PN^+ de la diode structurale. La valeur de cette capacité dépend donc de la tension entre drain-source V_{DS} appliquée et varie en inverse de $\sqrt{V_{DS}}$ [12]. En effet, la valeur de la tension V_{DS} influence la formation de la zone de charge d'espace.

1.2.4.2. La capacité grille-source

La capacité entre grille et source C_{GS} est formée par la région du canal et le recouvrement de la source par l'électrode de source. La valeur de cette capacité dépend de la géométrie de ces régions et reste donc pratiquement constante c'est-à-dire linéaire quelle que soit la tension grille source V_{GS} appliquée. La capacité C_{GS} est constituée de trois capacités en parallèle:

- C_{GS1} , capacité formée par le polysilicium de grille, la surface du silicium au-dessus de la zone de formation du canal et l'oxyde de grille.
- C_{GS2} , capacité identique à C_{GS1} mais formée au niveau du caisson de source N^+
- C_{GS3} , capacité formée par le polysilicium de grille, l'oxyde épais et la métallisation de source.

1.2.4.3. La capacité grille-drain

La capacité entre grille et drain C_{GD} résulte de deux effets. Le premier est le recouvrement de la région JFET et de l'électrode de grille qui s'additionne à la capacité de la zone de charge d'espace. La valeur de cette capacité dépend donc de la tension grille drain V_{GD} appliquée et varie

en inverse de $\sqrt{V_{DS}}$ [12]. La capacité C_{GD} est constituée de deux capacités en série qui correspondent à la capacité de transition des jonctions existant entre l'épithaxie N⁻faiblement dopée et le caisson P⁺:

- C_{GD1} , capacité formée par l'oxyde de grille, la surface du silicium entre deux cellules élémentaires et le polysilicium de grille.
- C_{GD2} , capacité formée par la zone de déplétion sous la grille entre deux cellules élémentaires.

En général, les fabricants ne donnent pas directement ces capacités mais les décrivent sous la forme suivante :

$$C_{iss} = C_{GS} + C_{GD} \quad (1.10)$$

$$C_{oss} = C_{DS} + C_{GD} \quad (1.11)$$

$$C_{iss} = C_{GD} \quad (1.12)$$

C_{iss} qui correspond à la capacité d'entrée. Cette capacité définit la quantité de charges à injecter au niveau de l'électrode de grille pour atteindre une certaine valeur de V_{GS} , C_{RSS} qui correspond à la capacité de contre-réaction (ou capacité de Miller) et C_{oss} qui correspond à la capacité de sortie

1.2.5. Impact de la température sur les caractéristiques d'un MOSFET

Le transistor MOSFET, comme tout composant semi-conducteur de puissance est sensible aux effets de la température. Ainsi toute variation de la température affecte les propriétés physiques du silicium. Dans cette section, nous allons décrire l'effet de la température, dans un premier temps sur la variation des caractéristiques propres aux MOSFET telles que la tension de seuil, la transconductance, etc... et dans un second temps sur les paramètres internes du MOSFET, telles que la concentration intrinsèque et la mobilité des porteurs de charges.

1.2.5.1. Tension de seuil

La tension de seuil V_{TH} est la tension à l'origine de la formation du canal dans le transistor MOSFET. Cette tension est dépendante de la température. Comme le montrent la Figure 1.7, la tension V_{TH} est décroissante en fonction de la température.

La tension de seuil V_{TH} est exprimée théoriquement par l'équation [13, 14, 15]:

$$V_{TH} = V_{FB} + 2\Phi_p + \frac{\sqrt{4\epsilon_{si}qN_A\Phi_p}}{C_{ox}^s} \quad (1.13)$$

L'expression de la tension de seuil V_{TH} est donnée par l'équation (1.13) dans cette équation, plusieurs paramètres évoluent avec la température. L'évolution de la tension de bande plate avec

la température est décrite par l'expression suivante :

$$V_{FB} = -\frac{KT}{q} \ln\left(\frac{N_{poly}}{ni^2}\right) - \frac{Q_{ox}}{C_{ox}} \quad (1.14)$$

L'évolution du potentiel interne avec la température est décrite par la forme suivante :

$$Q_p = -\frac{KT}{q} \ln\left(\frac{N}{ni}\right) \quad (1.15)$$

En introduisant la variation du paramètre (ni) avec la température, l'évolution de la tension de seuil V_{TH} avec la température peut être approximée correctement par la formule suivante :

$$V_{TH} = V_{TH0} \left[1 - 2 \cdot 10^{-3} (T - T_0)\right] \quad (1.16)$$

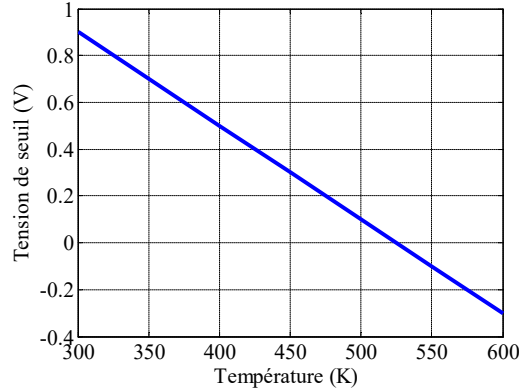


Figure 1.7: Evolution de la tension de seuil V_{TH} en fonction de la température pour $V_{TH0}=2V$

1.2.5.2. Transconductance

La variation de la transconductance K_p en fonction de la température dans le cristal suit la loi suivante [2] :

$$K_p(T) = K_{p0} \left(\frac{T}{T_0}\right)^{2.42} \quad (1.17)$$

K_{p0} la transconductance pour $T_0 = 300K$.

1.2.5.3. Résistance à l'état passant $R_{DS(on)}$

La résistance à l'état passant $R_{DS(on)}$ d'un transistor MOSFET de puissance est considérée comme étant la résistance totale à la circulation du courant entre le drain et la source. La valeur de la résistance à l'état passant augmente lorsque la température augmente. La résistance à l'état passant est définie comme :

$$R_{DS(on)}(T) = R_{DS(on)0} \left(\frac{T}{T_0}\right)^{2.3} \quad (1.18)$$

À partir d'équation (1.18) nous avons simulé l'évolution de la résistance à l'état passant $R_{DS(on)}$ en fonction de la température (Figure 1.8).

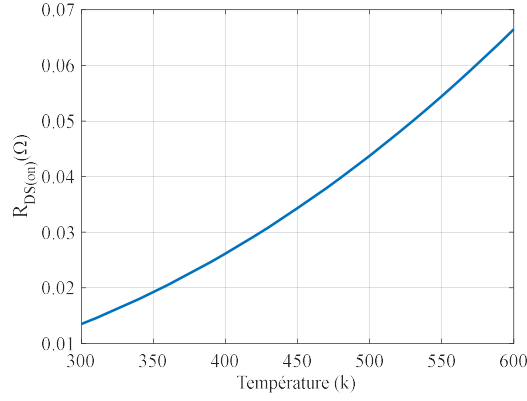


Figure 1.8: Evolution de la résistance à l'état passant $R_{DS(on)}$ en fonction de la température

1.2.5.4. Tension de claquage V_{BDSS}

On définit un paramètre important dans le fonctionnement des transistors MOSFET de puissance, à savoir la tension de claquage ou la tension d'avalanche (noté V_{BDSS}). Ce paramètre est la tension maximum que peut supporter le transistor. La tension de claquage augmente linéairement en fonction de la température. Effectivement, à basse température, la probabilité de collision des porteurs avec le réseau diminuent, l'énergie qu'ils acquièrent à fort champ électrique est plus grande qu'à température élevée. En statique, la tension de claquage par avalanche électronique dans le silicium représente une limite à ne pas dépasser. L'évaluation de l'effet de la température sur la tension de claquage se fait au travers de l'intégrale d'ionisation [14]. Le coefficient d'ionisation α dépend de la température de la manière suivante [14]:

$$\alpha \approx e^{\frac{1100(T-300)}{E_g}} \quad (1.19)$$

1.2.5.5. Mobilité des porteurs de charge

La mobilité des porteurs de charge varie avec le dopage et la température de jonction du composant. On trouve dans la littérature de nombreuses études [16-20] sur le comportement de la mobilité des porteurs de charge dans le silicium massif. Cette variation de la mobilité des électrons et des trous dans le silicium est représentée par la Figure 1.9 pour le cas des concentrations de faible dopage (en dessous de 10^{15} cm^{-3}) dans le semi-conducteur. L'influence de la température sur la mobilité des porteurs est donnée par :

$$\mu(T) = \mu_0 \left(\frac{T}{T_0} \right)^{-m} \quad (1.20)$$

Avec μ_0 la mobilité à $T_0 = 300\text{K}$

Dans le cas des électrons, l'équation (1.21) s'écrit :

$$\mu_n(T) = \mu_{n0} \left(\frac{T}{T_0} \right)^{-2.42} \quad (1.21)$$

Dans le cas des trous, l'équation (1.22) s'écrit :

$$\mu_p(T) = \mu_{p0} \left(\frac{T}{T_0} \right)^{-2.2} \quad (1.22)$$

Avec $\mu_{n0}=1390$ et $\mu_{p0}=495$ [2].

L'évolution de la mobilité des électrons et les trous dans le silicium avec la température en appliquant l'équation (1.21) et (1.22) est montrée sur la figure 1.9.

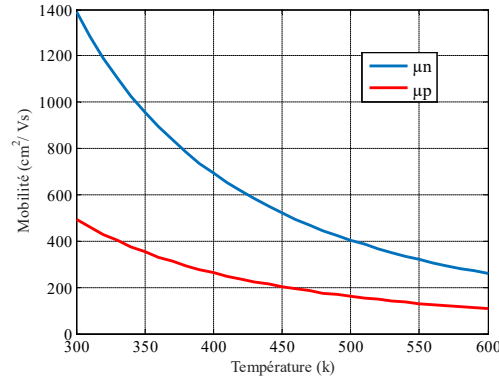


Figure 1.9: Evolution de la mobilité des électrons et des trous dans le silicium en fonction de la température

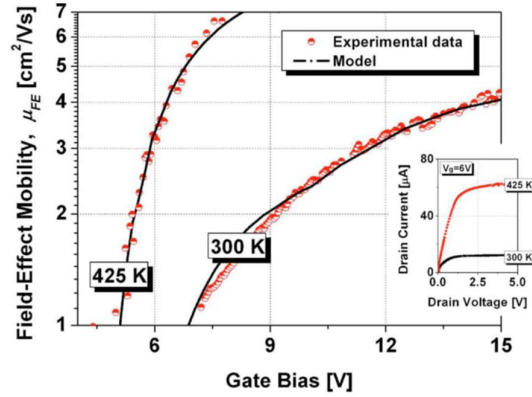


Figure 1.10: Evolution de la mobilité des porteurs libres dans le canal avec la température et son effet sur les caractéristiques directes $I_D = f(V_{DS})$

La Figure 1.10, montre l'évolution de la mobilité en fonction de la température et son effet sur les caractéristiques statiques du transistor MOSFET [21]. Nous voyons clairement que pour des températures inférieures à 600°K et à une tension de grille V_{GS} donnée, la mobilité augmente avec la polarisation de la grille et avec la température.

1.2.5.6. Concentration des porteurs intrinsèque

La concentration des porteurs intrinsèque (n_i) d'un transistor MOSFET suit la variation de la température. L'agitation thermique et les vibrations dans le réseau cristallin augmentent en effet avec la température, entraînant une augmentation globale de l'énergie qui se traduit par la

génération de paires électron-trou supplémentaires. La concentration des porteurs intrinsèque (n_i) est donnée en fonction de la température par les relations suivantes [22] :

$$n_i = 3.110^{16} T^{\frac{3}{2}} \exp\left(\frac{-0.603}{KT}\right) \quad (1.23)$$

KT est exprimée en eV et n_i en cm.

La Figure 1.11 présente l'évolution de la concentration intrinsèque en fonction de la température donnée par Green et Putley & Mitchell [23].

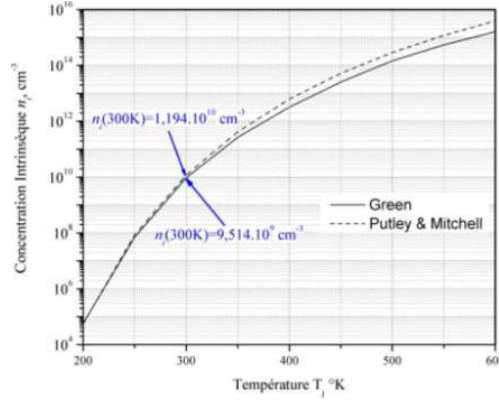


Figure 1.11: Évolution de la concentration intrinsèque en fonction de la température

À partir de l'équation (1.23) nous avons simulé l'évolution de la concentration intrinsèque (n_i) avec la température, montrée sur la Figure 1.12.

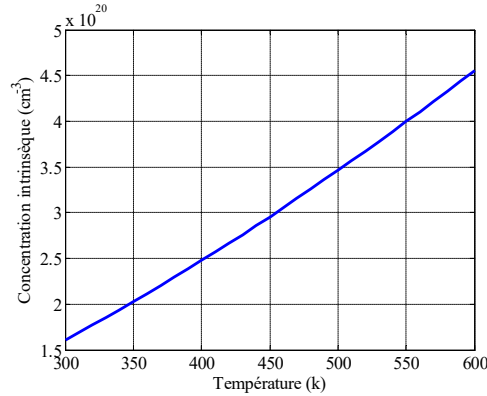


Figure 1.12: Évolution de la concentration intrinsèque en fonction de la température

1.2.5.7. Conductivité thermique

La conductivité thermique des semi-conducteurs suit la variation de la température. La conductivité thermique des semi-conducteurs est donnée en fonction de la température par les relations suivantes:

$$K(T) = K(300) \left(\frac{300}{T}\right)^\alpha \quad (1.24)$$

Avec α une constante dépendante du matériau et la conductivité thermique du semi-conducteur à 300 K. Le Tableau 1.1 donne les valeurs de ces paramètres pour le silicium (Si), le carbure de

silicium (SiC), GaN, l'AlN, et le diamant. La Figure 1.13 représente l'évolution de la conductivité thermique des semi-conducteurs en fonction de la température.

Tableau 1.1 : Conductivité thermique et coefficient α de matériaux III-N et d'autres semi-conducteurs [24].

	$k(300)Wm^{-1}K^{-1}$	α
GaN	160	1.4
AlN	350	1.7
Si	150	1.3
SiC	340	1.5
Diamant	2000	1.15

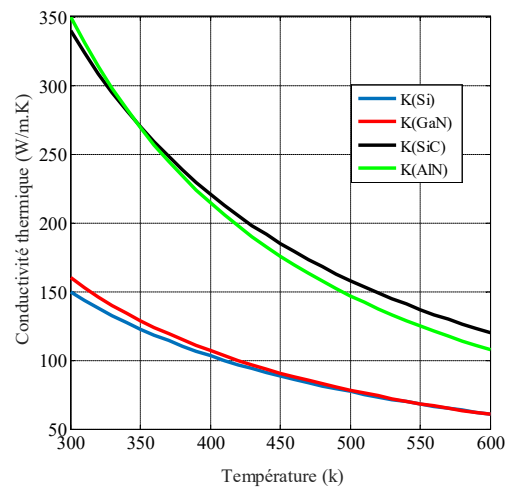


Figure 1.13: Évolution de la conductivité thermique des semi-conducteurs en fonction de la température

La Figure 1.13 montre que la conductivité thermique des semi-conducteurs diminue à mesure que la température augmente dégradant ainsi la dissipation thermique des composants. La variation des propriétés physiques des semi-conducteurs a des conséquences sur le comportement électrique statique ainsi que sur la fiabilité des transistors.

1.3. Fiabilité des modules de puissance

1.3.1. Définition de la fiabilité

Par définition, la fiabilité d'un dispositif électronique exprimée par la probabilité que ce dispositif accomplisse une fonction requise dans des conditions d'utilisation et pour une période de temps donnée [25,26]. L'étude de la fiabilité intègre donc trois notions fondamentales : le temps, les conditions d'utilisation (température, humidité, polarisation, ...) et le critère de défaillance. La Figure 1.14 précise l'évolution typique du taux de défaillance pour un dispositif, en fonction du temps de fonctionnement sous des contraintes déterminées [27]. Cette courbe en baignoire fait apparaître trois types de défaillances distinctes, selon la durée de fonctionnement.

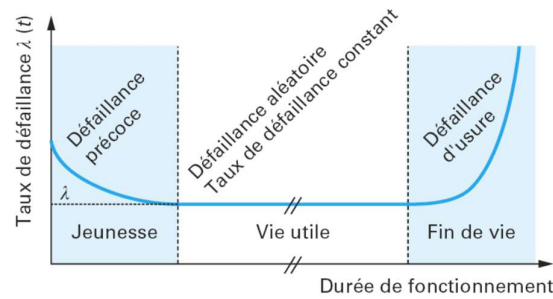


Figure 1.14: Evolution temporelle du taux de défaillance d'un produit en fonction du temps

Zone A (jeunesse) : Elle est souvent désignée comme la jeunesse du dispositif. Dans cette zone, le taux de défaillance est décroissant avec le temps d'utilisation sous contraintes du dispositif. C'est le cas le plus souvent des défaillances induites par une utilisation mal adaptée du dispositif ou par un défaut de fabrication.

Zone B (vie utile) : Le taux de défaillance est constant, et donc indépendant du temps d'utilisation sous contraintes du dispositif. Dans cette zone, le dispositif fonctionne normalement, mais la défaillance peut apparaître précocement à cause de la présence de défauts extrinsèques qui entraînent un vieillissement anormal du dispositif.

Zone C (fin de vie) : Au cours de cette zone, le taux de défaillance augmente alors avec le temps d'utilisation sous contraintes du dispositif. C'est le cas du vieillissement du dispositif, correspondant à la zone utile pour la détermination de la durée de vie du dispositif.

L'approche traditionnelle de réduire les défauts repose principalement sur l'optimisation des procédés de fabrication de manière à obtenir un dispositif qui vieillit le moins possible. Dans les technologies avancées, il apparaît désormais nécessaire d'optimiser la fiabilité des produits tout au long de la chaîne d'intégration dans une approche ascendante, du défectif au produit (cf. Figure 1.15) [28].

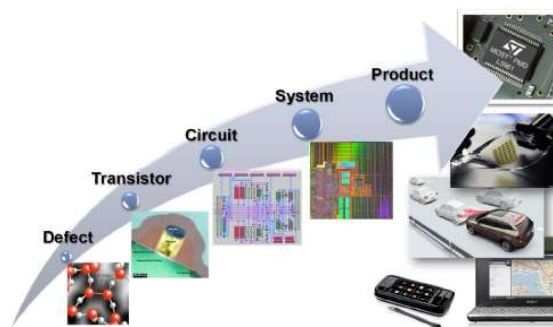


Figure 1.15: Les différents niveaux de fiabilité Front End

1.3.2. Définition d'un module de puissance (Etat de l'art des modules de puissance)

Un module électronique de puissance est un circuit électronique constitué de plusieurs éléments tels que des puces semi-conductrices, d'isolants et d'un substrat, des connexions électriques. Les

puces semi-conductrices sont reliées entre elles par des fils de câblage et protégées de l'environnement par un boîtier. Ce dernier est normalement encapsulé avec du gel silicone pour minimiser les décharges électrostatiques. Le module de puissance est fixé sur un système de refroidissement (dissipateur thermique) afin d'évacuer la chaleur générée par les composants pendant leur fonctionnement [29]. La Figure 1.16 illustre les différents éléments constituant un module de puissance [29].

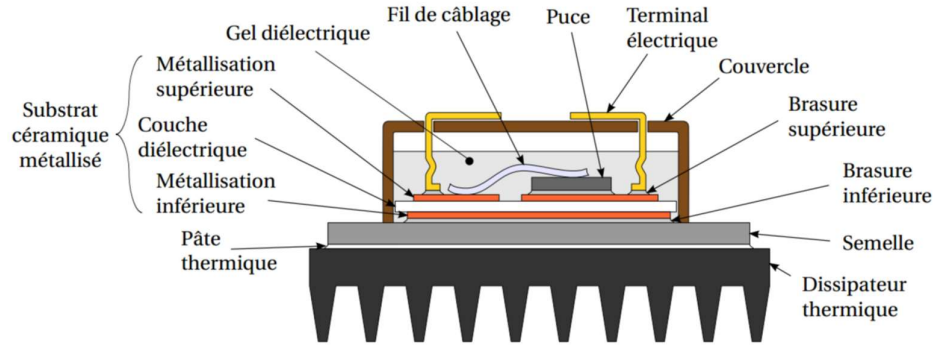


Figure 1.16: Vue en coupe d'un assemblage de puissance

Dans cette partie nous présente les différents éléments qui constituent un module d'électronique de puissance, leurs rôles et leur assemblage.

1.3.2.1. Les puces semi-conductrices

Les puces sont des éléments actifs (MOSFET, IGBT, diode..) qui constituent le module de puissance [30]. Elles sont caractérisées par des dimensions de ses couches et des concentrations de dopage qui définissent ses caractéristiques électriques. Les puces semi-conductrices peuvent être fabriquées à partir de plusieurs types de matériaux tels que le silicium (Si), le carbure de silicium (SiC) [31], le nitrure de gallium (GaN) [32]. L'épaisseur d'une puce varie de 100 à 500 μm et ses deux faces sont métallisées par un métal (Aluminium, Cuivre, Or..) : la face arrière pour braser la puce sur un substrat et la face avant pour assurer les connexions électriques avec les autres éléments du module. Une couche de passivation recouvre la face supérieure de la puce afin de limiter le courant de fuite, de diminuer le risque de claquage dans l'air et de protéger sa surface de l'environnement extérieur [33].

Les puces semi-conductrices peuvent être fabriquées à partir de plusieurs types de matériaux tels que le silicium (Si), le carbure de silicium (SiC), le nitrure de gallium (GaN) ayant des propriétés bien différentes (Tableau 1.2)

Tableau 1.2 : Propriétés physiques des matériaux semi-conducteurs à 25°C [34, 35]

Matériaux	Conductivité thermique (W/m.K)	Tenue diélectrique (kV.cm ⁻¹)	Mobilité électron (cm ² /v.s)	Mobilité Trous (cm ² /v.s)	Energie de Gap (eV)
Si	150	200	600	600	1.1
SiC-3C	450	1200	-	-	2.2
SiC-4H	450	2000	600-750	115	3.26
SiC-6H	450	2400	50-370	101	3
GaN-3C	130	1000	1000	850	3.27
GaN-2H	130	3300	900	850	3.29
Diamant	2000-2200	5600	1900	850	5.45

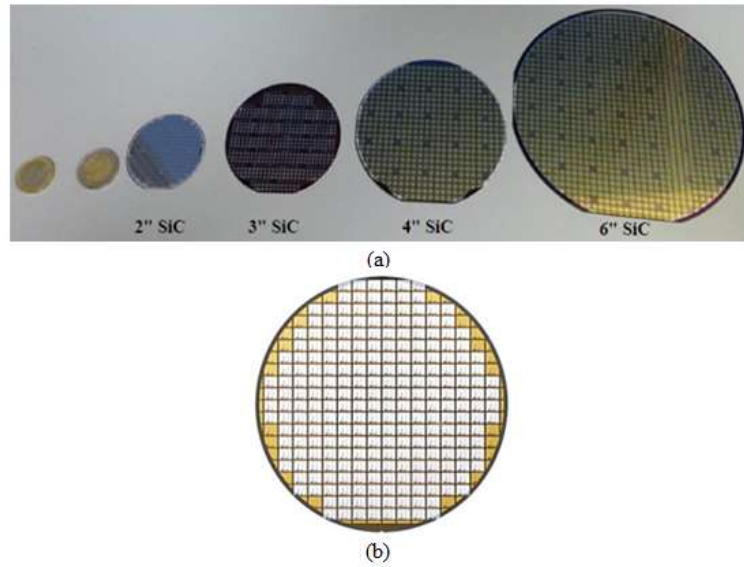


Figure 1.17: (a) vue des wafers (SiC) en carbure de silicium, (b) Vue des wafers en silicium (Si). Chaque carré sur le wafer correspond à une puce

Dans la Figure 1.17, on voit quatre galettes de semi-conducteurs de différents diamètres, en SiC, qu'on appelle également « wafer » en anglais [36],[37].

1.3.2.2. Les substrats

Le substrat est un support réalisé en diélectrique organique ou céramique qui garantit l'isolation électrique entre les composants électroniques et la semelle. Il est conçu de manière à favoriser la dissipation thermique de la puce électroniques vers le milieu extérieur, réduisant ainsi les pertes de puissance durant la conduction et la commutation. Le substrat dispose de pistes conductrices permettant ainsi la connexion électrique des composants. Il est une sorte de couche de transition dont le rôle est d'homogénéiser les coefficients de dilatation thermique (CTE) entre la semelle et les puces [38-40].

Le substrat doit posséder différentes propriétés physiques telle que : un coefficient de dilatation thermique proche de celui des puces et semelles, une faible permittivité diélectrique afin d'affaiblir

l'effet des capacités parasites, une bonne tenue contre les chocs thermiques et mécaniques, une rigidité diélectrique élevée pour assurer l'isolation entre la semelle et les composants semi-conducteurs [41] [42]. Il existe principalement deux types de substrats utilisés en électronique de puissance : substrat métallique isolé (SMI) et substrat céramique métallisé (DBC). La Figure 1.18 représente ces deux substrats [44].

Le Tableau 1.3 résume les différentes céramiques utilisées pour la fabrication du substrat et leurs propriétés physiques : l'oxyde de Béryllium (BeO), l'alumine ou oxyde d'aluminium (Al_2O_3), le nitrure de silicium (Si_3N_4) et le nitrure d'Aluminium (AlN).

Tableau 1.3: Propriétés physiques des céramiques utilisées dans les modules de puissance [43].

Substrat	Conductivité thermique W/m.K	Coefficient de dilatation ppm/K	Contrainte à la flexion (Mpa)
BeO	270	7	250
Al_2O_3 (96 %)	24	6	317
Al_2O_3 (99 %)	33	7.2	345
Si_3N_4	70	3	932
AlN	150-180	4.6	360

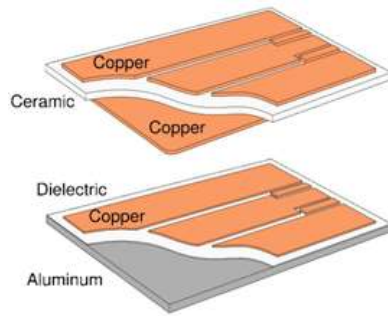


Figure 1.18: Substrat céramique métallisé (DBC) et substrat métallique isolé (SMI)

1.3.2.3. Les semelles

La semelle est un support sur lequel est déposé le substrat. Son rôle est d'assurer la liaison entre le module et le radiateur ainsi que de faciliter l'évacuation de la chaleur générée par les puces. La semelle est généralement constituée de cuivre (Cu), d'alliages de cuivre (Cuivre- Tungstène ou Cuivre-Molybdène) ou encore d'un alliage d'aluminium et de carbure de silicium (AlSiC), [45]. Les propriétés physiques de ces matériaux utilisés sont présentées dans le Tableau 1.4. La semelle est principalement utilisée pour les applications moyenne et forte puissance. Le cuivre est généralement le matériau le plus utilisé pour les applications automobiles et ferroviaires grâce à sa conductivité thermique élevée (380W/mK), et sa facilité de production. L'AlSiC présente le

meilleur candidat pour les applications des systèmes embarqués, grâce à sa faible densité massique qui est de l'ordre de 3 g.cm^{-3} et son module de Young élevé (jusqu'à 290 GPa) [40].

Tableau 1.4 : Propriétés physiques des matériaux utilisés dans la fabrication des semelles [46]

Matériaux	CDT (ppm/°C)	Conductivité thermique (W/m.°C)	Densité (g/cm ³)
Cu	17.8	398	8.96
Al	23.6	238	2.7
CuMo	7-8	160-170	10
AlSiC	6.5-9	170-200	3
Cu-W	6.5-8.3	180-200	15.7-17
Ni/Fe	5.2	11-17	8.1

1.3.2.4. Les brasures

La plupart des connexions entre les différents éléments constituant un module de puissance (Puce/Substrat, Substrat/Semelle, Métal/Céramique) sont réalisées par des brasures [33] [40]. L'épaisseur de ces brasures varie de quelques dizaines à quelques centaines de micromètres. Ils jouent le rôle de liaisons thermiques et mécaniques. Le brasage s'effectue en trois étapes : d'abord le dépôt de la pâte à braser entre les divers éléments, puis la mise en température de l'ensemble au-delà de la température de fusion, enfin refroidissement. On obtient alors une liaison métallurgique entre les différents éléments. Jusqu'à récemment, la pâte à braser était généralement constituée d'un alliage à base de plomb (Figure 1.19) [49]. De nos jours l'utilisation du plomb a été interdite à cause de sa toxicité [47]. Les critères de choix de l'alliage à utiliser sont : une faible température de fusion, une faible résistivité électrique, une bonne tenue mécanique, et une bonne adhésion entre les différents matériaux du module de puissance [49].

Température de fusion (°C)

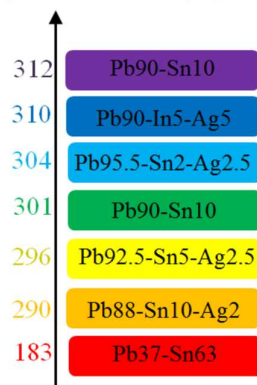


Figure 1.19: Température de fusion pour différents alliages à base du Plomb

1.3.2.5. Les connexions internes

Les connexions électriques entre les composants électroniques se fait à l'aide de fils fins appelés (wire bonding) [51]. Ces fils, dont le diamètre peut aller de 20 μm à 500 μm , offrent une connexion à faible résistance avec une bonne tenue mécanique et une grande fiabilité. Le métal le plus couramment utilisé est l'aluminium mais il est dans certains cas remplacé par d'autres métaux possédant une conductivité électrique élevée tel que l'argent, le cuivre ou l'or. Le câblage peut être réalisé selon deux techniques différentes : le ball bonding et le wedge bonding [51]. Le ball bonding consiste à faire passer un fil en or à travers un capillaire chauffé afin de faire fondre son extrémité pour former une boule sur le plot à souder. Le capillaire se déplace suivant un chemin de trajectoire spécifique pour former une boucle de fil qui ramène à la deuxième connexion. Ensuite, il descend pour souder la seconde extrémité à travers un procédé thermosonique. Le fil est arraché par le capillaire, puis une nouvelle connexion peut être effectuée. Le principe du wedge bonding consiste à amener un fil vers la surface de la puce à l'aide d'un l'outil (aiguille ou stylet). Le fil est alors pressé entre la puce et la pointe de l'aiguille à température ambiante. La connexion est effectuée en appliquant une onde ultrasonore de façon à faire fondre le fil. Celui-ci est ensuite guidé par l'outil sur le second plot pour effectuer une seconde soudure de la même manière [52]. La figure 1.20 décrit le processus de câblage par ball bonding et wedge bonding.

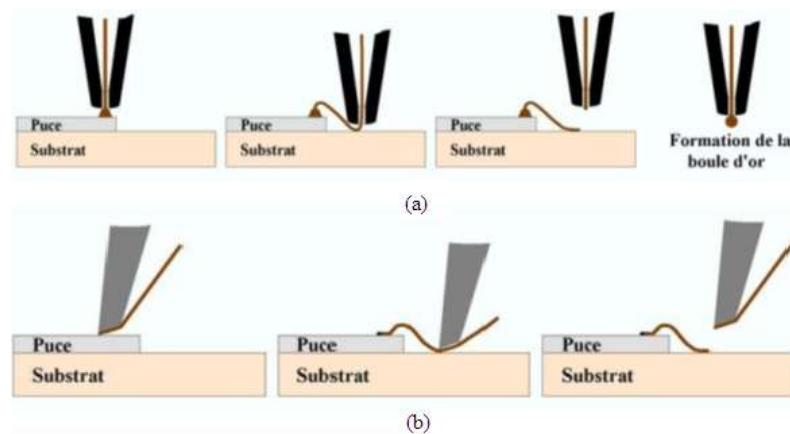


Figure 1.20: Schéma d'une séquence de câblage (a) ball bonding et (b) wedge bonding

Une autre technologie consiste à remplacer les fils de câblages par un ruban lorsque les composants à câbler possèdent une forte densité de courant. Cela évite d'utiliser plusieurs fils en parallèle entraînant ainsi une baisse du coût de fabrication, une diminution des inductances parasites, une amélioration de la productivité du processus et un renforcement de la fiabilité du module (Figure 1.21) [53, 54].

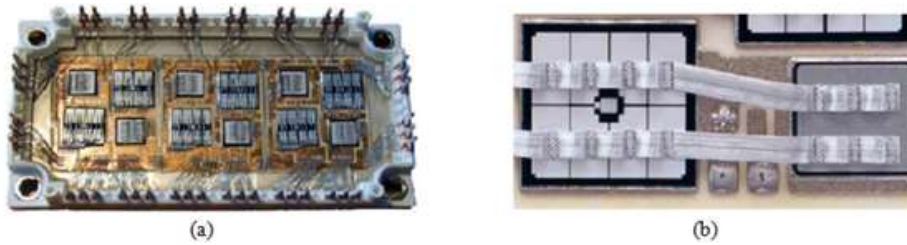


Figure 1.21: (a) Fils de Bonding et (b) Ribon de Bonding.

1.3.2.6. Les connexions externes

La connexion entre le module de puissance et l'extérieur se fait par le brasage de connecteurs sur le substrat métallisé (Figure 1.22) [55]. Une autre solution consiste à utiliser des connecteurs intégrés aux boîtiers, et à remplacer les brasures par des fils de câblage afin d'assurer la liaison entre ces connecteurs et le module de puissance [47].



Figure 1.22: Connecteurs externes brasés sur la métallisation du substrat

1.3.2.7. Les encapsulation

Afin de protéger les composants de puissance de l'environnement extérieur (humidité, gaz, contaminants chimiques), des arcs électriques et les chocs mécaniques, le module de puissance est recouvert d'un gel encapsulant en époxy, en pyralène, en silicone ou en polyamide (Figure 1.23) [57]. Le gel sert aussi à éviter des décharges partielles résultantes des défauts dans la métallisation du substrat [56].

Les gels encapsulant doivent garantir une bonne isolation électrique entre les électrodes, une bonne isolation mécanique, une bonne tenue thermique (entre $-50\text{ }^{\circ}\text{C}$ et $+200\text{ }^{\circ}\text{C}$), ainsi qu'une grande pureté et une faible perméabilité à l'humidité et aux gaz [42].



Figure 1.23: Encapsulation d'un module de puissance par un gel silicone transparent

1.3.2.8. Les Boitiers

Les boitiers servent à enfermer les différents composants du module de puissance, dans le but de fournir un support mécanique et d'apporter une protection contre différents facteurs environnementaux. Les boitiers sont constitués d'un matériau l'époxy ou métallique (Figure 1.24) [59]. Une faible résistance thermique est requise afin d'assurer le transfert de chaleur entre le module et l'environnement [33] [58].



Figure 1.24: Boitier discret to 247 en (a) EPOXY (b) métallique

1.3.2.9. Les systèmes de refroidissements

En effet, les systèmes de refroidissements servent à maintenir le module de puissance à un niveau de température plus faible que la température critique pendant le cycle de fonctionnement, appelée température maximale de jonction. Cela permet de prolonger la durée de vie des composants et aussi des assemblages en limitant les amplitudes de températures de jonction. Les types de systèmes de refroidissement : refroidissement liquide [60], [61], radiateurs à ailettes [62], caloducs [63], convection naturelle [64] [65] [66] et convection forcée [67] [68], pour ne citer que les plus courants.

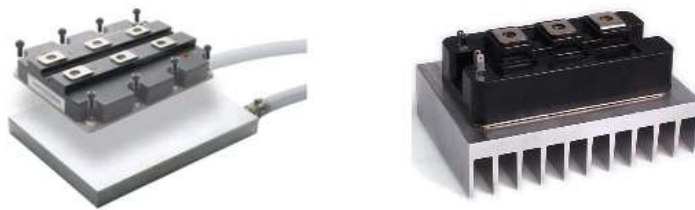


Figure 1.25: Refroidissement d'un module de puissance par (a) plaque à eau (b) radiateur

1.4. Modèle du transistor MOSFET de puissance

Les modèles de transistors semi-conducteurs de puissance décrivent le comportement du composant en termes de caractéristiques électriques, principalement courant-tension ($I-V$) et capacité-tension ($C-V$), ainsi que le processus de déplacement des porteurs dans le composant [69]. Ces modèles doivent donc refléter le comportement du composant dans toutes les régions de fonctionnement. Dans le cas du transistor MOSFET, un modèle doit alors être valide de l'accumulation à l'inversion. Généralement, on peut classer les modèles des composants semi-

conducteurs de puissance en deux grandes catégories : les modèles physiques et les modèles comportementaux.

Les modèles de type physiques décrivent les phénomènes intervenants au sein des dispositifs semi-conducteurs de puissance dans les divers cas d'applications. Les modèles physiques dépendent des équations analytiques issues de la physique des semi-conducteurs [70].

Les modèles physiques ils sont largement employés, soit pour étudier la physique et la conception du dispositif, soit comme moyen de validation, des modèles analytiques par exemple. Par contre ces modèles présentent différents inconvénients parmi lesquels, le temps de simulation très long, la complexité de mise en œuvre et la nécessité de disposer de paramètres technologiques (dimensions physiques, dopages...).

Les modèles comportementaux (Les modèles de circuits équivalents) décrivent les propriétés électriques du composant en connectant les éléments du circuit de façon à ce que le modèle fournisse le comportement électrique aux différents terminaux. Les modèles comportementaux reposent sur des expressions analytiques plus ou moins fondées sur la physique du semi-conducteur, et sur les entrées du modèle.

D'un point de vue général, les modèles comportementaux permettent de pallier les inconvénients que présentent les modèles physiques.

Au final, dans le cadre de cette thèse, nous nous intéresserons tout particulièrement aux familles de modèles appartenant au groupe des modèles comportementaux.

Le modèle comportemental de source de courant de drain I_{DS} utilisé dans ces travaux de thèse est inspiré des travaux présentés par les auteurs dans [71] et [72] pour la modélisation de transistors MOSFET de puissance. Ce modèle permet de modéliser l'ensemble de la caractéristique statique à partir d'équations permettant à la fois une bonne séparation des influences de V_{GS} et V_{DS} ainsi qu'un nombre de paramètres d'ajustement raisonnable tout en gardant une bonne flexibilité. Ce modèle utilise deux transconductances K_{plin} et K_{psat} pour représenter convenablement le courant dans le canal et pour améliorer la modélisation. K_{plin} correspond à la région linéaire (ohmique) et K_{psat} correspond à la région de saturation des caractéristiques statiques I_{DS} (V_{DS}). En supposant un courant de canal parabolique par rapport à V_{GS} en régime de saturation et par rapport à V_{DS} en régime linéaire, on trouve :

$$I_{DS}=0 \quad \text{Pour } V_{GS} < V_{TH} \quad (1.24)$$

$$I_{DS} = k_{plin} \frac{(V_{GS} - V_{TH})V_{DS} - \frac{k_{plin}V_{DS}^2}{2k_{psat}}}{1 + \theta(V_{GS} - V_{TH})} \quad \text{Pour } V_{DS} \leq (V_{GS} - V_{TH}) \frac{k_{psat}}{k_{plin}} \quad (1.25)$$

$$I_{DS} = k_{psat} \frac{(V_{GS} - V_{TH})^2}{2(1 + \theta(V_{GS} - V_{TH}))} \quad \text{Pour } V_{DS} > (V_{GS} - V_{TH}) \frac{k_{psat}}{k_{plin}} \quad (1.26)$$

Le schéma électrique équivalent de la Figure 1.26 représente le modèle choisi pour décrire le transistor MOSFET de puissance et qui représente son comportement en statique ainsi qu'en dynamique pour des différentes températures.

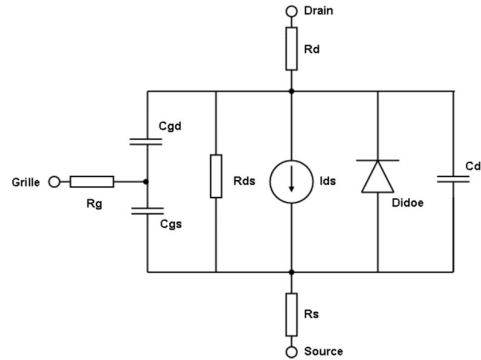


Figure 1.26: Schéma électrique équivalent du transistor VDMOSFET.

1.4.1. Identification du paramètre du modèle MOSFET

Dans ce paragraphe nous allons présenter les différentes techniques utilisées pour l'extraction des paramètres du modèle développé. La procédure d'indentification proposée est basée sur une fiche technique d'un fabricant et des équations du modèle analytique.

Les paramètres du modèle du MOSFET, sont divisés en deux groupes principaux (voir annexe 1) :

- Le premier groupe représente les caractéristiques statiques (V_{TH} , θ , k_{psat} , k_{plin} , $R_{DS(on)}$ et I_{sat}).
- Le deuxième groupe représente les caractéristiques dynamiques (C_{GS} , C_{DS0} , Mj , Pb , C_{oxd}).

La procédure d'indentification des paramètres agissant sur des caractéristiques statiques et des caractéristiques dynamiques se trouvent dans l'annexe 1.

1.5. Validation du modèle du MOSFET de puissance

1.5.1. Validation statique

1.5.1.1. La caractéristique de sortie I_{DS} - V_{DS}

La Figure 1.27 montre la comparaison entre les résultats de la simulation du modèle MOSFET et les résultats obtenus par la fiche technique du constructeur [74] des caractéristiques de sortie pour différentes valeurs de la tension de grille V_{GS} . Comme illustré dans la Figure, le modèle donne une très bonne précision.

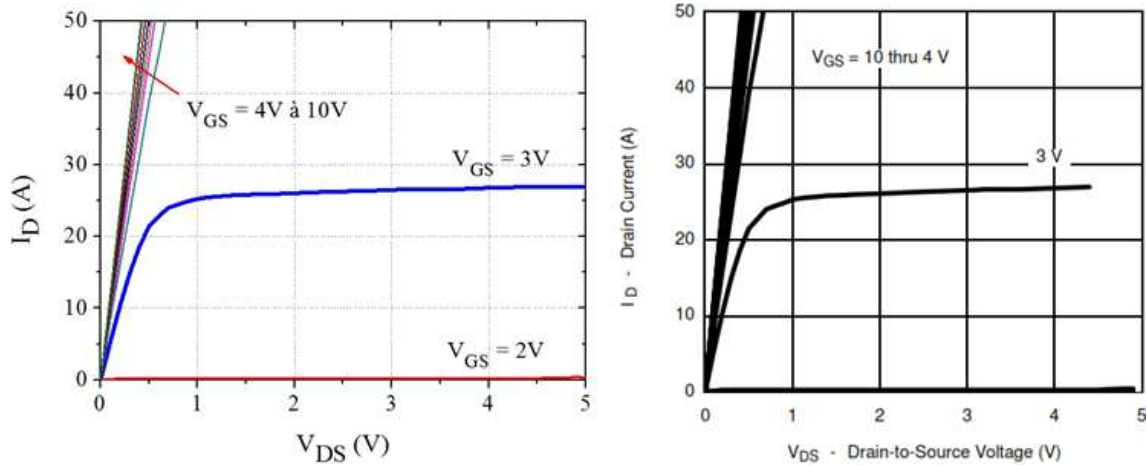


Figure 1.27: Comparaison du courant de drain I_D simulé avec le modèle proposé et le modèle constructeur en fonction de V_{DS} pour différentes tensions V_{GS}

1.5.1.2. La caractéristique de transfert

La Figure 1.28 montre la comparaison entre les résultats de la simulation du modèle MOSFET et les résultats obtenus par la fiche technique du constructeur [73] des caractéristiques de transfert pour différentes valeurs de la température. Comme illustré dans la Figure, le modèle donne une très bonne précision sur toute la plage de température.

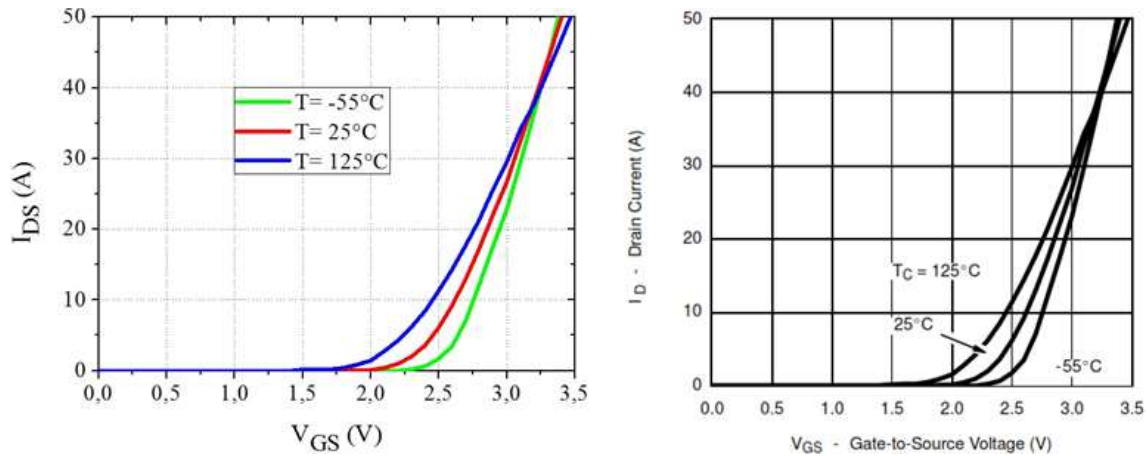


Figure 1.28: Comparaison du courant de drain I_D simulé avec le modèle proposé et le modèle constructeur [74] en fonction de V_{GS} pour différentes température

1.5.2. Validation dynamique

Après avoir validé le modèle du MOSFET en mode de fonctionnement statique, nous allons maintenant passer à la validation des caractéristiques dynamiques. Les paramètres du modèle ont été identifiés pour pouvoir valider celui-ci en commutation, nous allons le vérifier sur un circuit sur charge RL. Dans notre cas la validation des caractéristiques dynamiques de ce modèle est assurée par les quatre grandeurs temporelles classiques $t_{d(on)}$, t_f , $t_{d(off)}$ et t_r . Le circuit de commutation sur charge RL (Figure 1.29) est utilisée pour les évaluations, avec les conditions

($V_{DS} = 15V$, $I_{DS} = 1A$, $R_L = 15\Omega$, $V_{GEN} = 10V$ et $R_G = 6\Omega$). Les Figures 1.30 et 1.31 présentent les formes d'onde simulées des tensions et du courant du modèle MOSFET à la fermeture et à l'ouverture respectivement.

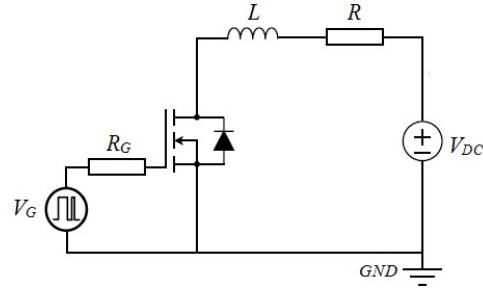


Figure 1.29: Circuit de test utilisé pour la simulation des caractéristiques dynamiques du modèle du MOSFET

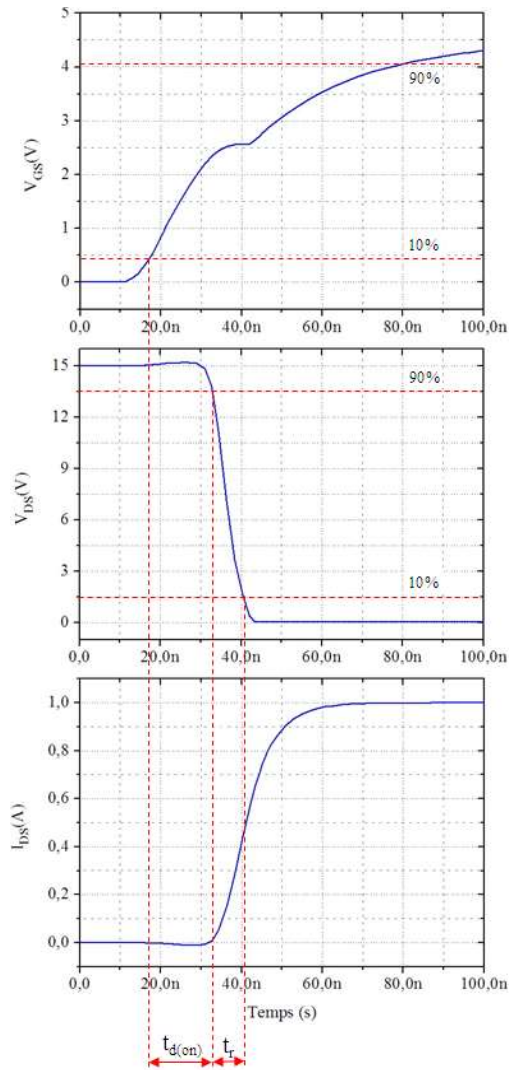


Figure 1.30: Formes d'ondes de la commutation du modèle MOSFET sur charge RL à la fermeture

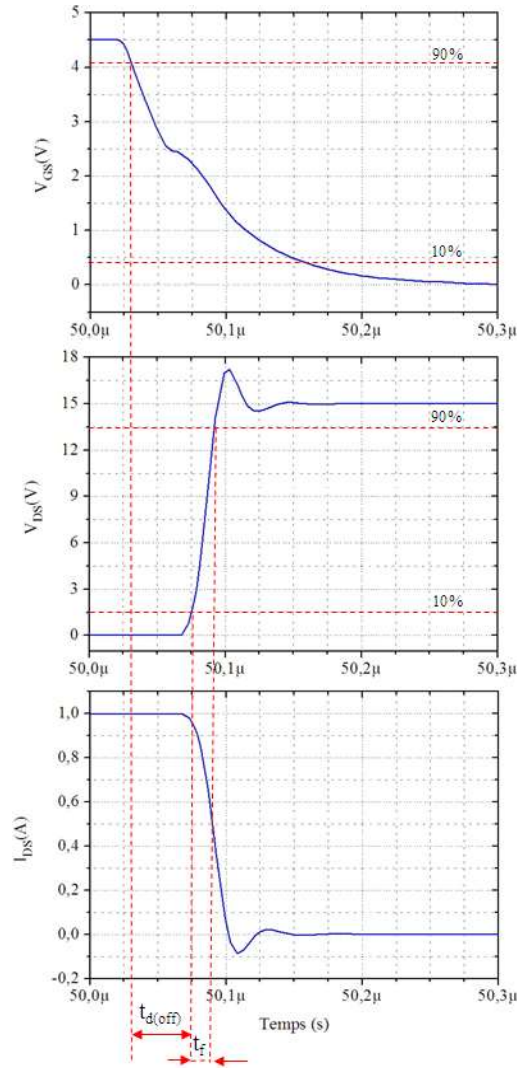


Figure 1.31: Formes d'ondes de la commutation du modèle MOSFET sur charge RL à l'ouverture

Le tableau 1.4 représentent les valeurs des paramètres transitoires, extraits pour la simulation, qui caractérisent les courbes lors de la commutation à la fermeture et à l'ouverture respectivement. Les paramètres transitoires sont comparés par l'utilisation de l'erreur relative Δ_i qui est définie par :

$$\Delta_i = \left| \frac{x_i^f - x_i^s}{x_i^s} \right| \quad (1.27)$$

Où :

x_i^f, x_i^s : Les grandeurs obtenues par la fiche technique du fabricant et en simulation respectivement.

Tableau 1.5 : Paramètres transitoires caractérisant la commutation du transistor MOSFET (SI7390DP) à la fermeture et à l'ouverture.

Symbole	Unité	Valeur simulée x_i^s	Valeur mesurée x_i^f [73]	Erreur relative Δ_i %
$t_{r(on)}$	(ns)	7,5	7	6,66 %
$t_{d(on)}$	(ns)	17	16	5,88 %
$t_{f(off)}$	(ns)	15	14	6,66 %
$t_{d(off)}$	(ns)	45	43	4,44 %

L'analyse des paramètres transitoires en commutation à la fermeture et à l'ouverture nous montre que les erreurs relatives entre les valeurs de la simulation et les valeurs obtenues par la fiche technique du constructeur sont faibles. On obtient une erreur relative maximale à 6.66 % sur la plage de valeurs considérée.

1.6. Conclusion

Dans ce chapitre nous avons présenté la modélisation électrique d'un transistor MOSFET de puissance. Dans un premier temps, nous avons présenté le principe de fonctionnement d'un transistor MOSFET, puis les différentes structures de ce transistor. Également, l'influence de la température de fonctionnement sur les différents paramètres (Résistance à l'état passant, Tension de claquage, Concentration des porteurs intrinsèque, etc.) a été étudiée. Il a été constaté que ces différents paramètres augmentent avec l'augmentation de la température de fonctionnement. Dans un second temps, nous avons présenté une méthodologie pour l'extraction des paramètres statique et dynamique d'un transistor MOSFET de puissance basée sur la fiche technique du constructeur et des équations du modèle analytique. Le modèle électrique développé est suffisamment précis pour permettre les simulations statique et dynamique. Le modèle sera utilisé par la suite dans le chapitre 3 pour étudier la modélisation électrothermique d'un transistor MOSFET de puissance. Finalement, une très bonne concordance entre les simulations et les données fournies par le fabricant est observée aussi bien en régime statique qu'en régime dynamique.

1.7. Références du chapitre 1

- [1] Renan Lethiecq, “Études électrothermiques de dispositifs électroniques innovants pour les technologies submicroniques“, thèse de doctorat Université Grenoble alpes, 2020.
- [2] Baliga, B, “Fundamentals of Power Semiconductor Devices“, Springer Verlag, pp.280-499, 2008.
- [3] S. M. Sze, “Physics of Semiconductor Devices”, Second Edition, Editions John Wiley & Sons, 1981.
- [4] Neil H. E. Weste, Kamran Eshraghian, “Principles of CMOS VLSI Design - A Systems Perspective“, Addison-Wesley Publishing, 1988.
- [5] B. J. Baliga, “Advanced Power MOSFET Concepts“, Ed. Springer Science, 2010.
- [6].Emilie Pomès Jansingh "Amélioration et suivi de la robustesse et de la qualité de MOSFETs de puissance dédiés à des applications automobiles micro-hybrides", thèse doctorat Université de Toulouse, 20 décembre 2012.
- [7] P. Leturcq, “Semi-conducteurs de puissance unipolaires et mixtes”, Part. 1 et 2, Techniques de l’Ingénieur, vol. D3 108-109, 2002.
- [8] J-L. Sanchez, H. Tranduc, T. Phan Pham, M. Gharbi, P. Rossel, G. Charitat, B. Vertong en, “Influence des zones d’accès sur la résistance à l’état passant des transistors moyennes tensions VDMOS de puissance”, Revue de Physique Appliquée, Vol. 20, pp 759-770, 1985.
- [9] P. Rossel, H. Tranduc, M. Gamboa, T. Phan Pham, “Limitation fondamentale dans les transistors MOS de puissance ; le compromis entre la résistance à l’état passant RON et la tension de claquage VDBR ”, Revue de Physique Appliquée, Vol. 16, pp 509-515, 1981.
- [10] L. Lorenz, G. Deboy, A. Knapp, M. März, “COOLMOS™-a new milestone in high voltage Power MOS”, Proceedings of ISPSD 1999, pp 3-10, 1999.
- [11].Emilie Pomès Jansingh, "Amélioration et suivi de la robustesse et de la qualité de MOSFETs de puissance dédiés à des applications automobiles micro-hybrides", Thèse doctorat Université de Toulouse, 20 décembre 2012.
- [12] L. Balogh, "Design and application guide for high speed MOSFET gate drive circuits", Proceedings of Power Supply Design Seminar, 2001.
- [13] R.Singh and J.Baliga, "Cryogenic operation of silicon power devices", Kluwer Academic, 1998.
- [14] S.M. ZSE, "Physics of Semiconductor Devices", Wiley-Interscience; 2nd edition, 1981.
- [15] P. GRANADEL, “Evolution des structures des transistors M.O.S. de puissance vers le domaine des petites dimensions = Evolution of the power MOS transistor structures towards the small dimensions area,” Thèse, UPS Toulouse, 1987.

- [16] W. Wondrak, "Physical Limits and Lifetime Limitations of Semiconductor Devices at High Temperatures", *Microelectronics Reliability*, Vol. 39, 6-7, pp: 1113-1120, June-July 1999.
- [17] C. Canali, et al., "Spin-Orbit Effect in the Si Valence Band". *Physical Review Letters*, 31(8): p. 536. 7, 1973.
- [18] P. Norton, T. Braggins, and H. Levinstein, "Impurity and Lattice Scattering Parameters as Determined from Hall and Mobility Analysis in n-Type Silicon". *Physical Review B*, 8(12): pp. 5632, 1973.
- [19] F.J. Morin, and J.P. Maita, "Electrical Properties of Silicon Containing Arsenic and Boron". *Physical Review*, 96(1): p. 28. 9, 1954.
- [20] G. Ottaviani, et al. "Whole drift velocity in silicon". *Physical Review B*, 1975. 12(8): p. 3318, 1975.
- [21] Logan, R.A. and A.J. Peters, "Impurity Effects upon Mobility in Silicon". *Journal of Applied Physics*, 31(1): p. 122-124.8, 1960.
- [22] Pérez-Tomás, A., Brosselard, P., Godignon, P., Millán, J., Mestres, N., Jennings, M. R., Covington, J. A., and Mawby, P. A. "Field-effect mobility temperature modeling of 4H-SiC metal-oxide-semiconductor transistors". *Journal of Applied Physics*, 100(11) 2006.
- [23] E.H. Mitchell, W.H. Putley, *Proc.Phys.Soc. Lond.*A72, 193, 1958.
- [24] M.Rousseau, A.Soltani, and J.C. DeJaeger, "Efficient physical-thermal model for thermal effects in AlGaN/GaN high electron mobility transistors" *Applied physics Letter*, vol. 101, 2012.
- [25] Laurent Dupont, "Contribution à l'étude de la durée de vie des assemblages de puissance dans des environnements haute température et avec des cycles thermiques de grande amplitude". Thèse de doctorat, École Normale Supérieure de Cachan, 22 juin 2006.
- [26] Groupe FIDES. *Méthodologie de fiabilité pour les systèmes électroniques*. Guide FIDES, 2009.
- [27] Ludi, Zhang, "Etude de fiabilité des modules d'électronique de puissance à base de composant SiC pour applications hautes températures "Thèse de doctorat, Université Bordeaux 1, 17 Janvier 2012.
- [28] Ahmed Benhassain, "Moniteurs de Vieillessement in-situ: Méthodologie d'intégration et application à la gestion dynamique de la fiabilité "Thèse de doctorat, Université Grenoble Alpes, 29 Mai 2017.
- [29] C. BUTTAY, "Modules et boîtiers de puissance (packaging)," *Techniques de l'ingénieur Composants actifs en électronique de puissance*, vol. Base documentaire : TIB245DUO., no. ref. Article : d3116, 2016.
- [30] L. Ménager, B. Allard, and B. Vincent. *Conditionnement des puissances*. 2010.
- [31] P. Brosselard, "Conception, Réalisation et Caractérisation d'interrupteurs (thyristors et JFETs) haute tension (5kV) en carbure de silicium," Thèse de doctorat, Université de Lyon, 2004.

- [32] M. Su, C. Chen et S. Rajan, "Prospects for the application of GaN power devices in hybrid electric vehicle drive systems," *Semiconductor Science and Technology*, vol. 28, 2013.
- [33] C. Buttay, "Modules et boîtiers de puissance (packaging)," *Techniques de l'Ingénieur*, D3116, 2010.
- [34] F. Nallet, "SiC pour l'électronique de puissance du futur", *Techniques de l'ingénieur*, R03, 2002.
- [35] S. Diaham, "Etude de comportement sous haute température de matériaux polyamides en vue de la passivation de composants de puissance à semi-conducteur grand gap", Thèse de doctorat de l'Université Paul Sabatier de Toulouse, 282 P., Décembre 2007.
- [36] C. Marcellino, "Challenges and Perspectives of SiC and GaN based Power Components, " *From Nano to Micro Power Electronics and Packaging International Workshop*, Octobre 2014.
- [37] Toyota Develops New Silicon Carbide Power Semiconductor with Higher Efficiency <https://global.toyota/en/detail/2656842>
- [38] S. Schmitt, *Le composant électronique monté en surface : Technologie et mise en œuvre*, Dunod, Éd., 1997.
- [39] M. Gerber, "The electrical, thermal and spatial integration of a converter in a power electronic module," *Engineering Magister*, Afrikaans university, 2005.
- [40] N. Chasserio, S. Guillemet Fritsh, T. Lebeyet S. Dagdag, "Ceramic Substrates for High temperature Electronic Integration," *Journal of Electronic Materials*, vol. 38, pp. 164-174, 2009.
- [41] A. Zéanh, "Contribution à l'amélioration de la fiabilité des modules IGBT utilisés en environnement aéronautique," Thèse de doctorat, Université de Toulouse, 2009.
- [42] W. W. Sheng et R. P. Colino, "Power Electronic Modules: Design and Manufacture," livre, CRC Press, 2004.
- [43] W. W. Sheng and R. P. Colino, "Power electronic modules: design and manufacture," *CRC Press*.
- [44] Mathieu Rizzi, "Contribution à l'étude de la fiabilité des modules de puissance pour application automobile", Thèse de doctorat de l'Université de Bordeaux 1, 282 P., Mars 2008.
- [45] L. Ménager, B. Allard et V. Bley, "Conditionnement des modules de puissance," *Thermique de l'ingénieur*, E3385, 2010.
- [46] M. Occhionero, R. Adams et K. Fennessy, "A new substrate for electronics packaging: Aluminum-Silicon Carbide (AlSiC) composites, " *Proceedings of the Forth Annual Portable by Design Conference, Electronics Design*, pp. 398-403, March 24-27 1997.
- [47] M. Bouarroudj Berkani et L. Dupont, "Fatigue des composants électroniques de puissance - Physique de défaillance, " *Thématique de l'ingénieur*, D3126, 2010.

- [48] P. Pietranico, "Analyse de matériaux pour la modélisation des mécanismes de défaillances des modules électroniques de puissance," Thèse de doctorat, ENS Cachan, 2010.
- [49] V. R. Manikam et K. Y. Cheong, "Die Attach Materials for High Temperature Applications," *IEEE Transactions on Components, Packaging and Manufacturing Technology*, vol. 1, pp. 457 - 478, Mars 2011.
- [50] L. Jaesik, "Process Quality Improvement in Thermo sonic Wire Bonding," Thèse de doctorat, University of Waterloo, Canada, 2008.
- [51] J. Pan et P. Fraud, "Wire Bonding Challenges in Optoelectronics Packaging," *Proceedings of the 1st SME Annual Manufacturing Technology Summit*, 2004.
- [52] C. Vasseur, "Les méthodes d'assemblages," Cours de l'école d'ingénieurs ESIEE Paris, 2005.
- [53] B. Mouawad, "Assemblages innovants en électronique de puissance utilisant la technique de (spark plasma sintering)," Thèse de doctorat, INSA Lyon, 2013.
- [54] H. Madjahed, "Contribution à la simulation électro-thermomécanique numérique 3d : appliquée à l'étude de la fiabilité des interrupteurs à semi-conducteurs packagés, utilisés entraction ferroviaire," 2012.
- [55] J. Schultz-Harder et K. Exel, "Process for producing a Ceramic-Metal Substrate", Curamik Electronics GmbH, German, Number of Patent Vserion 6,093,443, Jul 2000.
- [56] C. P. Wong, J. M. Segelken et J. W. Balde, "Understanding the use of silicone gels for non-hermetic plastic packaging," *Electronic Components Conference*, pp. 769 - 776, May 1989.
- [57] Emilien Feuillet, "Le procédé de report intermétallique en Phase Liquide Transitoire (TLPB) : du développement du procédé à la caractérisation des assemblages intermétalliques," Thèse de doctorat, L'université de Bordeaux, Mars 2016.
- [58] S. Mandray, "Optimisation des convertisseurs d'électronique de puissance selon des critères thermiques et CEM. Application aux dispositifs dédiés à l'aéronautique," Thèse de doctorat, Institut polytechnique de Grenoble, 2009.
- [59] Rémy Ouaida "Vieillissement et mécanismes de dégradation sur des composants de puissance en carbure de silicium (SiC) pour des applications haute température" Thèse de doctorat, INSA Lyon 1, 2014.
- [60] H. Zhang, D. Pinjala et P.-S. Teo, "Thermal management of high power dissipation electronic packages: from air cooling to liquid cooling," *Electronics Packaging Technology*, 2003 5th Conference (EPTC 2003), pp. 620,625, Dec. 2003.
- [61] U. Drogenik, G. Laimer et J. Kolar, "Pump characteristic based optimization of a direct water cooling system for a 10 kW/500 kHz Vienna rectifier," *Power Electronics specialists' Conference*, 2004. PESC 04. 2004 IEEE 35th Annual, vol. 6, pp. 4894,4900, Jun 2004.
- [62] Antoine Renaud, "Modélisations et méthodes numériques pour l'intégration d'une solution de suivi de vieillissement d'un assemblage de puissance" Thèse de doctorat, Université de Bordeaux, 24 Mai 2018.

- [63] J. Toth, R. De Hoff et K. Grubb, "Heat pipes: the silent way to manage desktop thermal problems," Thermal and Thermo-mechanical Phenomena in Electronic Systems, 1998. ITherm '98. The 6th Inter society Conference on, pp. 449,455, May 1998.
- [64] G. Lefèvre, D. Degrenne et S. Molloy, "Optimisation Thermique d'un Onduleur Solaire Bas-Coût de 2kW," SYMPOSIUM DE GENIE ELECTRIQUE (SGE'14), Jul 2014.
- [65] J. Visser, D. de Kock et F. Conradie, "Minimisation of heat sink mass using mathematical optimisation," Semiconductor Thermal Measurement and Management Symposium, Sixteenth Annual IEEE, pp. 252,259, 2000.
- [66] R. E. Simons, "Estimating Natural Convection Heat Transfer for Arrays of Vertical Parallel Flat Plates," Electronics Cooling, Feb 2002.
- [67] R. Knight, D. Hall, J. Goodling et R. Jaeger, "Heat sink optimization with application to micro-channels," Components, Hybrids, and Manufacturing Technology, IEEE Transactions on, vol. 15, n° 15, pp. 832,842, Oct 1992.
- [68] U. Drogenik, A. Stupar et J. Kolar, "Analysis of Theoretical Limits of Forced-Air Cooling Using Advanced Composite Materials With High Thermal Conductivities," Components, Packaging and Manufacturing Technology, vol. 1, n° 14, pp. 528,535, April 2011.
- [69] N. Arora, "MOSFET Models for VLSI Circuit Simulation. Theory and Practice". New York : Springer-Verlag, ISBN 3-211-82395-6, 1993.
- [70] Rodolphe De Maglie. "Modélisation de différentes technologies de transistors bipolaires à grille isolée pour la simulation d'applications en électronique de puissance " Micro et nanotechnologies/Microélectronique. Université Paul Sabatier - Toulouse III, 2007.
- [71] H. Helali, "Contribution à la modélisation par graphe de liens du transistor MOS de puissance ", Thèse de doctorat, pp. 163, INSA de Lyon, juin 1995.
- [72] H. Omari, "Extraction des paramètres des modèles du VDMOS à partir des caractéristiques en commutation-comparaison avec les approches classiques ", Thèse de doctorat, pp.159, INSA de Lyon, Septembre 2003.
- [73] Datasheet "N-Channel 30 V (D-S) Fast Switching MOSFET", Vishay Siliconix, Document Number: 72214, 27-Nov-2017.

Chapitre 2

Modélisation et simulations thermique du transistor MOSFET de puissance

Chapitre2

Modélisation et simulations thermique du transistor MOSFET de puissance

Sommaire

2.1. Introduction.....	60
2.2. Types de modélisations thermiques.....	60
2.2.1. Modèles thermiques analytiques.....	61
2.2.2. Modèles thermiques numériques.....	61
2.2.2.1 Méthodes des différences finies.....	61
2.2.2.2 Méthodes des éléments finis.....	61
2.2.2.3 Eléments de frontières.....	62
2.2.3. Modèles thermiques approximés.....	62
2.2.4. La méthode nodale.....	62
2.3. Etat de l'art sur la modélisation thermique des composants de puissance.....	63
2.3.1. Modèles thermiques analytiques.....	63
2.3.2. Modèles thermiques numériques.....	64
2.3.3. Modèles thermiques compacts.....	64
2.4. Choix de la méthode.....	64
2.4.1 Réseaux Foster et Cauer.....	64
2.5. Identification des paramètres (RC) du réseau Foster.....	66
2.5.1. Optimisation par Essaim de Particules (PSO).....	66
2.5.1.1. Principe de base d'un (PSO).....	67
2.5.1.2. Formulation Mathématique de l'Algorithme (PSO).....	67
2.5.1.3. Fonction objectif.....	68
2.5.2. Résultats de simulation et discussion.....	70
2.6. Conclusion.....	73
2.7. Références du chapitre 2.....	74

2.1. Introduction

Le deuxième chapitre est consacré à la modélisation thermique des composants semi-conducteurs de puissance. Le but est de développer un modèle apte de décrire avec précision le comportement thermique de transistor MOSFET de puissance. Ce chapitre est découpé en trois parties. La première partie de ce chapitre est consacrée à la description des différentes stratégies de modélisation thermique que l'on retrouve dans la littérature ainsi que les différents travaux qui ont traité la modélisation thermique des composants de puissance. La deuxième partie de ce chapitre est consacrée à la détermination des paramètres du modèle thermique grâce à un algorithme d'optimisation. Nous présentons les principales caractéristiques et propriétés de l'approche d'optimisation (Optimisation par Essaims Particulaires (OEP) ou (PSO)) ainsi que son principe de fonctionnement pour extraire les valeurs des paramètres du modèle thermique. La troisième partie de ce chapitre, sera consacrée à la validation de notre démarche, cette validation repose essentiellement sur des comparaisons entre des résultats de simulation obtenus à l'aide du modèle proposé et des résultats expérimentaux obtenus à l'aide de la fiche technique du constructeur.

2.2. Types de modélisations thermiques

Plusieurs modèles existants permettent de simuler le comportement thermique des composants et des modèles de puissance. La plupart de ces modèles sont formés par des réseaux de résistances et éventuellement de capacités thermiques et utilisent l'analogie électrique-thermique pour la résolution du système. Dans les paragraphes suivants, nous présentons les principaux modèles thermiques suivant leurs principes de calcul. La Figure 2.1 donne un aperçu général de ces modèles [1]. Cette partie présente la méthode de modélisation thermique que nous utiliserons dans le développement de notre modèle thermique.

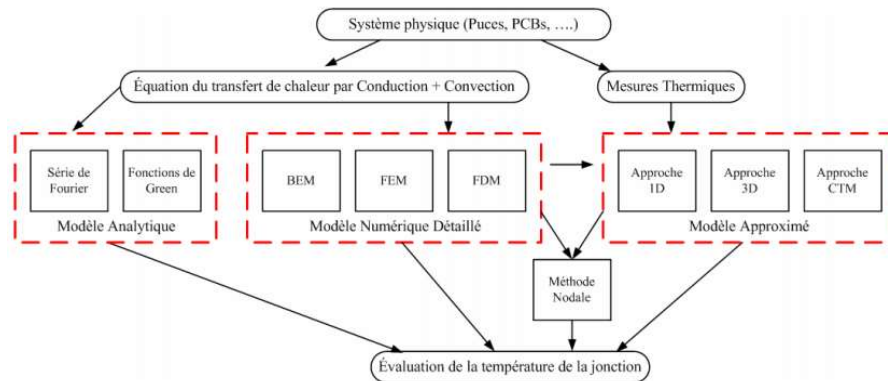


Figure 2.1: Classification des différentes méthodes de modélisation thermique

2.2.1. Modèles thermiques analytiques

Le premier type de modèle thermique est le modèle analytique. Ce modèle est basé sur des séries de transformations (Série de Fourier) et de fonctions mathématiques (Green, Kirchhoff, ...) [2-4] appliquées à l'équation de transfert de chaleur. Il est adapté pour certains cas particuliers où l'on peut faire des simplifications. Dans ses domaines d'application, il est très précis et rapide d'exécution mais reste malheureusement limité à des structures géométriques et des conditions aux limites simples.

2.2.2. Modèles thermiques numériques

Le développement de l'outil informatique, a permis d'implémenter des méthodes numériques puissantes, intégrant de nombreux paramètres et gérant différents phénomènes physiques simultanément [5]. A titre indicatif, le modèle thermique détaillé est composé de milliers de mailles, auxquelles on applique l'équation de conduction thermique. L'obtention de la distribution de la température dans la structure requiert l'utilisation d'outils mathématiques avancés telles que la méthode des différences finies (FDM), la méthode des éléments finis (FEM) ou la méthode des éléments de frontière (BEM).

2.2.2.1. Méthode des différences finies (FDM)

Cette méthode discrétise le domaine de définition des variables espace et temps selon la structure et les conditions aux limites [6-7]. Chaque nœud issu de la discrétisation est caractérisé par une valeur discrète de la température. L'équation de la chaleur est alors appliquée aux nœuds sous sa forme discrète. La FDM remplace l'équation différentielle par une équation algébrique, engendrant ainsi, un système d'équations dont la résolution implique l'utilisation des méthodes numériques telles que la relaxation [8].

2.2.2.2. Méthode des éléments finis (FEM)

C'est une méthode d'approximation d'une fonction inconnue sur un domaine continu, en utilisant des fonctions d'interpolation représentant au mieux le milieu d'origine [9-11]. Elle transforme les équations aux dérivées partielles en système d'équations algébriques. Son principal atout réside dans sa bonne adaptation aux frontières de formes irrégulières, ainsi qu'aux problèmes où les conditions aux limites font intervenir une dérivée [8]. Le nombre de travaux de modélisations thermique de dispositifs de puissance ayant eu recours ces dernières années aux méthodes des éléments finis est considérable et souligne surtout de l'efficacité de cette méthode par rapport aux autres méthodes de modélisation thermique [12-14].

2.2.2.3. Méthode des éléments de frontières (BEM)

Cette méthode représente une alternative aux méthodes des éléments finis. Elle consiste à résoudre l'équation de diffusion de la chaleur dans des zones délimitées par des surfaces fermées [15]. En imposant les conditions de frontière prescrites du problème, on obtient un système d'équation algébrique linéaire auquel on applique des méthodes de résolution numérique directes ou itératives. Les valeurs des différentes caractéristiques thermiques aux frontières permettent d'obtenir les températures et les flux en un point donné de chaque domaine [16]. Elle a pour principale avantage la diminution du maillage, mais cela ne concerne pas le régime dynamique, ce qui représente une contrainte à cette méthode [16].

2.2.3. Modèles thermiques approximés

Ces modèles sont basés sur l'utilisation de l'analogie entre les grandeurs électrique et thermique. Les modèles thermiques approximés se présentent sous forme de réseaux RC dont le but est de reproduire une réponse thermique bien définie. Généralement, ces réseaux RC sont faciles à extraire et à utiliser. Il existe dans la littérature plusieurs techniques pour la détermination des résistances et des capacités de ces modèles. Elles sont basées sur des calculs de constantes de temps [17-19] ou sur des algorithmes d'optimisation. Nous rappelons sur le Tableau 2.1 l'analogie électrothermique [20].

Grandeurs thermiques	Grandeurs électriques
Puissance calorifique	Courant électrique
Température	Tension
Conductance thermique	Conductance électrique
Capacité calorifique	Capacité électrique

2.2.4. Modèle Nodale

La méthode nodale, est une méthode numérique basée sur la considération de nœuds et découle directement de l'analogie avec la théorie de la conduction électrique. La méthode nodale consiste à mettre en place un réseau thermique formé de nœuds caractérisés par des capacités et/ou des sources liées par des résistances thermiques. Comme toute méthode numérique, le milieu à étudier est discrétisé en éléments de volumes V_i supposés isothermes de température T_i , caractérisés par leur masse volumique ρ_i et leur chaleur massique C_i comme cela est montré par la Figure 2.2 [8]. La capacité calorifique $C_i = \rho_i.C_i.V_i$ est alors affectée au centre i de l'élément appelé nœud du système. L'analyse des échanges conduit à installer entre les différents nœuds des connexions désignées par des conductances thermiques dans les trois directions de l'espace, découlant des

conductibilités thermiques k_x , k_y et k_z du milieu. Du réseau ainsi formé, il en découle un système d'équations algébro-différentiel décrivant les échanges d'énergie dans le réseau.

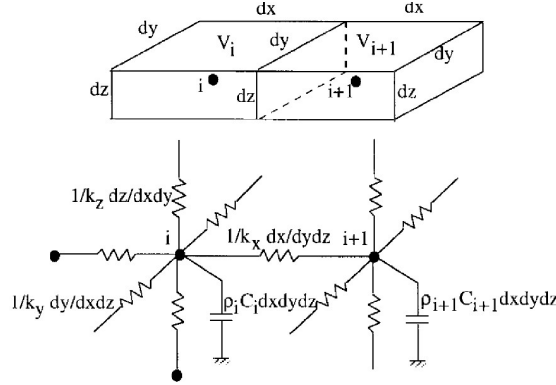


Figure 2.2: Maillage du milieu et mise en place d'un réseau RC tridimensionnel dans les méthodes nodales

2.3. Etat de l'art sur la modélisation thermique des composants de puissance

Ce paragraphe a pour objectif de faire le point sur les différents travaux relatifs à la modélisation thermique des composants semi-conducteurs de puissance.

2.3.1. Modèles thermiques analytiques

Dans les travaux présentés dans [8], [21] la série de Fourier a été appliquée avec succès afin de résoudre des problèmes thermiques à 3-D dans des structures géométriques simples. La démarche proposée dans [22-23] pour développer un modèle analytique basé sur la méthode des fonctions de Green afin de calculer l'élévation de température d'un système à géométrie simple, pendant le régime transitoire. Dans un article [24] la résolution de l'équation de la chaleur sur un système en 2-D soumis à un échange convectif sur sa face inférieure et possédant 3 couches de mêmes dimensions a été proposée. Il offre un modèle analytique de la résistance thermique de diffusion maximale d'un tel système. Dans [25] des modèles analytiques 3-D pour des systèmes avec une face isotherme et un flux imposé ont été proposés, ainsi qu'une expression normalisée de résistance thermique moyenne prenant en compte les effets de propagation 3-D. Dans les modèles analytiques présentés dans [26][27] le même modèle de différence de température moyenne entre la source et l'air ambiant est proposé. Il provient de la résolution de l'équation de la chaleur en régime permanent sur un dissipateur en 3-D possédant une ou plusieurs sources, en considérant un échange convectif sur la face inférieure du système.

2.3.2. Modèles thermiques numériques

Les auteurs dans [28], ont étudié un onduleur triphasé. Ils ont extrait les paramètres du réseau thermique de l'impédance thermique transitoire $Z_{th(j-c)}$ de façon expérimentale et par FEA, puis ils ont comparé les deux méthodes. Dans [29], les auteurs ont étudié le module onduleur IGBT triphasé et ont établi un modèle compact grâce à l'utilisation du logiciel Flotherm [29]. Les auteurs dans [30], ont analysé les performances au niveau du système d'une configuration de boîtier de module de puissance et caractérisé le comportement thermique d'un packaging en utilisant à la fois la méthode FEA et la méthode CFD.

2.3.3. Modèles thermiques compacts

Dans [31] ont décrit un modèle de réseau thermique de troisième ordre en extrayant les paramètres thermiques de la fiche technique fournie par le fabricant. Les auteurs dans [31] ont proposé un réseau RC équivalent thermique en utilisant les paramètres extraits de l'impédance thermique transitoire [32]. Dans [33], les auteurs ont appliqué une méthode de déconvolution pour l'extraction des paramètres du réseau thermique (RC). Les auteurs dans [34] ont développé un modèle thermique compact de module de puissance IGBT en tenant compte de l'effet de couplage croisé pour un onduleur à pont complet commandé en courant basé sur PWM.

2.4. Choix de la méthode

Comme évoqué dans les sections précédentes, de nombreuses approches sont utilisées pour simuler le comportement thermique des composants semi-conducteur de puissance, tel que les méthodes analytiques, les méthodes numériques et les modèles thermiques approximatifs. Parmi les méthodes utilisées, nous choisirons des modèles thermiques approximatifs. Les modèles thermiques approximatifs sont faciles à manipuler : ce sont des modèles simples, basés sur une analogie électrique/thermique, qui offrent une solution approchée du phénomène de propagation à une dimension. De plus, ce sont des modèles rapides d'exécution ; ils offrent une solution intéressante.

2.4.1 Réseaux Foster et Cauer

Généralement, il existe deux types de réseaux thermiques équivalents permettant de décrire un système thermique unidirectionnel. Ces réseaux sont désignés sous le nom de Foster et Cauer [35-36] et sont représentés sur la Figure 2.3. La masse électrique représente la température de référence ambiante et la source de courant représente la puissance dissipée dans la source de chaleur. Les réseaux Foster et Cauer représentent un solide dans lequel le chemin thermique est unidirectionnel,

signifiant que s'il y a un seul refroidisseur et une seule source de chaleur, l'énergie thermique va de la source au refroidisseur via un seul chemin que ce soit en statique ou en dynamique. Le modèle Foster est très souvent utilisé et peut être représenté en formulation exponentielle. L'expression de l'impédance thermique du réseau de Foster s'écrit selon l'équation suivante [37-39] :

$$Z_{th-jc}(t) = \sum_{i=1}^n R_i \left(1 - \exp\left(-\frac{t}{\tau_i}\right) \right) \quad (2.1)$$

Cependant, le modèle Foster n'est qu'un modèle comportemental et ne représente pas la réalité physique [40]. Dans le domaine de Laplace l'impédance thermique du réseau de type Foster se calcule simplement et elle est donnée par l'équation suivante :

$$Z_{thF} = \sum_{i=1}^N \frac{r_{thi}}{1 + s \cdot \tau_i} \quad (2.2)$$

Où R_i sont les résistances thermiques, C_i sont les capacités thermiques et $\tau_i = R_i \cdot C_i$ sont les constantes de temps.

En revanche, le modèle de Cauer est un modèle thermique reflétant le comportement physique du composant. Dans le domaine de Laplace l'impédance thermique du réseau de type Cauer est donnée par l'équation suivante :

$$Z_{thC}(t) = \frac{1}{S \cdot C_{th1} + \frac{1}{R_{th1} + \frac{1}{S \cdot C_{th2} + \frac{1}{R_{th2} + \dots}}}} \quad (2.3)$$

Les auteurs dans [41] proposent une méthode pour déterminer les paramètres d'un modèle de Cauer à partir de ceux d'un modèle de Foster. Pour identifier les paramètres (RC) de réseau Foster (modèle thermique), nous avons opté à leur identification en utilisant un algorithme d'optimisation (Optimisation par Essais Particulaires (OEP)). L'objectif de l'algorithme d'optimisation est d'obtenir les valeurs optimales des résistances thermiques et des capacités thermiques pour construire le modèle thermique de transistor MOSFET de puissance. Ceci sera détaillé dans les sections suivantes.

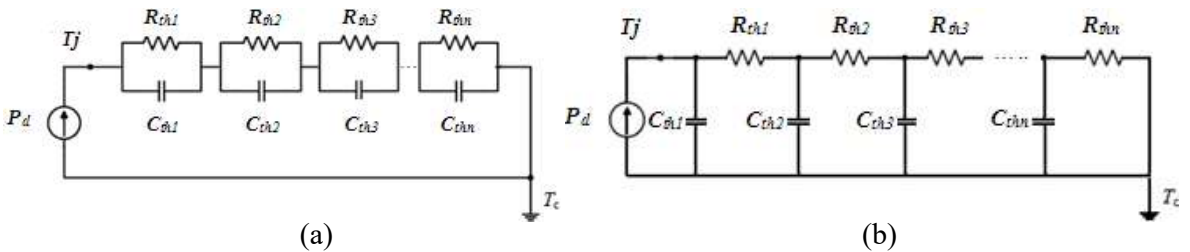


Figure 2.3: Réseau thermique équivalent de Foster et Cauer

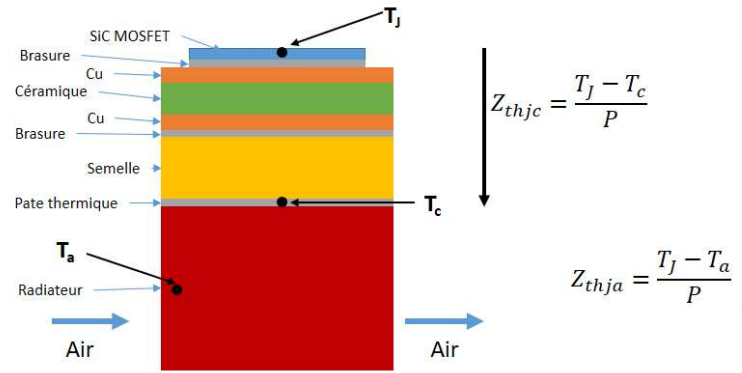


Figure 2.4: Schéma des couches du module de puissance (CULPA)

La Figure 2.4 [42] illustre les impédances thermiques du module de puissance telle que Z_{thjc} est l'impédance thermique jonction-boîtier du MOSFET, Z_{thja} est l'impédance thermique jonction-ambiante du MOSFET et la distribution de la température telle que la température de la jonction, la température du boîtier et la température ambiante.

2.5. Identification des paramètres (RC) du réseau Foster

Pour pouvoir faire des simulations électrothermiques de transistor MOSFET de puissance, il faut créer un réseau thermique de ce dernier. Ce réseau est composé de résistances thermiques (R_i), de capacités thermiques (C_i) et de source de puissance thermique (P_d). Cependant, il est difficile de créer ce réseau par soi-même. En effet, pour ce faire, il faudrait connaître les valeurs des paramètres (R_i) et (C_i) pour le couplage thermique entre composants. Or ces paramètres sont difficiles à mesurer et encore plus à estimer manuellement à partir de données théoriques. Ainsi, pour déterminer les paramètres thermiques, nous avons besoin d'utiliser des logiciels permettant d'extraire et de définir le réseau thermique du transistor MOSFET. Dans cette partie, une méthode d'identification des paramètres mal connus (les résistances thermiques et les capacités thermiques) du réseau Foster (modèle thermique du MOSFET) est développée. Cette méthode consiste à transformer le problème d'identification en un problème d'optimisation. Dans notre cas nous utilisons l'approche d'optimisation par essaim de particules (PSO).

2.5.1. Optimisation par Essaim de Particules (PSO)

L'optimisation par essaim de particule (PSO), est une méthode populaire pour résoudre des problèmes d'optimisation complexes [43-45]. Elle a été développée par James Kennedy et Russel Eberhart en 1995 [46], cette méthode est inspirée du comportement social des animaux évoluant en essaim, comme les poissons évoluant en groupe, les essaims des oiseaux,... etc [47]. En effet, tout comme ces animaux se déplacent en essaims pour éviter les prédateurs ou trouver de la nourriture, les algorithmes à essaims de particules recherchent des solutions pour un problème d'optimisation.

2.5.1.1. Principe de base d'un PSO

Dans la technique PSO, chaque individu de la population est appelé particule, tandis que la population est connue sous le nom essaim. Il faut noter, que la particule peut bénéficier des mouvements des autres particules dans la même population pour ajuster sa position et sa vitesse durant le processus d'optimisation. Chaque individu utilise l'information locale à laquelle il peut accéder sur le déplacement de ses plus proches voisins pour décider de son propre déplacement. Des règles très simples comme “rester proche des autres”, “aller dans la même direction”, “aller à la même vitesse” suffisent pour maintenir la cohésion de l'essaim tout entier. Dans PSO, les particules se déplacent à l'intérieur d'un espace de recherche, pendant le déplacement, chaque particule ajuste sa position selon sa meilleure position, et de celle de ses voisines. Pour appliquer PSO, il faut définir un espace de recherche constitué de particules et d'une fonction coût (fonction 'objectif') à optimiser. Le principe de la technique d'optimisation PSO est de déplacer ces particules afin qu'elles trouvent l'optimum, le déplacement d'une particule est influencé par les trois types de comportement :

- Une composante physique : la particule tend à suivre sa direction courante de déplacement ;
- Une composante cognitive : la particule tend à se diriger vers le meilleur site par lequel elle est déjà passée ;
- Une composante sociale : la particule tend à se fier à l'expérience de ses congénères et, ainsi, à se diriger vers le meilleur site déjà atteint par ses voisins.

L'emplacement de la particule dans l'espace de recherche est défini par un ensemble de paramètres et la valeur du site est déterminée par la fonction objective, comme illustré dans la Figure 2.5 [48].

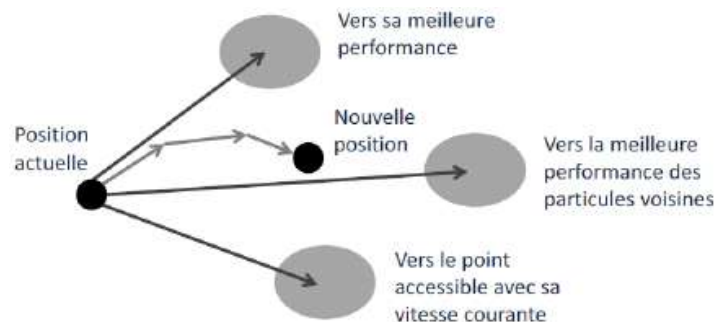


Figure 2.5: Mécanisme de déplacement d'une particule

2.5.1.2. Formulation Mathématique de l'Algorithme PSO

Dans la technique PSO le comportement social est modélisé par des équations mathématiques permettant de guider les particules durant leur mouvement et leur déplacement. Dans un espace de recherche de dimension D , la particule i de l'essaim est modélisée par son vecteur position $X_i =$

$(X_{i1}, X_{i2}, \dots, X_{iD})$ et par son vecteur vitesse noté $V_i = (V_{i1}, V_{i2}, \dots, V_{iD})$. La qualité de sa position est déterminée par la valeur de la fonction objective en ce point. Cette particule garde en mémoire la meilleure position par laquelle elle est déjà passée, que l'on note $P_{besti} = (P_{besti1}, P_{besti2}, \dots, P_{bestiD})$. Toutes les meilleures positions atteinte par les particules de l'essaim est notées $G_{best} = (G_{best1}, G_{best2}, \dots, G_{bestD})$. Nous nous référons à la version globale de PSO, où toutes les particules de l'essaim sont considérées comme voisines de la particule i , d'où la notation G_{best} (global best). Au départ de l'algorithme PSO, toutes les particules de l'essaim sont initialisées de manière aléatoire/régulière dans l'espace de recherche des solutions. Ensuite, à chaque itération, chaque particule se déplace, en combinant linéairement les trois composantes citées ci-dessus. En effet, à l'itération $k+1$, le vecteur de vitesse et le vecteur de position sont calculés comme suit :

$$V_{i,j}^{k+1} = \omega V_{i,j}^i + c_1 r_1 (P_{best_{i,j}}^k - X_{i,j}^k) + c_2 r_2 (G_{best_j}^k - X_{i,j}^k) \quad (2.4)$$

$$X_{i,j}^{k+1} = X_{i,j}^k + V_{i,j}^{k+1} \quad (2.5)$$

avec :

- ω est une constante, appelée coefficient d'inertie;
- c_1 et c_2 sont deux constantes, appelées coefficients d'accélération ;
- r_1 et r_2 sont deux nombres aléatoires pour chaque itération k et pour chaque dimension j déterminent dans l'intervalle $[0-1]$.

L'équation (2.4) est composée de trois termes qui sont [48], [49]:

- $\omega V_{i,j}^i$ correspond à la composante d'inertie du déplacement, où le paramètre ω contrôle l'influence de la direction de déplacement sur le déplacement futur ;
- $c_1 r_1 (P_{best_{i,j}}^k - X_{i,j}^k)$ correspond à la composante cognitive du déplacement, où le paramètre c_1 contrôle le comportement cognitif de la particule ;
- $c_2 r_2 (G_{best_j}^k - X_{i,j}^k)$ correspond à la composante sociale du déplacement, où le paramètre c_2 contrôle l'aptitude sociale de la particule.

Une fois le déplacement des particules effectué, les nouvelles positions sont évaluées et les deux vecteurs P_{best} et G_{best} sont mis à jour, à l'itération $k+1$, suivant les deux équations (2.4) et (2.5), respectivement.

2.5.1.3. Fonction objectif

L'équation (2.1) représente l'impédance thermique (qui à son tour représente le modèle thermique de transistor MOSFET) en fonction des paramètres (R_i, τ_i) . L'impédance thermique

peut être calculée après la détermination des constantes (R_i , τ_i). Ces derniers ce sont les paramètres inconnus de l'équation (2.1).

Une bonne détermination de fonction objective permet d'évaluer efficacement les paramètres du modèle thermique du MOSFET. Cela aide à atteindre la solution optimale. Par conséquent, nous pouvons identifier la fonction objective comme suit:

$$f = \min \left[10(1 - x(1))^2 + 20(2 - x(2))^2 + 30(3 - x(3))^2 \right] \quad (3.6)$$

```

1      LB=[-4 -4 -4 -4 -6 -6 -6 -6]; %lower bounds of variables
2      UB=[0.5 0.5 0.5 0.5 -1 -1 -1 -1]; %upper bounds of variables
3      % pso parameters values
4      m=8; % number of variables
5      n=100; % population size
6      wmax=0.9; % inertia weight
7      wmin=0.4; % inertia weight
8      c1=2; % acceleration factor
9      c2=2; % acceleration factor
10     % pso main program
11     maxite=500; % set maximum number of iteration
12     maxrun=10; % set maximum number of runs need to be

```

Figure 2.6: Paramètres utilisés lors de l'implémentation de PSO (Zthjc)

```

1      LB=[0 0 0]; % lower bounds of variables
2      UB=[10 10 10]; % Upper bounds of variables
3      % pso parameters values
4      m=3; % number of variables
5      n=100; % population size
6      wmax=0.9; % inertia weight max
7      wmin=0.4; % inertia weight min
8      c1=2; %acceleration factor
9      c2=2; %acceleration factor
10     % pso main program-----
11     maxite=1000; % set maximum number of iteration
12     maxrun=10; % set maximum number of runs need to be

```

Figure 2.7: Paramètres utilisés lors de l'implémentation de PSO (Zthja)

Les Figures 2.6 et 2.7 illustrent les paramètres utilisés lors de l'implémentation de PSO pour l'impédance thermique jonction-boîtier (Zthjc) du modèle MOSFET et l'impédance thermique jonction-ambiante (Zthja) du modèle MOSFET.

Le processus de calcul pour estimer les paramètres thermique de modèle MOSFET (R_i, τ_i) par l'algorithme (PSO) est décrit dans la Figure 2.8.

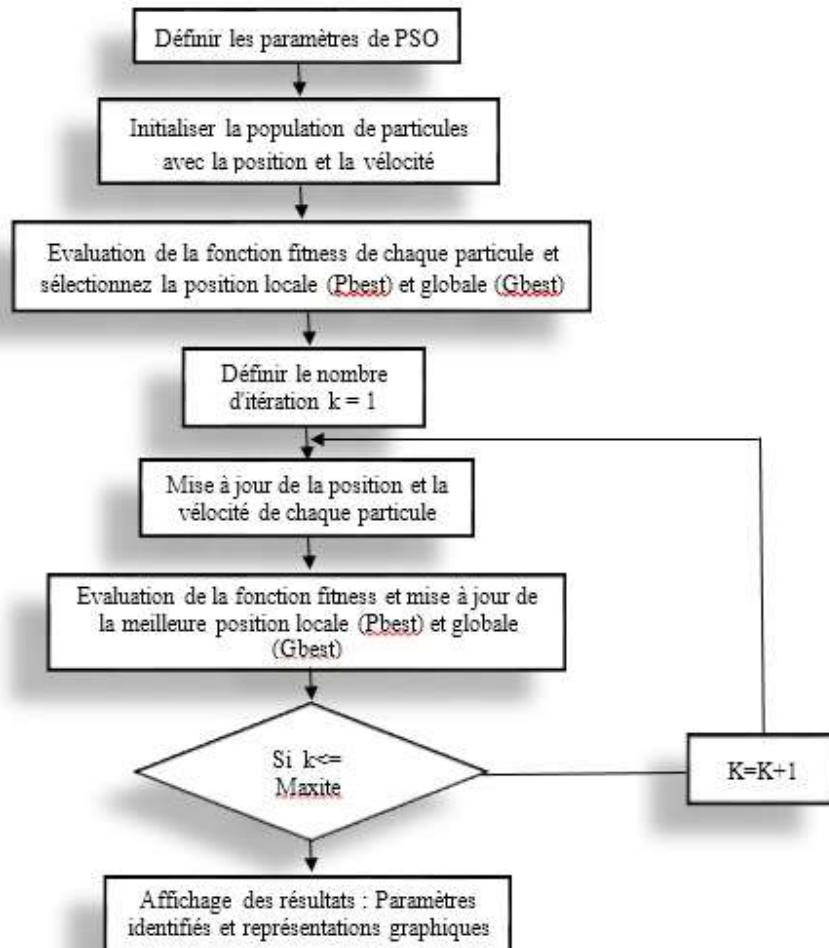


Figure 2.8 : Organigramme de l'algorithme PSO

2.5.2. Résultats de simulation et discussion

Après avoir appliqué la stratégie d'estimation des paramètres des réseaux thermique d'impédances $Z_{th(j-c)}$ et $Z_{th(j-a)}$ basée sur l'algorithme PSO, les courbes de convergence de la fonction de fitness de chaque impédance sont présentées respectivement sur la Figure 2.9 et 2.10. En effet, on remarque sur ces figures que la valeur de la fonction objective de la meilleure solution est une fonction décroissante au cours des itérations. Nous avons autorisé la PSO à itérer jusqu'à 500 itérations pour $Z_{th(j-c)}$ et 1000 itérations pour $Z_{th(j-a)}$, avec 100 et 200 particules respectivement. Le résultat optimal est trouvé lors des itérations 200-300 pour $Z_{th(j-c)}$ et 700-800 pour $Z_{th(j-a)}$, avec une progression régulière d'itération en itération.

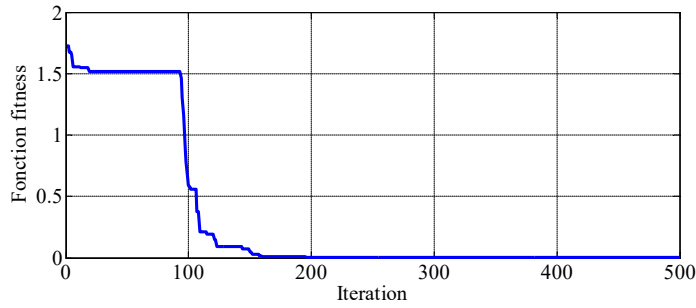


Figure 2.9 : Evolution de la fonction fitness f en fonction du nombre d'itérations $Z_{th(j-c)}$

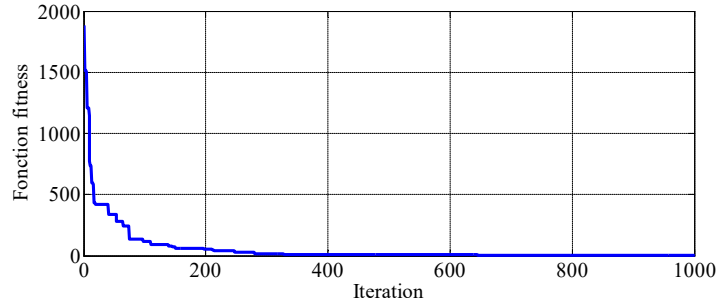


Figure 2.10 : Evolution de la fonction fitness f en fonction du nombre d'itérations $Z_{th(j-a)}$

Afin de valider les modèles thermiques proposés, les impédances thermiques transitoires $Z_{th(j-c)}$ ($^{\circ}\text{C}/\text{W}$) et $Z_{th(j-a)}$ ($^{\circ}\text{C}/\text{W}$) est comparée à celle extraite de la documentation technique du constructeur. La figure 2.11 et 2.12 présentent les résultats de simulation obtenus par l'approche d'optimisation PSO. On constate que l'impédance thermique $Z_{th(j-c)}$ et $Z_{th(j-a)}$ donnée par l'approche PSO correspond bien aux données du constructeur. On constate également que l'erreur relative est très petite sur toute la gamme de temps.

D'autre part, à partir des résultats présentés sur la figure 2.11 et la figure 2.12 successivement, on constate que le modèle de Foster proposé pour le circuit thermique du transistor MOSFET et constitué de quatre cellules (RC) est globalement suffisant pour décrire l'évolution de l'impédance thermique $Z_{th(j-c)}$ et $Z_{th(j-a)}$. Cette dernière validation permet donc de nous assurer de la capacité de calcul et donc de la justesse des résultats fournis par la PSO.

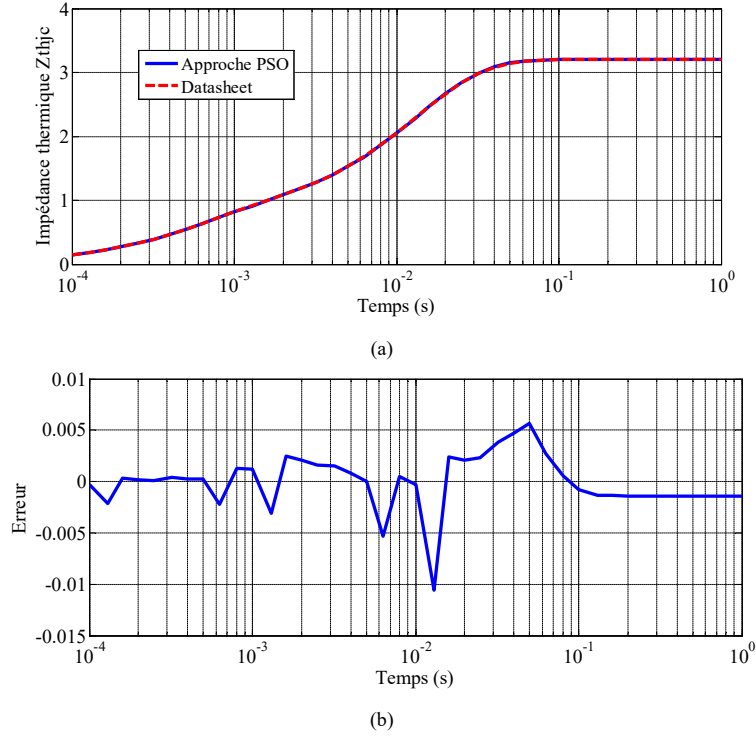


Figure 2.11 : (a) Comparaison entre le modèle d'impédance thermique $Z_{th(j-c)}$ ($^{\circ}C/W$) et datasheet après l'optimisation par PSO, (b) Estimation de l'écart entre l'impédance obtenu par l'approche PSO et par datasheet.

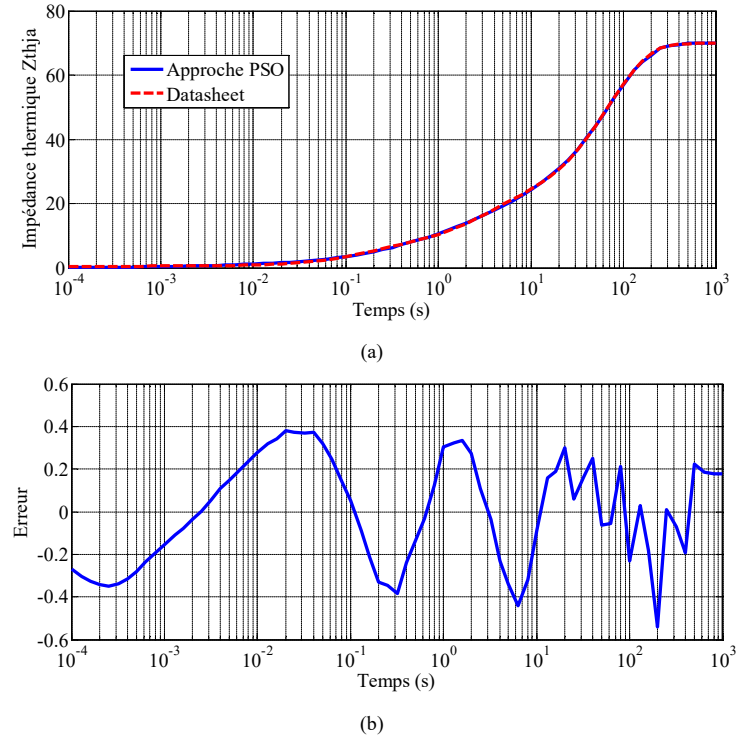


Figure 2.12 : (a) Comparaison entre le modèle d'impédance thermique $Z_{th(j-a)}$ ($^{\circ}C/W$) et datasheet après l'optimisation par PSO, (b) Estimation de l'écart entre l'impédance obtenu par l'approche PSO et par datasheet.

Le Tableau 2.2 : donne les paramètres estimés avec l'approche d'optimisation PSO d'impédances thermiques $Z_{th(j-c)}$ ($^{\circ}C/W$) et $Z_{th(j-a)}$ ($^{\circ}C/W$) du transistor MOSFET de puissance.

Tableau 2.2 : Paramètres estimés du modèle thermique de Foster

N^0	$Z_{th(j-c)}$		$Z_{th(j-a)}$	
	$R_i(^{\circ}C / W)$	$\tau_i(s)$	$R_i(^{\circ}C / W)$	$\tau_i(s)$
1	0.7612	$0.7882 \cdot 10^{-3}$	3.2156	0.0975
2	1.5142	$9.2458 \cdot 10^{-3}$	10.3492	5.1631
3	0.7956	$13.4489 \cdot 10^{-3}$	7.1753	2.5281
4	0.1326	$190.7993 \cdot 10^{-3}$	49.2599	59.8261

2.6. Conclusion

Nos objectifs de la modélisation thermique du transistor MOSFET de puissance nécessitent le développement de modèle complet capable de prendre en compte les phénomènes thermiques. Dans un premier temps, nous avons décrit les différentes stratégies de modélisation thermique des composants semi-conducteurs de puissance qui existent dans la littérature ainsi que les différents travaux qui ont traité la modélisation thermique de ces composants. Nous avons choisi la méthode thermique approximé (réseaux RC) qui correspond bien à notre approche. Pour la détermination précise des paramètres du modèle thermique de transistor MOSFET de puissance, nous avons développé d'une approche basé sur l'algorithme d'Optimisation par Essaims Particulaires (OEP) pour construire un modèle mathématique qui permet d'estimer l'impédance thermique du transistor MOSFET à l'aide de la fiche technique du constructeur. Ce modèle sera utilisé dans le chapitre 3 pour étude la modélisation électrothermique d'un transistor MOSFET de puissance. Finalement, les résultats de simulation de l'impédance thermique transitoire à partir du modèle du transistor MOSFET de puissance ont été comparés aux caractéristiques d'impédance thermique transitoire fournies dans la documentation du fabricant. Ils montrent une très bonne concordance, ce qui prouve la validité de la méthode proposée. Dans le chapitre suivant, nous allons nous intéresser plus particulièrement à la modélisation électrothermique du transistor MOSFET de puissance.

2.7. Références du chapitre 2

- [1] W. Habra, « Développement de modèles thermiques compacts en vue de la modélisation électrothermique des composants de puissance >>, thèse doctorante, Université Paul Sabatier-Toulouse III: 2007.
- [2] M. Janicki ,Andrzej Napieralski, "Application of Green's functions for analysis of transient thermal states in electronic circuits," *Microelectronics Journal*, vol. 33, 2002.
- [3] M. N. Sabry, "Static and dynamic thermal modeling of ICs," *Microelectronics Journal*, vol. 30, 1999.
- [4] M. Pesare , Anna Gina Perri, "An analytical method for the thermal layout optimisation of multi-layer structure solid-state devices," *Solid-State Electronics*, vol. 45, 2001.
- [5] A. Ammous, «modélisation électrothermique de l'I.G.B.T (Transistor Bipolaire à Grille Isolée) : Application à la simulation du court-circuit », Thèse de doctorat, INSA de Lyon, pp. 237, France, Octobre 1998.
- [6] S. Yee, "Numerical solution of initial boundary value problems involving maxwell's equations in isotropic media" *IEEE Transaction* vol 14, P. 302-307, 1966.
- [7] S. Raël, « Méthodologie de conception des modules de puissance: étude électrothermique de l'association parallèle ». Thèse de doctorat de l'INPG, Grenoble, Mai, 1996.
- [8] P. Tounsi., " Méthodologie de la conception thermique des circuits électroniques hybrides et problèmes" Thèse (1992) INSA Toulouse.
- [9] R. L. Courant, "Variational Methods for the Solution of Problems of Equilibrium and Vibration". *Bulletin of the American Mathematical Society*, 49 :1, 23, 1943.
- [10] Turner, R.W. Clough, H.C. Martin et al. "Stiffness and Deection Analysis of Complex Structures". *Journal of the Aeronautical Sciences*, 23 :805, 882, 1956.
- [11] J.C. Sabonnadiere, J.L. Coulomb, "Eléments finis et CAO". Edition Hermès, Paris, 1986.
- [12] J. B. Sauveplane, P. Tounsi, E. Scheid, et al., "3D electro-thermal investigations for reliability of ultra-low ON state resistance power MOSFET". *Microelectronics Reliability*, Volume 48, Issues 8-9, Pages 1464-1467, August-September 2008.
- [13] C. C. Stefan Wunsche, Peter Schwarz, Member, IEEE, and Frank Winkler, "Electro-thermal Circuit Simulation Using Simulator Coupling," *IEEE Transactions on very large scale integration (VLSI) systems*, vol. 5, SEPTEMBER 1997.
- [14] J. T. Hsu, K. Ngo, «Behavioural modeling of the IGBT using the Hammerstein Configuration». *IEEE transactions on Power Electronics*, Vol. 11, No. 6, pp: 746-154, 1996.
- [15] B. Fradin, "The Software for Conductive Fluxes and Temperature Fields Predictions". REBECA-3D. In 26th ICES, 1996.
- [16] B. Fradin, "The Thermal Conductive Solver for Microelectronics". REBECA-3D.

Microelectronics Journal, vol. 29, 1998.

[17] V. Székely, "Identification of RC Networks by Deconvolution: Chances and Limits," IEEE transactions on circuits and systems—i: fundamental theory and applications, vol. 45, March 1998.

[18] C. S. Yun, "Thèse: Static and Dynamic Thermal Behavior of IGBT Power Modules," 2000.

[19] F. S. Anis Ammous ,Kaiçar Ammous , Hervé Morel ,Bruno Allard , Jean-Pierre Chante, "Developing an equivalent thermal model for discrete semiconductor packages," International Journal of Thermal Sciences, vol. 42, 2002.

[20] S.MEZANI « Modélisation électromagnétique et thermique des moteurs à induction, en tenant compte des harmoniques d'espace », Thèse de doctorat, l'Institut National Polytechnique de Lauraine, juillet 2004.

[21] P. DUPUY, "THESE: Modèles thermiques et méthodologie d'analyse thermique pour circuits intégrés de puissance de type "Smart Power", " LAAS- No d'ordre : 449, 1998.

[22] V. d'Alessandro and N. Pinaldi, "A Critical Peview of Thermal Models for Electro- Thermal Simulation", Solid-State Electronics, Vol. 46, Issue 4, pp. 487-496, April 2002.

[23] K. D. Cole and P. E. Crittenden, "Steady Heat Conduction in Cartesian Coordinates and a Library of Green's Functions", Proceedings of the 35th National Heat Transfer Conference, Anaheim, CA, June 2001.

[24] D. Guan, M. März, J. Liang, "Analytical solution of thermal spreading resistance in power electronics", IEEE Transactions on Components, Packaging, and Manufacturing Technology, vol.2, N°2, February 2012.

[25] M. J. M. Krane, "Constriction resistance in rectangular bodies", Journal of Electronic Packaging, 113(4), 392-396, 1991.

[26] U. Drogenik, J. W. Kolar, "A thermal model of a forced-cooled heat sink for transient temperature calculation employing a circuit simulator", IEEE Transactions on Industry Applications 126(7), January 2006.

[27] M. M. Yovanovich, Y. S. Muzychka, J. R. Culham, "Thermal spreading resistance of eccentric heat sources on rectangular flux channels", Journal of Electronic packaging 125.2 :178-185, 2003.

[28] Z. Luo, H. Ahn and M. A. E. Nokali, "A Thermal Model for Insulated Gate Bipolar Transistor Module," IEEE Transactions on Power Electronics, vol. 19, no. 4, pp. 902-907, 2004.

[29] Z. Zhou, M. S. Khanniche, P. Igic, S. M. Towers and P. A. Mawby, "Power Loss Calculation and Thermal Modelling for a Three Phase Inverter Drive System" Journal Electrical Systems, vol.1, no.4, pp.33-46, 2005.

[30] K. Bennion and K. Kelly, "Rapid Modeling of Power Electronics Thermal Management Technologies," in Proceedings of the IEEE Vehicle Power and Propulsion Conference, 2009.

- [31] V. Blasko, R. Lu kaszewski and R. Sladky, "On line thermal model and thermal management strategy of a three phase voltage source inverter," in Proceedings of the IEEE Industry Application Society Annual Meeting, 1999.
- [32] M. Marz and P. Nance, "Thermal modelling of power electronic systems," available at https://www.iisb.fraunhofer.de/content/dam/iisb2014/en/Documents/ResearchAreas/Energy_Electronics/publications_patents_downloads/Publications/Therm_Modelling, 2000.
- [33] V.Szekely "Identification of RC Networks by Deconvolution: Chances and Limits" IEEE, Transactions on Circuits and Systems--I: Fundamental Theory and Applications, Vol.45, N°3, Mars 1998.
- [34] M. Musallam, C. Buttay, M. Whitehead and C. M. Johnson, "Real-Time Compact Electronic Thermal Modelling for Health Monitoring," in Proceedings of the IEEE European Conference on Power Electronics and Applications, 2007.
- [35] M.R Foster, "Academic and theoretical aspects of circuit theory", Proceedings of the IRE, vol 50, no.5, pp. 866-871, May. 1962.
- [36] W. Cauer, "Die Verwirklichung von Wechselstromwiderständen vorgeschriebener Frequenzabhängigkeit", Electr. Eng. (Archiv für Elektrotechnik), vol. 17, no. 4, pp. 355-358, 1926.
- [37] T. Kojima, Y. Yamada, Y. Nishibe, K. Torii, "Novel RC Compact Thermal Model of HV Inverter Module for Electro-Thermal Coupling Simulation," 2007 Power Conversion Conference–Nagoya, pp. 1025-1029, 2007.
- [38] H. Li, Y. Hu, S. Liu, Y. Li, X. Liao, Z. Liu, "An Improved Thermal Network Model of the IGBT Module for Wind Power Converters Considering the Effects of Base-Plate Solder Fatigue," IEEE Transactions on Device and Materials Reliability, vol. 16, no. 4, pp. 570-575, 2016.
- [39] S. Toufik, D. Zohir, D. Bendib "A New Electro-Thermal Modeling of Low Voltage Power MOSFET with Junction Temperature Dependent Foster (RC) Thermal Network", Journal of nano- and electronic physics, vol. 10, No. 4, August 2018.
- [40] S. Toufik, D. Zohir, D. Bendib "PSpice Implementation and Simulation of a New Electro-Thermal Modeling for Estimating the Junction Temperature of Low Voltage Power MOSFET", Journal of nano- and electronic physics, vol. 10, No. 6, December 2018.
- [41] K. Murthy and R. Bedford, "Transformation between Foster and Cauer equivalent networks," in IEEE Transactions on Circuits and Systems, vol. 25, no. 4, pp. 238-239, April 1978.
- [42] Quang Chuc NGUYEN, « Développement d'outils électrothermiques pour la localisation de défauts et pour l'optimisation de la performance de modules de puissance SiC », thèse doctorante, Institut Catholique d'Arts et Métiers de Toulouse (ICAM Toulouse) 2022.
- [43] R. Abousleiman, O. Rawashdeh, "Electric vehicle modelling and energy-efficient routing using particle swarm optimisation", IET Intelligent Transport Systems 10 (2), (2016), pp 65–72, 2016.
- [44] Binary particle "swarm optimisation-based optimal substation coverage algorithm for phasor measurement unit installations in practical systems", IET Generation, Transmission Distribution 10 (2), pp 555–562, 2016.

- [45] Hybrid quantum, "particle swarm optimisation to calculate wideband green's functions for microstrip structures", IET Microwaves, Antennas Propagation 10 (3), pp264–270, 2016.
- [46] J. Kennedy, and R.C. Eberhart, "Particle Swarm Optimization", Proc. IEEE International Conference on Neural Networks, Perth, Australia, pp. 1942-1948, 1995.
- [47] J. Kennedy, R.C. Eberhart, and Y. Shi, "Swarm Intelligence", Morgan Kaufmann, Academic Press, San Fransisco, 2001.
- [48] A. El Dor, "Perfectionnement des algorithmes d'optimisation par essaim particulaire : applications en segmentation d'images et en électronique, " Thèse de Doctorat de l'École Doctorale Mathématiques et STIC, Université Paris-Est, 2012.
- [49] Y. Cooren, "Perfectionnement d'un algorithme adaptatif d'Optimisation par Essaim Particulaire : application en génie médical et en électronique, " Thèse de Doctorat De l'Université Paris 12 Val de Marne, 2008.

Chapitre 3

Modélisation et simulations électrothermique du transistor MOSFET de puissance

Chapitre3

Modélisation et simulations électrothermique du transistor MOSFET de puissance

Sommaire

3.1. Introduction.....	80
3.2. Modélisation électrothermique des composants de puissance.....	80
3.3. Principe de la simulation électrothermique.....	80
3.4. Méthodes de simulation électrothermique.....	81
3.4.1. Méthodes directes.....	81
3.4.2. Méthodes de relaxation.....	82
3.5. Etat de l'art des simulations électrothermiques.....	83
3.5.1. Modèles électrothermiques utilisant la méthode directe.....	83
3.5.2. Modèles électrothermiques utilisant la méthode de relaxation.....	85
3.6. Couplage électrothermique dans les composants de puissance.....	86
3.7. Méthodes de mesure de la température des composants de puissance.....	87
3.8. Modélisation et simulation électrothermique du modèle MOSFET.....	88
3.9. Les différents régimes de fonctionnement extrêmes.....	91
3.9.1. Simulation en mode d'avalanche.....	92
3.9.1.1. Objectifs.....	92
3.9.1.2. Circuit de test.....	92
3.9.1.3. Résultats de simulation.....	93
3.9.2. Étude de l'influence de la résistance de grille Aven la défaillance du modèle MOSFET.....	94
3.9.3. Étude de l'influence de la résistance de grille sur la défaillance du modèle MOSFET.....	95
3.10. Conclusion.....	96
3.11. Références du chapitre 3.....	97

3.1. Introduction

Au cours des deux chapitres précédents, les travaux consacrés à la modélisation d'un transistor MOSFET de puissance ont principalement portés sur les aspects électriques et thermiques. Ce chapitre détaille la modélisation électrothermique d'un transistor MOSFET de puissance pour l'estimation de la température de jonction. La première partie de ce chapitre est consacrée à la description des différentes stratégies de modélisation électrothermique que l'on retrouve dans la littérature ainsi que les différents travaux qui ont traité la modélisation électrothermique des composants de puissance. Dans la deuxième partie de ce chapitre nous montrerons les étapes suivies pour le développement du modèle électrothermique, puis nous analyserons les résultats obtenus. Par la suite, nous allons étudier par simulation l'impact de la fréquence de commutation sur la température de jonction. Enfin, l'étude que nous allons présenter dans la dernière partie de ce chapitre vise à analyser par simulation le comportement du modèle électrothermique du MOSFET développé quand il est soumis à des régimes extrêmes de fonctionnement (régimes d'avalanche). Cette étude est réalisée dans l'optique de vérifier la robustesse de ce modèle et d'identifier son énergie critique avant et durant la défaillance.

3.2. Modélisation électrothermique des composants de puissance

La simulation de modèles mathématiques représentant des phénomènes ou des systèmes physiques apporte des explications complémentaires aux études expérimentales. Elle permet notamment d'évaluer des grandeurs physiques difficilement accessibles en conditions réelles. Il est techniquement difficile de mesurer les champs de température et de courant dans une puce de puissance, à cause notamment de leur distribution non homogène. Dans ce cas, la simulation de cette puce nous fournit les niveaux de contraintes thermiques et électriques. Afin d'avoir des résultats de simulation suffisamment précis et réalistes, la conception d'un modèle électrothermique d'une puce de puissance doit prendre en compte les interactions de cette puce avec son environnement. Une étude doit être faite au niveau des différents constituants du composant (boîtier et semi-conducteur) ainsi que de son dissipateur thermique. On peut trouver plusieurs modèles électrothermiques dans la littérature, mais à ce jour, aucun modèle n'a réussi à s'imposer comme modèle de référence.

3.3. Principe de la simulation électrothermique

La simulation électrothermique requiert la résolution d'un problème thermique et d'un problème électrique couplé. Dans les semi-conducteurs, le modèle thermique assure l'estimation

de l'évolution et de la répartition de la température dans le dispositif en fonction des sources internes de chaleurs et des échanges avec l'extérieur. Le modèle électrique détermine la distribution du courant en se basant sur les caractéristiques électriques relevées à la température donnée par le modèle thermique. Dans la littérature, de nombreuses études qui visent à mettre en œuvre un couplage entre le comportement électrique de composants de puissance et l'impact thermique de toute la structure ont été développées. Les différentes étapes du couplage électrothermique de composants électroniques on trouve dans [1]. Ces étapes consistent, à créer un modèle électrique du composant électronique de puissance (MOSFET, IGBT, Diode, ...). Ensuite, définir tous les paramètres du modèle électrique qui sont affectés par la température (concentrations des porteurs, durées de vie des porteurs, mobilités, ...). Puis, développement du modèle thermique de la structure que constitue le composant, son boîtier et son refroidissement. Enfin, établir une communication entre le modèle électrique et le modèle thermique. La réalisation de cette communication entre le modèle électrique et thermique nécessite l'exploration de différentes méthodes classées en deux principales catégories, Les méthodes directes et les Méthodes de relaxation [2].

3.4. Méthodes de simulation électrothermique

Dans la littérature, Il existe plusieurs méthodes pour conduire une simulation électrothermiques à la fois réalistes et de mise en œuvre aisée. Celles-ci peuvent être classées en deux principales catégories : la méthode directe (les phénomènes thermique et électrique sont traités par le même simulateur) et la méthode de relaxation (les phénomènes thermique et électrique sont traités séparément par deux outils de simulation différents).

3.4.1. Méthodes directes

Les méthodes directes ont pour avantages de réduire le temps de calcul et de n'utiliser qu'un seul simulateur pour simuler simultanément le comportement électrique et thermique du composant [2]. Le principe consiste à représenter le modèle thermique par un modèle électrique équivalent (Figure 3.1). Ainsi, le modèle électrothermique est implémenté sous forme de réseaux RC [3][4], puis est simulé soit par un logiciel de simulation dédié, soit au moyen d'un langage de programmation tel que le C++, ou encore par un langage de modélisation tel que le VHDL-AMS [5]. On retrouve sur la Figure 3.2 une illustration de cette approche (la méthode directe) [6].

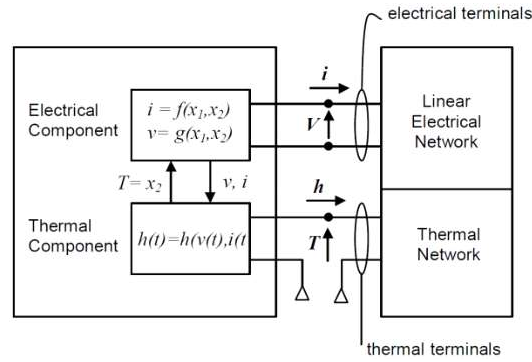


Figure 3.1 : Principe de la simulation électrothermique directe

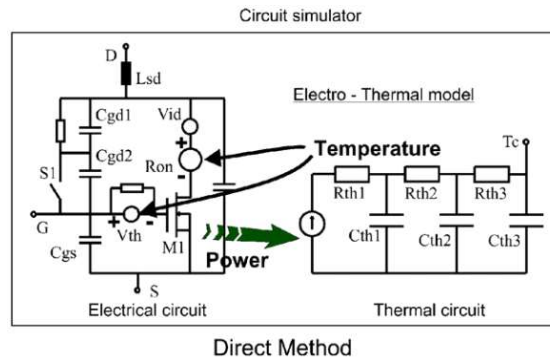


Figure 3.2 : Modélisation électrothermique utilisant la méthode directe

3.4.2. Méthodes de relaxation

La méthode de relaxation repose sur le couplage entre un simulateur électrique et un simulateur thermique [4], [7-9]. Ainsi, chaque problème est traité séparément par un simulateur qui lui est dédié. Les simulateurs communiquent entre eux à travers une interface appelée API (Application Programming Interface). L'API a pour rôle d'échanger certaines variables calculées par chacun des simulateurs (telles que la température et la puissance dissipées), ainsi que de gérer la différence entre les constantes de temps thermique et électrique. L'API permet ainsi de synchroniser les deux simulations afin qu'après chaque boucle de calcul, les résultats du simulateur électrique soient envoyés au simulateur thermique et vice versa. Ce processus est itératif jusqu'à ce que le critère de convergence fixé soit satisfait. Cette méthode permet une meilleure représentation du comportement thermique mais présente l'inconvénient de requérir un temps de calculs supérieur à la méthode directe. On retrouve sur la Figure 3.3 une illustration de cette approche (la méthode de relaxation) [6].

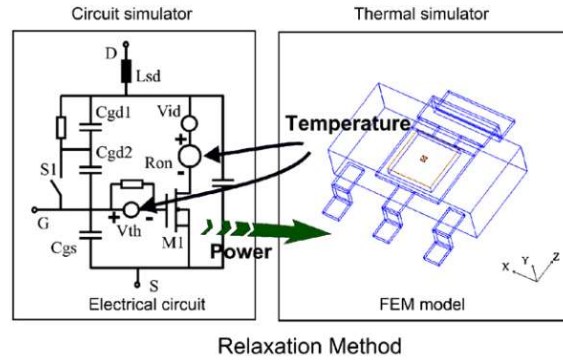


Figure 3.3 : Modélisation électrothermique utilisant la méthode relaxation

3.5. Etat de l'art des simulations électrothermiques

Dans cette partie, nous allons présenter quelques exemples des modèles relatifs à la modélisation électrothermique de composants de puissance utilisant la méthode directe et la méthode de relaxation.

3.5.1. Modèles électrothermiques utilisant la méthode directe

Nous détaillerons dans ce paragraphe, les modèles électrothermiques présentés dans la littérature utilisant la méthode directe. A titre d'exemple, dans [10] la méthode directe a été améliorée pour modéliser un module IGBT multi-puces en rajoutant les couches constituant le substrat DBC et le refroidisseur. Nous pouvons déduire de cette étude que les résultats de simulation présentent une bonne adéquation avec les résultats expérimentaux. Cependant, il convient de noter que dans cette étude, une seule puce IGBT est source de pertes.

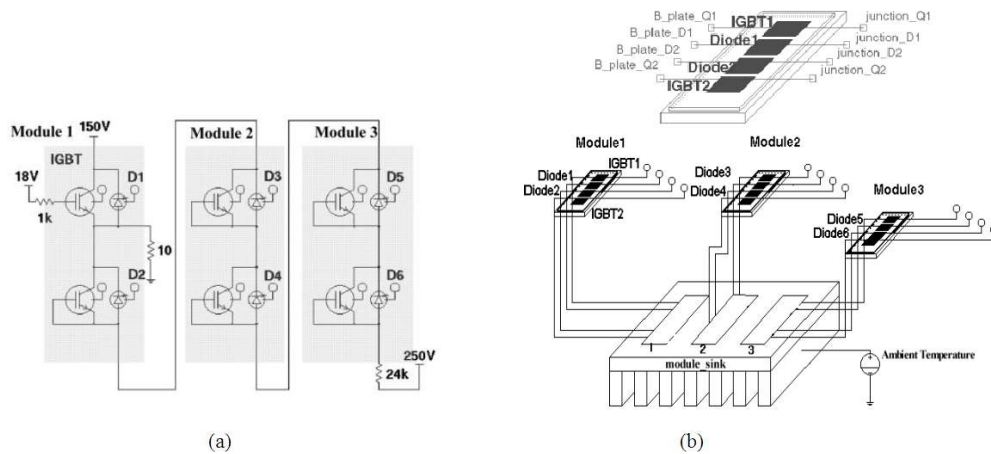


Figure 3.4 : Modèle électrique (a) et thermique (b) d'un module IGBT sous SABER

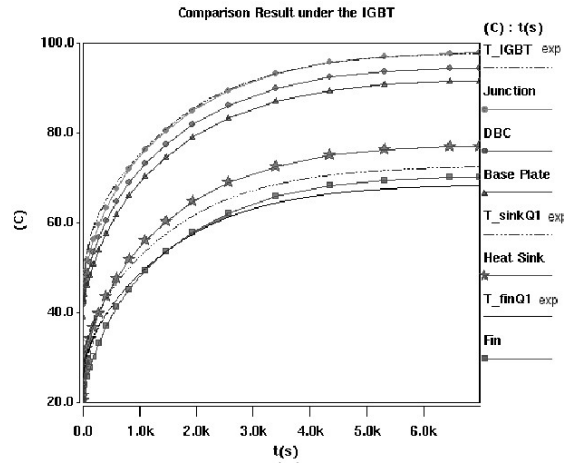


Figure 3.5 : Résultats de simulation électrothermique par méthode directe : Température simulée en différents points sous la puce IGBT

Un second exemple de la méthode directe peut être cité [11]. Celui-ci consiste à développer un modèle électrothermique d'un MOSFET. Le modèle est implémenté sous le logiciel SABER en associant à chaque borne électrique une borne thermique. Comme illustré sur la Figure 3.6 où sont représentés les modèles thermique et électrique de transistor MOSFET. De cette façon, le modèle électrique envoie les paramètres électriques (les puissances dissipées) vers le modèle thermique qui, à son tour, envoie les températures obtenues vers le modèle électrique.

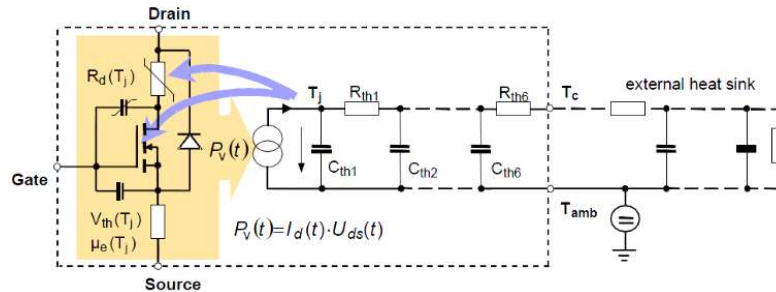


Figure 3.6 : Exemple de modélisation électrothermique d'un transistor MOSFET et de son refroidisseur

Nous trouvons un exemple de la méthode directe en utilisant le logiciel SIMPLORER pour réaliser la simulation électrothermique. Dans [12], on trouve une simulation de deux puces IGBT montées en parallèle. Le couplage entre les deux IGBT et la diffusion latérale de la température ont été pris en compte en modélisant chaque domaine physique par un réseau RC. De plus, l'approche proposée est basée sur le réseau thermique RC de type Foster sur un même refroidisseur comme cela est illustré sur la Figure 3.7b. Dans [13], la méthode directe a été utilisée pour simuler le comportement électrothermique d'un convertisseur pour un véhicule hybride.

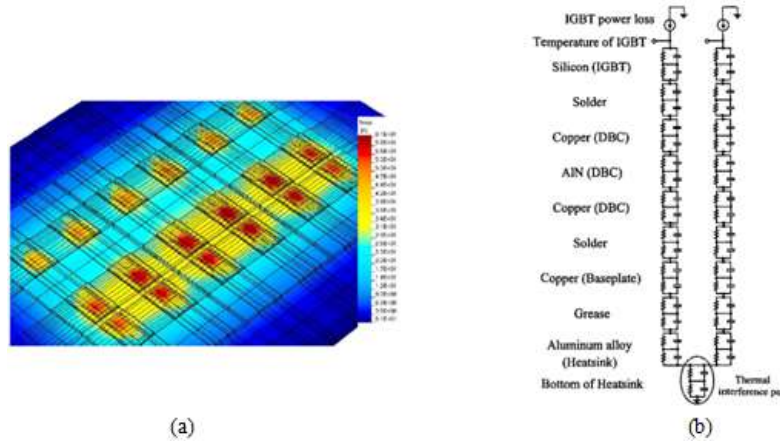


Figure 3.7 : Simulation par méthode directe en utilisant le logiciel SIMPLORER : (a) distribution de la température sur le module IGBT multi-puces et (b) modèle thermique équivalent de deux puces IGBT

3.5.2. Modèles électrothermiques utilisant la méthode de relaxation

Dans l'exemple étudié dans [14], nous trouvons un modèle électrothermique réalisé à l'aide d'un couplage entre un modèle thermique implanté numériquement dans le logiciel ANSYS basé sur la méthode des éléments finis et un modèle électrique implanté numériquement à l'aide d'un outil de résolution numérique, à savoir, le simulateur de circuit SABER. Cette approche met en évidence quelques améliorations au niveau de la convergence et de la rapidité de la simulation électrothermique. Ces améliorations ont été accomplies en utilisant un pas de temps de calcul variable. Ce pas est automatiquement lié aux changements de l'écart de la température calculée entre deux simulations thermiques successives. La Figure 3.8 représente les deux modèles et le transfert des données entre les deux simulateurs utilisés [14]. Le modèle thermique envoie les températures (T_{Q1}, T_{Q2}) vers le modèle électrique et le modèle électrique à son tour envoie les paramètres électriques (les puissances dissipées P_{V1}, P_{V2}) vers le modèle thermique.

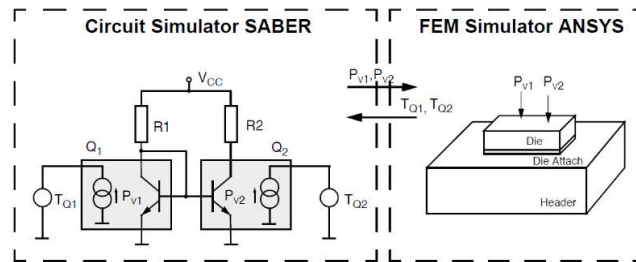


Figure 3.8 : Modèle électrothermique utilisant la méthode de relaxation

Comme il est souligné dans [15], nous trouvons un exemple d'application de cette méthode. Une co-simulation électrothermique d'un convertisseur DC/DC , basée sur la communication

judicieuse entre deux simulateurs : un simulateur électrique basé sur le langage VHDL-AMS et un simulateur thermique (FLOTHERM).

3.6. Couplage électrothermique dans les composants de puissance

Afin de pouvoir coupler entre le comportement électrique et l'impact thermique des composants électroniques de puissance, en particulier le transistor MOSFET, il faut ajouter des nœuds thermiques externes aux modèles électriques. Les paramètres dépendants de la température concernant les semi-conducteurs sont assez nombreux. Parmi eux, on dénombre la tension de seuil, la mobilité, la tension de claquage etc. La température générée à l'intérieur du semi-conducteur est due en partie à la dissipation de la chaleur par effet joule. Elle est calculée comme le produit de la tension et du courant ($V \cdot I$). Cette dissipation de la chaleur est prise en compte et détermine ainsi la température du composant [16],[17]. Ce nœud thermique nous renseigne sur la température du composant et représente une connexion entre le réseau du circuit thermique et le transistor MOSFET comme indiqué à la Figure 3.9 [18].

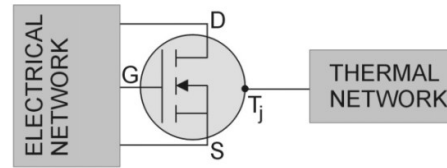


Figure 3.9 : Modèles compacts électrothermique du transistor MOSFET

La Figure 3.10 présente l'interaction entre le réseau thermique et électrique à travers les nœuds électriques et thermiques [19]. La puissance électrique du modèle électrique est injectée dans le réseau thermique et la température effective calculée par le réseau thermique est transférée au modèle électrique comme indiqué dans cette figure.

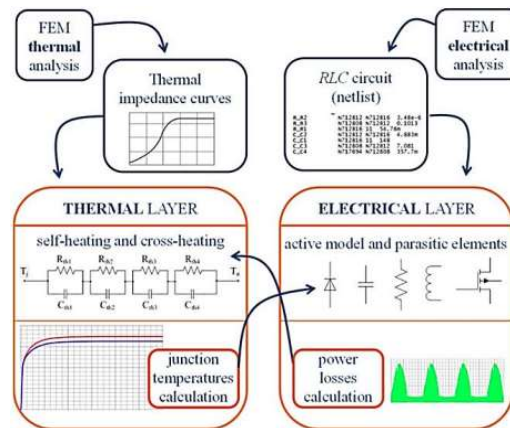


Figure 3.10 : Schéma du modèle électrothermique des semi-conducteurs de puissance

3.7. Méthodes de mesure de la température des composants de puissance

Il existe de nombreux indicateurs optiques de température dans la littérature. On peut citer parmi ceux-là luminescence, l'index de réfraction et la déflexion de faisceaux laser et l'effet Raman. En électronique de puissance, les méthodes les plus souvent utilisées sont celles basées sur la variation du rayonnement électromagnétique dans l'infrarouge (IR) de la puce en fonction de la température. Ces méthodes requièrent des instruments tels que les capteurs IR, les microscopes IR ainsi les caméras thermiques [16][17]. Ces méthodes nécessitent généralement l'élimination d'une partie du boîtier et du gel de protection pour avoir un accès à la surface du composant. La caméra thermique présente l'intérêt de fournir manière relativement simple des cartes de température de la surface des composants. On peut ainsi observer le gradient de température dû à la structure même du module, ou encore aux défauts présents dans l'assemblage tels que les bulles d'air (dénommées voids), dans les brasures par exemple (Figure 3.11) [22]. Une autre méthode consiste à placer un matériau thermosensible directement en contact avec le module de puissance. Les thermocouples et les thermistances sont généralement les plus utilisés bien que d'autres solutions comme l'usage des cristaux liquides ou encore du phosphore thermographique existent dans la littérature.

Les méthodes présentées ci-dessus présentent l'inconvénient de recourir à la modification de l'intégrité physique du module, voire même à son ouverture. L'utilisation de méthodes électriques permet d'éviter cela. Dans ce cas, une estimation de la température globale du composant est effectuée à partir de la variation de ses propriétés électriques, appelées alors paramètres électriques thermosensibles. Le principal défaut de cette méthode est qu'elle ne permet pas d'obtenir une carte de température des composants à l'intérieur du module, notamment lorsque celui-ci se compose de plusieurs puces en parallèle. Malgré tout, cette méthode est aujourd'hui largement utilisée par les fabricants de modules de puissance, de même que par tous les spécialistes du domaine pour caractériser les modules de puissance.

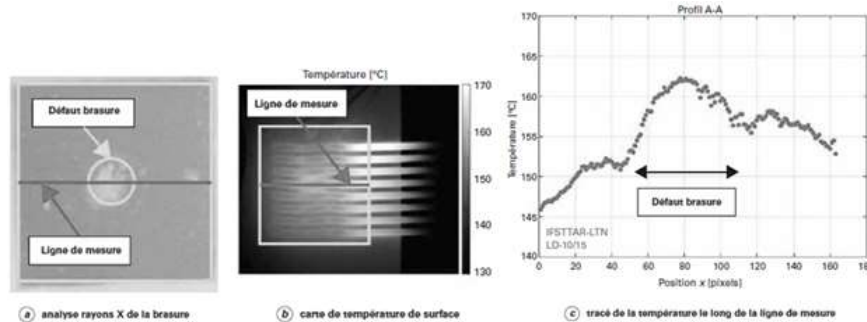


Figure 3.11 : Mesure infrarouge de la température en surface d'une puce IGBT corrélée à la présence d'un défaut dans la brasure localisé entre la puce et le substrat

3.8. Modélisation et simulation électrothermique du modèle MOSFET

Dans cette partie, nous allons présenter la démarche conduisant à l'établissement d'un modèle électrothermique pour déterminer la température de jonction T_j du transistor MOSFET de puissance. Nous avons précédemment développé un modèle électrique (Chapitre 1) qui décrit le comportement électrique du composant en fonction de sa température ainsi qu'un modèle thermique (Chapitre 2) qui décrit l'impédance thermique du transistor MOSFET en fonction du temps. Ainsi, le modèle électrothermique sera constitué par le couplage et l'interdépendance de ces deux modèles. Le modèle électrique permet de déduire la puissance dissipée dans le transistor MOSFET. Cette dernière est utilisée comme donnée d'entrée au modèle thermique. Le modèle thermique calculera alors la nouvelle température du MOSFET qui agira sur le modèle électrique par le biais de la conductance.

Une simulation électrothermique a été réalisée afin d'étudier l'évolution de la température de jonction T_j en fonction du temps à température ambiante. Le schéma électrique du circuit hacheur série sur charge inductive ainsi que son modèle thermique sont montrés sur la Figure 3.12. Ce schéma électrothermique basé sur les paramètres électriques et thermiques a été simulé avec le logiciel Pspice. L'évolution de la température de jonction T_j du modèle MOSFET au cours de sa caractérisation à 30V/13A et 10kHz est représentée sur la Figure 3.13.

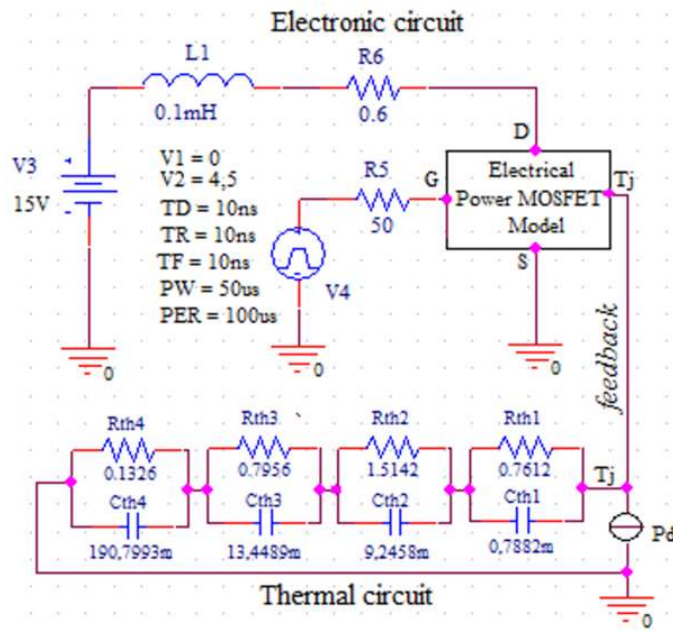


Figure 3.12 : Schéma du circuit hacheur série avec prise en compte du couplage électrothermique

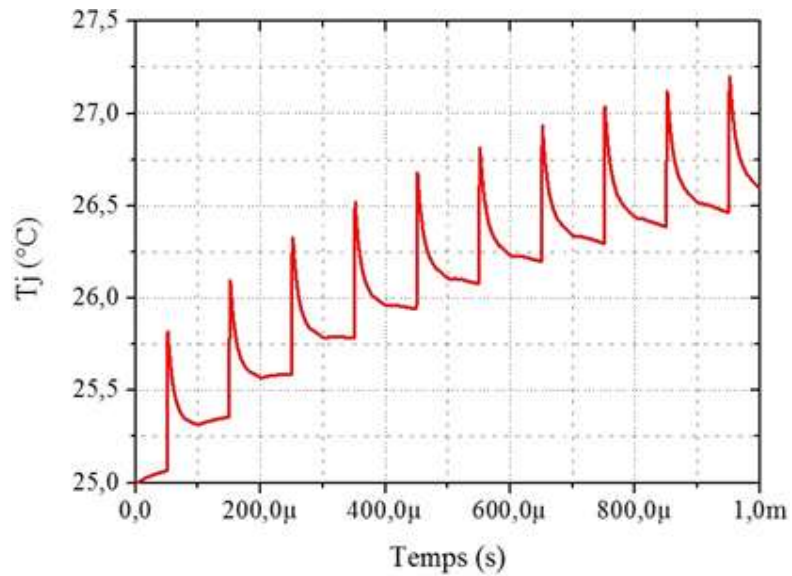


Figure 3.13 : Évolution de la température de jonction T_j en fonction du temps pour le modèle du MOSFET

Nous pouvons déduire la température de jonction en fonction de la puissance dissipée et de la période de l'impulsion appliquée grâce au modèle électrothermique développée. Nous pouvons voir, dans la Figure 4.14, l'évolution de la puissance dissipée dans le modèle du MOSFET.

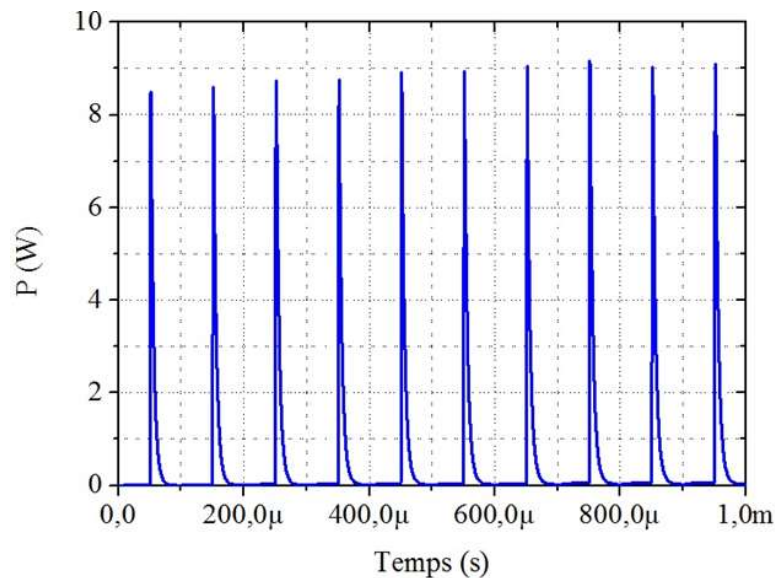


Figure 3.14 : Evolution de la puissance dissipée dans le modèle du MOSFET

En établissant un modèle électrothermique de transistor MOSFET de puissance, nous allons nous intéresser à la fréquence de commutation F_c pour discuter de son effet sur la température de jonction T_j . L'évolution de la température T_j du modèle du MOSFET en fonction de la fréquence de commutation F_c à température ambiante est représentée sur la Figure 3.15. Nous pouvons clairement remarquer l'effet de la fréquence F_c sur la forme d'ondes de la température de jonction

du modèle MOSFET. La fréquence de commutation F_c se répercute sur le modèle électrothermique et fait apparaître des variations de températures de jonction. Celle-ci augmente par exemple de $1,5^\circ\text{C}$ lorsque la fréquence F_c passe de 10kHz à 20kHz .

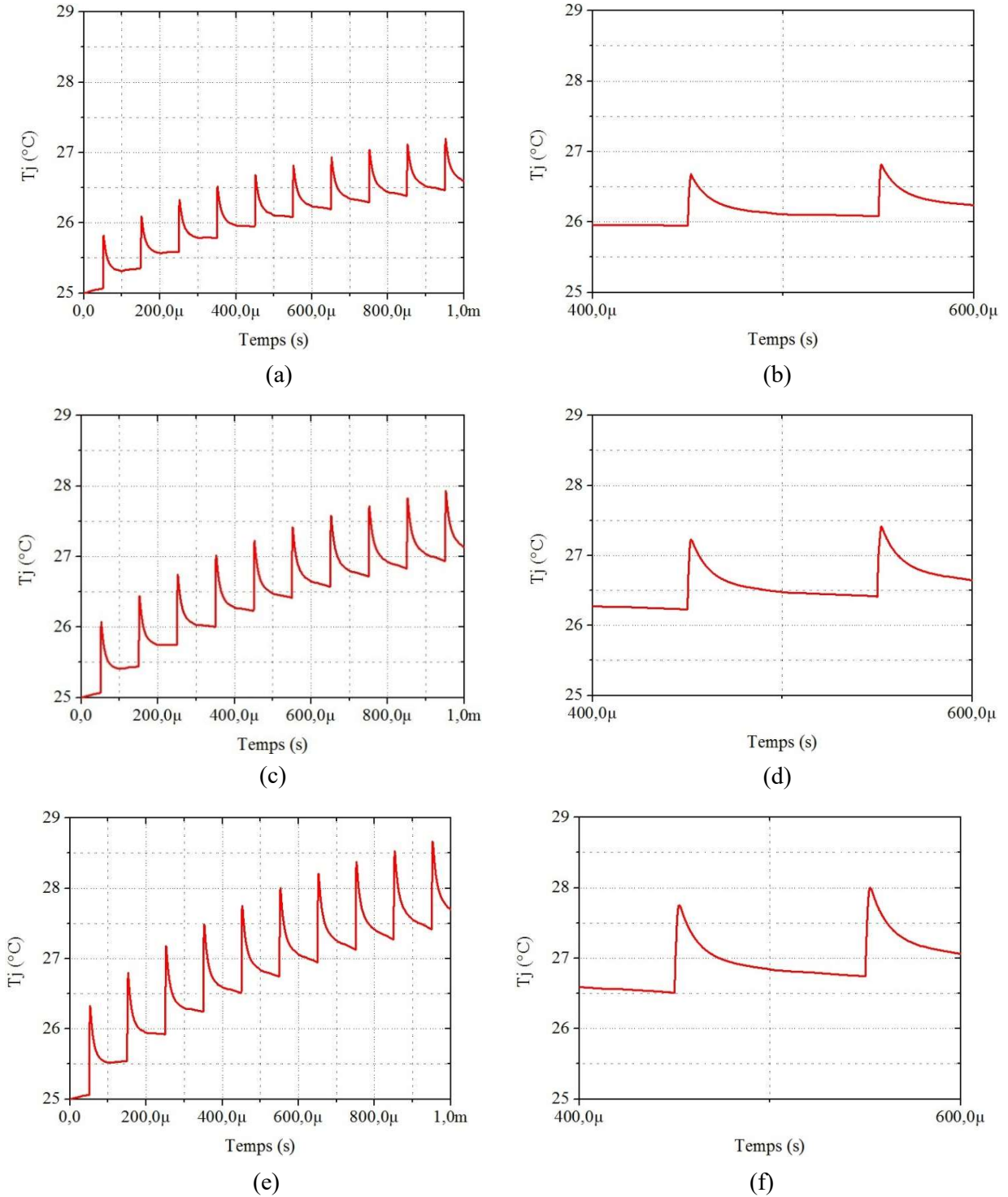


Figure 3.15 : Température de jonction du modèle du MOSFET (a) fréquence de 10kHz , (b) zoom sur l'intervalle 0.4ms - 0.6ms ; (c) fréquence de 15kHz , (d) zoom sur l'intervalle 0.4ms - 0.6ms ; (e) fréquence de 20kHz , (f) zoom sur l'intervalle 0.4ms - 0.6ms

Dans la partie suivante, nous détaillerons le comportement électrothermique de modèle MOSFET en régime d'avalanche.

3.9. Les différents régimes de fonctionnement extrêmes

Les composants semi-conducteurs de puissance doivent être robustes pour tenir au moins quelques cycles de régimes extrêmes pendant lesquels ils sont soumis aux fortes contraintes liées à la présence simultanée des forts niveaux de tension et de courant. Sous ces circonstances, il requiert de connaître son aire de sécurité ou SOA (Safe Operating Area), définie comme l'aire dans laquelle la trajectoire du point de fonctionnement dynamique peut se déplacer sans défaillance du composant. Les aires de sécurité couramment employées sont les suivantes :

- L'aire de sécurité d'avalanche ASOA (Avalanche Safe-Operating-Area) dépend du comportement du transistor MOSFET lors de commutations sous charge inductive sans diode de roue libre. Ce cas peut se produire lorsque la diode de roue libre a été détruite et se comporte comme un circuit ouvert. On peut alors définir une aire de sécurité très spécifique et qui est fortement liée à la RBSOA.
- L'aire de sécurité de court-circuit SCSOA (Short Circuit Safe-Operating-Area) dépend du comportement du transistor MOSFET sous des conditions de fonctionnement en court-circuit. le courant I_{DS} augmente mais est limité par la valeur de la transconductance et la tension de grille V_{GS} , ainsi que par le circuit extérieur. Certains constructeurs diminuent parfois le V_{DSsat} ou la transconductance afin de minimiser ce risque.
- L'aire de sécurité en mode linéaire FBSOA (Forward Biased Safe Operating Area) est une caractéristique liée à la fermeture du composant et est définie par le courant maximal que peut supporter le composant sans que celui-ci ne rentre dans un mode de défaillance menant à la destruction du composant, alors qu'il y a saturation du courant.

3.9.1. Simulation en mode d'avalanche

3.9.1.1. Objectifs

L'étude de la commutation sur charge inductive sans la diode de roue libre d'un transistor MOSFET permet l'étude de la robustesse de MOSFET sous des conditions extrêmes de chargement électrique. A l'ouverture du MOSFET, et en l'absence de la diode de roue libre, le courant ne pouvant pas circuler et décroître à travers la diode manquante. Dans ces conditions, le courant est obligé de traverser le MOSFET le mettant ainsi en régime d'avalanche. L'objectif de ce test est de déterminer la possibilité d'un transistor MOSFET à supporter et à dissiper l'énergie en fonctionnement d'avalanche.

3.9.1.2. Circuit de test et résultats

La Figure 3.16 présente le circuit de test utilisé pour la simulation de la commutation de transistor MOSFET sous charge inductive sans la diode de roue libre (test UIS (Unclamped Inductive Switch)) et les chronogrammes pour l'étude de la commutation [23], [24]. Nous nous focaliserons plus particulièrement sur la phase d'ouverture du MOSFET. Après cette phase d'ouverture le transistor MOSFET se retrouve soumis simultanément à un fort courant et une forte tension, l'entraînant dans le mode d'avalanche.

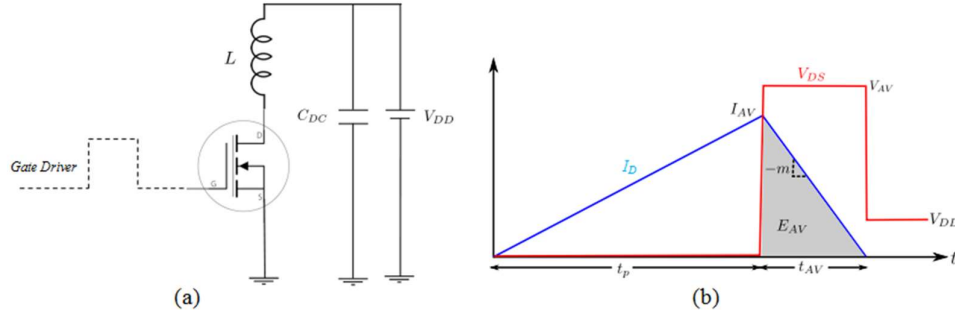


Figure 3.16 : (a) Circuit de test UIS (b) formes d'ondes associées

Lorsque le transistor MOSFET est à la mise en conduction, l'inductance L se charge et le courant de drain I_d imposé par cette inductance augmente jusqu'à une valeur de test déterminée I_{AV} . Le courant de drain est exprimé par :

$$\frac{dI_D}{dt} = \frac{V_{DD}}{L} \quad (4.1)$$

Lorsque le courant de charge a atteint la valeur I_{AV} , le potentiel de grille diminue de façon à bloquer le transistor MOSFET. L'inductance L se décharge alors dans le transistor en forçant la diode structurelle du composant à entrer en avalanche jusqu'à ce que la bobine se soit entièrement déchargée. La diminution du courant d'avalanche I_{AV} dans le transistor se fait selon la formule suivante :

$$\frac{dI_D}{dt} = \frac{V_{AV} - V_{DD}}{L} \quad (4.2)$$

L'énergie dissipée par le transistor MOSFET pendant la durée de l'avalanche est donnée par la relation suivante :

$$E_{AV} = \frac{1}{2} L I_{AV}^2 \frac{V_{AV}}{V_{AV} - V_{DD}} \quad (4.3)$$

Avec V_{AV} la tension d'avalanche, V_{DD} tension d'alimentation et I_{AV} la valeur maximale du courant d'avalanche.

3.9.1.3. Résultats de simulation

La figure 3.17 présente les formes d'ondes du courant de drain I_{DS} , la tension drain source, V_{DS} et la tension grille source V_{GS} pendant la phase d'avalanche du modèle MOSFET lors d'un essai non destructif. A la fin de la phase de conduction du modèle MOSFET, le courant qui s'établit dans le circuit est de l'ordre de 9A. Au début de la phase de blocage du modèle MOSFET, la tension drain source V_{DS} croît brusquement pour atteindre la tension d'avalanche V_{AV} qui est de l'ordre de 43V. La phase d'avalanche persiste durant environ 15.6 μ s. Pendant cette durée, le courant de drain I_{DS} qui a atteint sa valeur maximale au début de cette phase, décroît linéairement vers zéro avec une vitesse contrôlée par la tension d'avalanche V_{AV} comme illustré par l'équation (4.2).

L'énergie dissipée pour la durée d'avalanche $t_{AV} = 15.6\mu$ s est estimée à 3, 73mJ. Cette dernière est considérée comme étant l'énergie critique supportée par le modèle MOSFET avant la défaillance.

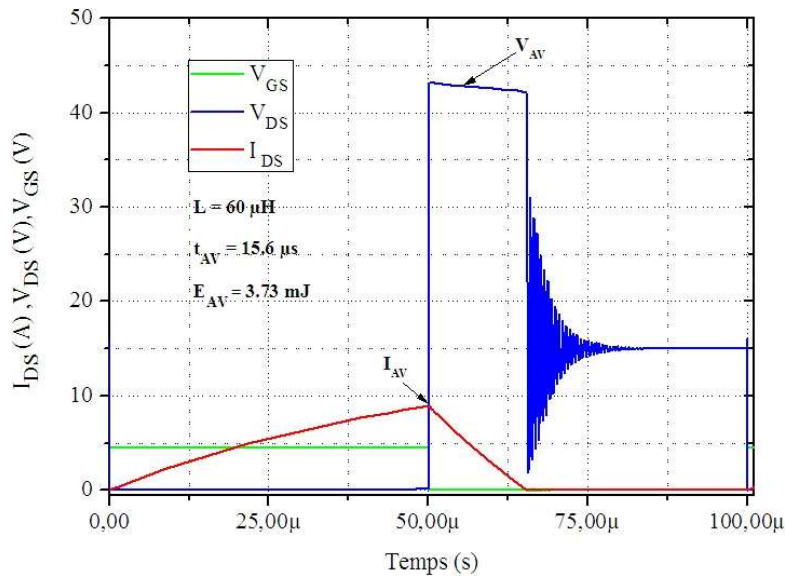


Figure 3.17: Formes d'ondes lors du fonctionnement normal du modèle MOSFET en mode de commutation sous charge inductive sans diode de roue libre.

La Figure 3.18 présente les formes d'ondes du courant de drain I_D , la tension drain-source, V_{DS} et la tension grille source, V_{GS} lors de la défaillance. Le défaut a lieu pour une durée $t_{AV} = 20.75\mu$ s, ce qui correspond à une énergie dissipée égale à $E=10.36$ mJ. Au début de la phase d'avalanche, le courant de drain I_D croît jusqu'à ($I_{Lmax} = 15$ A) pendant que la tension d'avalanche est maintenue à 43V. Après la défaillance, le courant de drain ré-augmente significativement et la tension drain-source V_{DS} s'écroule brusquement à zéro.

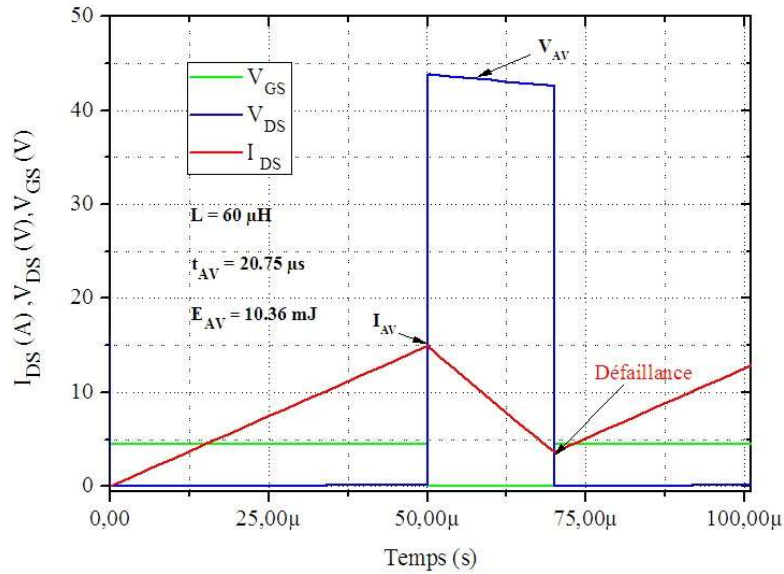


Figure 3.18 : Formes d'ondes lors d'une défaillance du modèle MOSFET en mode de commutation sous charge inductive sans diode de roue libre.

3.9.2 Étude de l'influence de la résistance de grille avant la défaillance du modèle MOSFET

L'effet de la résistance de grille R_G sur la commutation sous charge inductive sans diode de roue libre avant la défaillance du modèle MOSFET est présenté sur la Figure 3.19, pour différentes valeurs de résistance R_G (6Ω , 50Ω et 100Ω). On peut voir sur cette figure que l'augmentation de la résistance R_G a relativement peu d'effet.

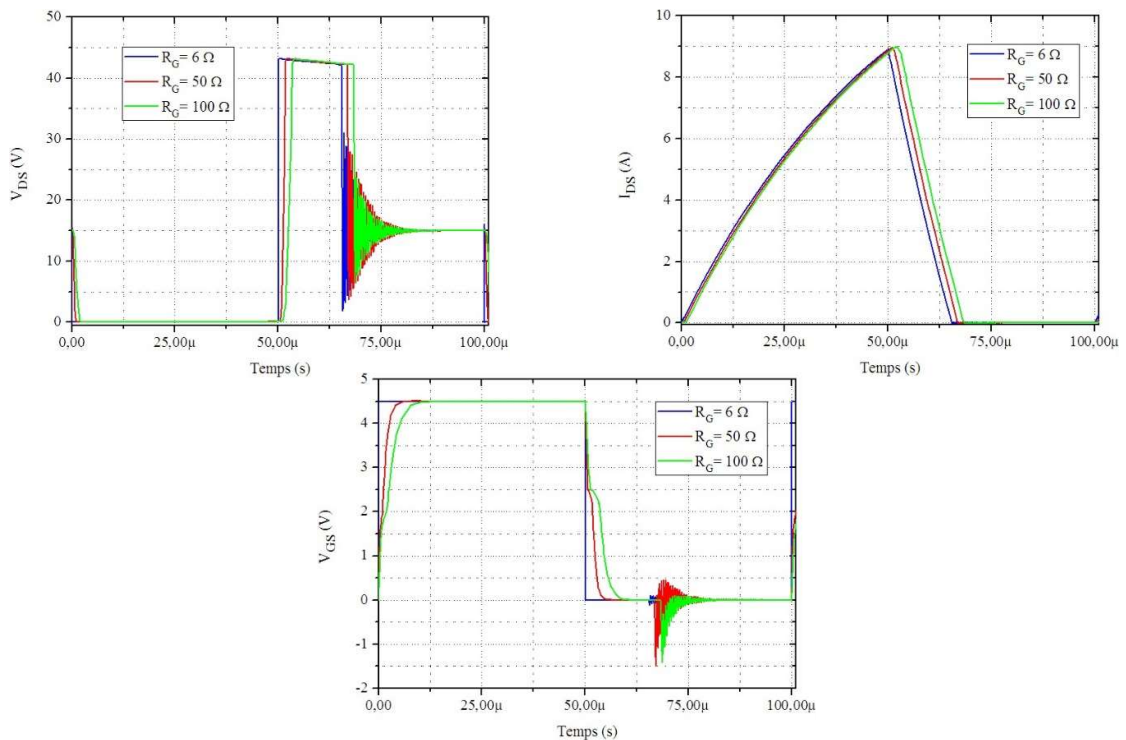


Figure 3.19 : Effet de la résistance de grille sur la forme d'ondes V_{DS} , I_{DS} et V_{GS} lors du fonctionnement normal du modèle MOSFET

3.9.3 Étude de l'influence de la résistance de grille sur la défaillance du modèle MOSFET

Afin de voir l'effet de la résistance de grille R_G sur la défaillance du composant, on se propose d'étudier la variation des formes d'ondes du modèle MOSFET en fonction de la résistance de grille qui varie pour les valeurs R_G (6Ω , 50Ω et 100Ω) à une température de 25°C présentée par la Figure 3.20. On constate que l'augmentation de la résistance de grille R_G accélère la défaillance du modèle MOSFET dans ce mode de fonctionnement. Cela peut s'expliquer par le fait que l'augmentation de la résistance de grille R_G affecte considérablement la pente d'ouverture de l'impulsion de grille, prolongeant par là même la mise en conduction du modèle MOSFET. En outre, elle affecte aussi la pente dv/dt (la vitesse de commutation de tension). Ce temps supplémentaire de mise en conduction du modèle MOSFET induit une surcroissance de courant d'avalanche. Et donc, on peut dire que l'augmentation de la résistance de grille augmente l'énergie mise en jeu durant la phase d'ouverture. Cela entraîne à l'accélération de défaillance du modèle MOSFET dans ce mode de fonctionnement.

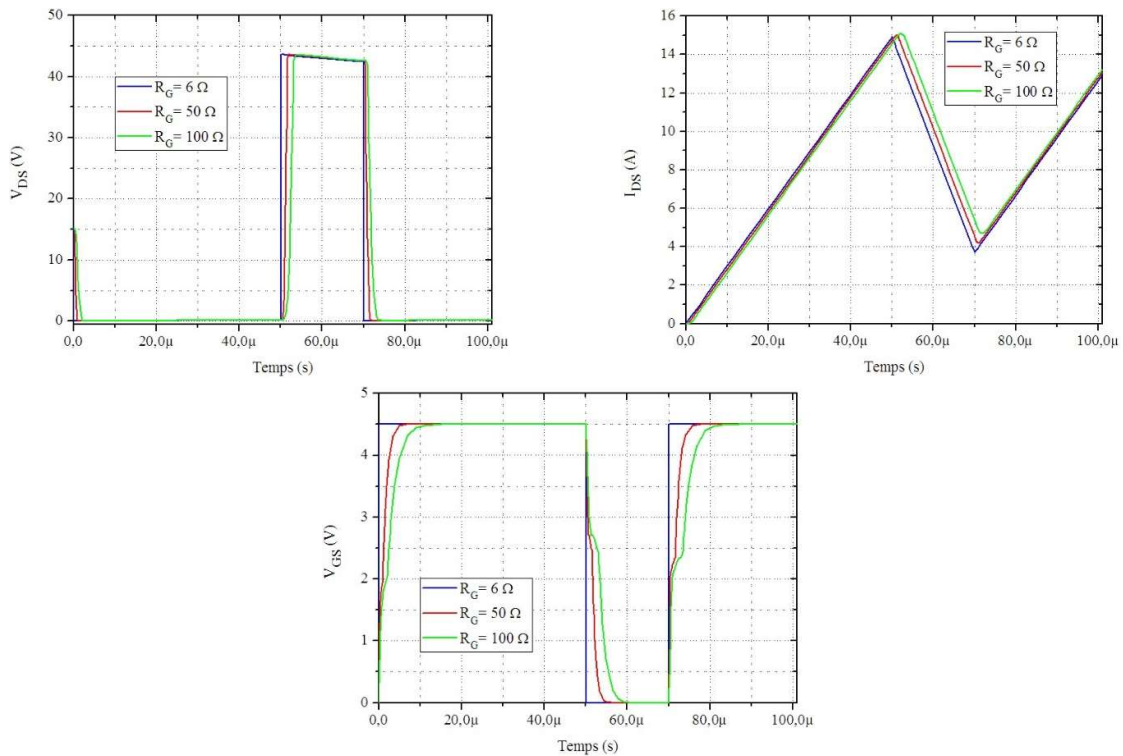


Figure 3.20 : Effet de la résistance de grille sur la forme d'ondes V_{DS} , I_{DS} et V_{GS} lors d'une défaillance du modèle MOSFET

3.10. Conclusion

Dans ce chapitre nous avons présenté la modélisation et la simulation d'un modèle électrothermique d'un transistor MOSFET de puissance. Ce modèle a été conçu à partir d'un couplage entre un modèle électrique modélisé par VDMOS et un modèle thermique modélisé par un réseau Foster. La simulation de ce modèle nous a permis d'estimer les températures de jonction du transistor MOSFET de puissance. L'influence de la fréquence de commutation sur l'évolution de la température de jonction du modèle MOSFET a été abordée. Les résultats ont montré que la fréquence de commutation a une influence significative sur la température de la jonction. Le modèle électrothermique a été testé sous des conditions extrêmes de fonctionnement (régimes d'avalanche). Les résultats de simulation obtenus nous ont permis d'avoir un aperçu sur la robustesse du modèle MOSFET et sur leur mode de défaillance. En régime d'avalanche, le modèle MOSFET présente une robustesse satisfaisante durant les tests. Il est arrivé à supporter un tel régime contraignant durant environ $15.6\mu\text{s}$ sans défaillance. L'influence de la résistance de grille R_G sur l'ouverture du MOSFET sous charge inductive sans diode de roue libre a été abordée. Les résultats ont montré que l'influence de la résistance R_G reste moyennement significative sur la défaillance du modèle MOSFET de puissance dans de tels modes de fonctionnement.

Le modèle électrothermique du transistor MOSFET de puissance étant élaboré, le Chapitre suivant va présenter la mise en application de ce modèle en régime de commutation.

3.11. Références du chapitre 3

- [1] J. S. P. Turkes, "Electro-thermal simulation of power electronic systems", *Microelectronics Journal*, vol. 29, pp. 785-790, 1998.
- [2] C. E. C. Hector, M. Gutierrez, B. Michael, "An Integrated Environment for the Simulation of Electrical, Thermal and Electromagnetic Interactions in High- Performance Integrated Circuits". In *IEEE 6th Topical Meeting on Electrical Performance of Electronic Packaging*, P. 217-220, 1999.
- [3] T. Leinter, "Electro-thermal simulation using a circuit simulator and modified Spice3 semiconductor model library". In *5th inter. conf. MIXEDS'98*, pp. 189-193, 1998.
- [4] C. E. C. Hector, M. Gutierrez, B. Michael, "An Integrated Environment for the Simulation of Electrical, Thermal and Electromagnetic Interactions in High-Performance Integrated Circuits". In *IEEE 6th Topical Meeting on Electrical Performance of Electronic Packaging*, pp. 217-220, 1999.
- [5] J. K. S. O. Alali, J.J. Charlot, "Self hetaing effects in Mos circuits: Spice simulation using VHDL-AMS modeling " in *5th inter. Conf. MIXDES'98*, pp. 199-203, 1998.
- [6] M. Vellvehi, X. Jordà, P. Godignon, C. Ferrer, et J. Millàn, "Conpled electro-thermal simulation of a DC DC converter ", *Microelectronic Reliability*, vol. 47, n° 12, pp.2114-2121, déc. 2007.
- [7] B. G. W. Van Petegem, W. Sansen, B. Graindourze, "Electro-thermal simulation and design of integrated circuits". *Solid-State Circuits, IEEE Journal of*, vol. 29, pp. 143 -146 Feb. 1994.
- [8] W. HABRA, «Développement de Modèles Thermiques Compacts en Vue de la Modélisation Electrothermique des Composants de Puissance». Thèse de doctorate, LAAS- Toulouse III, 2007.
- [9] S. Wunsche, *Simulator Coupling for Electro-Thermal Simulation of Integrated Circuits*, Intel Technology Journal Q3, 2000.
- [10] J. J. Rodriguez, Z. Parrilla, M. Velez-Reyes, A. Hefner, D. Berning, .J. Reichl et J. Lai, « Thermal component models for electro thermal analysis of multichip power modules», in *Industry Applications Conference, 37th IAS Annual Meeting*, vol 1, pp. 234-241, 2002.
- [11] A. R. Hefner et D. L. Blackburn, "Simulating the dynamic electro-thermal behavior of Power electronic circuit and Systems". *IEEE Transactions on Power Electronics*, vol. 8, n° 4, p. 376-385, oct. 1993.
- [12] T. Kojima, Y. Yamada, M. Ciappa, M. Chiavarini, et W. Fichtner, « A novel electro-thermal simulation approach of power IGBT modules for automotive traction applications», in *The 16th International symposium on power Semiconductor Devices and ICs, 2004. Proceedings. ISPSD '04*, pp. 289- 292, 2004.
- [13] T. Kojima, Y. Nishibe, Y. Yamada, T. Ueta, K. Torii, S. Sasaki, et K. Hamada, «Novel RC Compact Thermal Model of HV Inverter Module for Electro-Thermal Coupling Simulation», *IEEE Transactions on Power Electronics*, pp. 1025–1029, 2007

- [14] S. Wünsche, "Simulator Coupling for Electro-Thermal Simulation of Integrated Circuits". IEEE Transactions on very large scale integration (VLSI) systems, Vol. 5, No. 3, SPETMEMBER 1997.
- [15] M. Vellvehi et al., "Coupled electro-thermal simulation of a DC/DC converter", Microelectronics Reliability 47, pp2114–2121, 2007.
- [16] P. M Igit, P. A Mawby, M. S Towers, "Physics-Based Dynamic Electro-Thermal Models of Power Bipolar Devices (Pi σ Diode and IGBT)". Power Semiconductor Devices and ICs, ISPSD '01. Proceedings of the 13th International Symposium, pp. 381-384, 2001.
- [17] B. Fatemizadeh, D. Silber, "A Versatile Electrical Model For IGBT Including Thermal Effects". IEEE. PESC 24th, 85-92 1993.
- [18] P. M. Igit, P. A. Mawby, M. S. Towers et al., "Thermal Model of Power Semiconductor Devices for Electro-Thermal Circuit Simulations". IEEE Microelectronics, 23rd International Conference on, vol.1, 171-174, 2002.
- [19] A. Raciti, D. Cristaldi, G. Greco, G. Vinci, and G. Bazzano, "Electro-thermal PSpice Modeling and Simulation of Power Modules." [J] IEEE Transactions on Industrial Electronics, 62(10): pp 6260-6271, 2015.
- [20] Kölzer (j.), Oesterschulze (e.) et Deboy (g.), "Thermal imaging and measurement techniques for electronic materials and devices, " Microelectron. Eng., vol. 31, no 1-4, p. 251-270, févr. 1996.
- [21] Christofferson (j.), Maize (k.), Ezzahri (y.), Shabani (j.), Wang (x.) et Shakouri (a.). – Microscale and Nanoscale Thermal Characterization Techniques, 2007 International Conference on Thermal Issues in Emerging Technologies: Theory and Application, Cairo, pp. 3-9, 2007.
- [22] Dupont, Laurent and Avenas, Yvan and Vidal, Paul-Etienne Evaluation de la température des composants actifs de puissance. In: Techniques de l'ingénieur, 2017.
- [23] A. Kumar, S. Parashar, J. Baliga and S. Bhattacharya, "Single shot avalanche energy characterization of 10kV, 10A 4H-SiC MOSFETs," in IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 2737-2742, March 2018.
- [24] S. Sundaresan, V. Mulpuri, S. Jeliaskov, R. Singh "Avalanche and Short-Circuit Robustness of 4600 V SiC DMOSFETs" in IEEE International Reliability Physics Symposium (IRPS), pp. 1-7, 31 March-4 April 2019.

Chapitre 4

Etude et simulation d'un modèle MOSFET de puissance dans une cellule de commutation sur charge inductive

Chapitre4

Etude et simulation d'un modèle MOSFET de puissance dans une cellule de commutation sur charge inductive

Sommaire

4.1. Introduction.....	101
4.2. Les interrupteurs des puissances.....	101
4.3. Commutation en électronique de puissance.....	103
4.4. Circuit de commande pour le MOSFET de puissance.....	104
4.4.1. Commande de grille du MOSFET.....	104
4.4.1.1. Commande en tension.....	104
4.4.1.2. Commande en courant.....	105
4.5. Utilisation du modèle électrothermique dans un hacheur sur charge inductive.....	107
4.5.1. Le schéma d'un hacheur sur charge inductive.....	107
4.6. Analyse des différentes phases à la fermeture d'un MOSFET de puissance.....	107
4.7. Analyse des différentes phases à l'ouverture d'un MOSFET de puissance.....	109
4.8. Etude de l'influence des différents paramètres du MOSFET sur la forme d'onde.....	111
4.8.1. Influence de la résistance de grille sur les phases de la commutation.....	112
4.8.2. Influence des différentes inductances parasites.....	113
4.8.2.1. Influence des variations de l'inductance L_G	113
4.8.2.2. Influence des variations de l'inductance L_D	115
4.8.2.3. Influence des variations de l'inductance L_S	116
4.8.3. Influence de la température sur les phases de la commutation.....	117
4.9. Calcul de (dv/dt) , (di/dt) et de l'énergie dissipée par commutation.....	119
4.9.1. Effet de la résistance de grille R_G	120
4.9.2. Effet de la température T_a	122
4.9.3. Effet de l'inductance parasite L_s	123
4.10. Conclusion.....	125
4.11. Références du chapitre 4.....	126

4.1. Introduction

L'objectif de ce chapitre est de présenter une étude comportementale d'un transistor MOSFET de puissance en régime de commutation. Pour cela, nous avons choisi le modèle électrothermique développé dans le Chapitre 3 comme support à l'étude. Dans la première partie de ce chapitre, nous intégrerons ce modèle dans un circuit hacheur sur charge inductive. Ce circuit nous permet de comprendre les formes d'ondes pendant l'ouverture et la fermeture du transistor MOSFET. Dans la deuxième partie de ce chapitre, nous étudierons l'influence des différentes inductances parasites, résistance de grille R_G et la température ambiante sur le comportement dynamique du transistor MOSFET pendant les phases de commutation, afin de déterminer ses limites de validité. Ensuite, nous détaillerons la méthodologie de calcul des différentes grandeurs dynamiques telles que l'énergie totale dissipée, la vitesse de commutation en tension (dv/dt) et en courant (di/dt). Finalement, l'analyse des résultats des différentes simulations va permettre de conclure quant aux performances et aux limites d'usage du transistor MOSFET étudié.

4.2. Les interrupteurs des puissances

Les interrupteurs sont des composants actifs qui permettent de réaliser des commutations au sein d'un circuit électrique de façon spontanée pour une diode, ou contrôlée pour un transistor. L'interrupteur se caractérise par des changements d'état répétés. Il possède un état bloqué pendant lequel le courant le traversant est très faible et la tension est celle de l'application, ainsi qu'un état passant pendant lequel la tension aux bornes de l'interrupteur devient très faible et laisse le courant transiter (Figure 4.1 [1]). Dans le cas d'un composant idéal, $I_K = 0$ lorsque l'interrupteur est ouvert et à l'opposé $V_K = 0$ lorsque l'interrupteur est fermé.

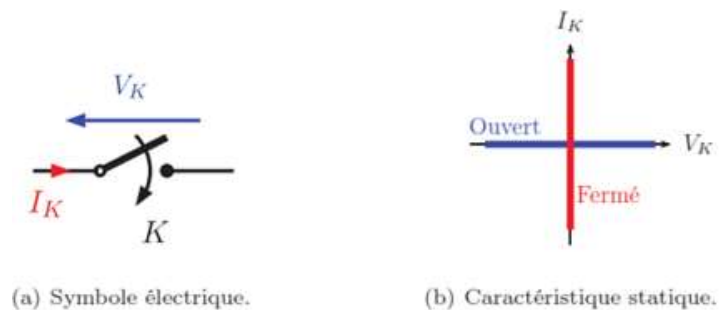


Figure 4.1: Représentation symbolique du principe de fonctionnement d'un interrupteur

La complexité structurelle des semi-conducteurs impose d'affiner cette représentation à des demi-segments qui sont inclus dans les axes. Cette représentation va faciliter la classification des interrupteurs qui sera en fonction du nombre de demi-segments utilisés. Ils peuvent être représentés selon leurs caractéristiques de fermé / ouvert comme montré à la Figure 4.2 [2].

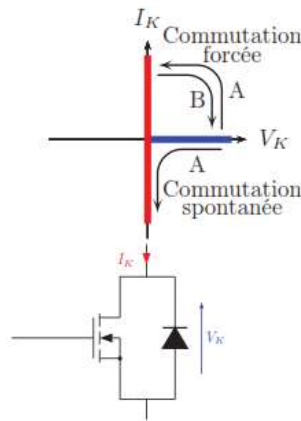


Figure 4.2: Caractéristiques statiques d'un interrupteur de semi-conducteurs

Dans le domaine de l'électronique de puissance, les fonctions interruptrices sont réalisées par des composants à semi-conducteur de puissance. Le principe de fonctionnement de ce type d'interrupteur est basé sur la propriété de conduction unidirectionnelle des jonctions PN, des contacts Schottky et des propriétés permettant le contrôle du passage du courant (effet transistor, effet de champ) [3]. Le comportement électrique des interrupteurs à semi-conducteur de puissance en régime statique est celui d'une résistance non linéaire de valeur très élevée à l'état bloqué et très faible à l'état passant.

Il existe de nombreux types d'interrupteurs de puissance avec des performances variées en termes de rapidité, pertes en conduction et de tenue en tension. Nous pouvons les rassembler en deux familles principales :

- les éléments non commandés tels que les diodes,
- les éléments commandés à la fermeture et à l'ouverture tels que les transistors bipolaires à grille isolée (IGBT), les transistors à effet de champ (MOSFET) et transistor bipolaire BJT (Bipolar Junction Transistor).

La Figure 4.3 [5] présentée la répartition par domaines de la fréquence de commutation et de la puissance des principaux types d'interrupteur de puissance se partageant le marché à l'heure actuelle. Ce sont en grande majorité des interrupteurs à base de silicium [4]. D'après la Figure 4.3, ce domaine est actuellement dominé par la diode PN rapide, la diode Schottky et le transistor à effet de champ à grille isolée (MOSFET).

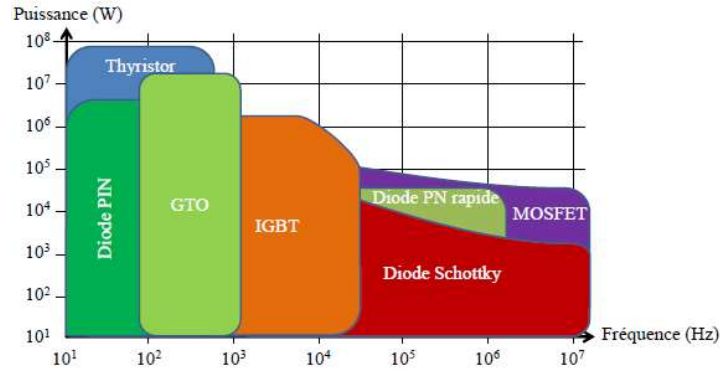


Figure 4.3: Principaux interrupteurs de puissance se partageant le marché en fonction de la puissance et de la fréquence de commutation du convertisseur

En conclusion, les propriétés de commutation de la cellule sont fortement tributaires de la nature des interrupteurs actifs utilisés, des caractéristiques de la charge ainsi que du type de commande. En outre, le comportement réel d'un interrupteur prend une forte importance au sens du bilan énergétique résultant de la somme des pertes en commutation et des pertes en conduction.

4.3. Commutation en électronique de puissance

Le principe de commutation dans le domaine de l'électronique de puissance consiste à maîtriser un flux d'énergie circulant dans le circuit et diriger celui-ci vers une charge ou vers élément de stockage, à l'aide de transistors. Généralement, Il existe deux types de commutation, la commutation appelé dure [6] et la commutation appelé douce [2],[7],[8]. Ces deux termes font référence aux conditions de commutation, dans la commutation douce la tension ou le courant aux bornes du composant sont nuls, permettant des pertes minimales. Elle permet également la suppression des surtensions induites par les éléments parasites ainsi que, dans certains cas, la réduction des problèmes de CEM [9]. Dans la commutation dure, la tension et le courant aux bornes du composant sont non-nul, engendrant plus de pertes.

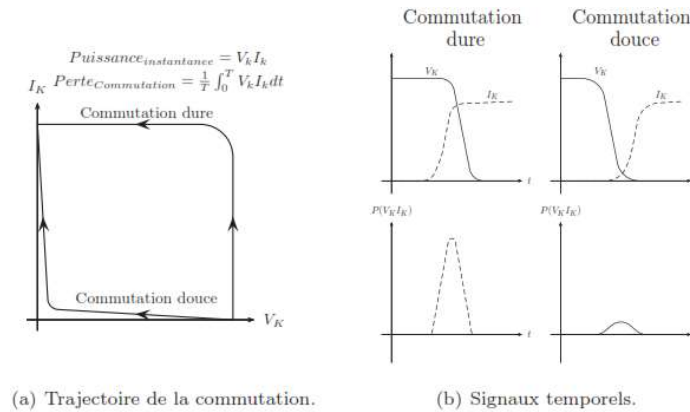


Figure 4.4: Comparaison générale entre commutation dure et commutation douce à la mise de conduction d'un semi-conducteur

Pour ce qui est du comportement dynamique des composants semi-conducteurs, l'origine de la commutation, à la mise en conduction ou blocage, peut se faire suivant deux mécanismes duaux :

- **La commutation spontanée**

Elle s'opère obligatoirement lorsque le courant et la tension passant bloquée sont de signes différents. Le courant ne peut exister tant que la tension aux bornes ne s'est pas annulée. Inversement, la tension aux bornes de l'interrupteur ne peut s'établir tant qu'un courant traverse le composant. Le changement d'état ne s'établit que par passage d'un axe à l'autre, soit par l'annulation d'une des deux grandeurs (courant ou tension).

- **La commutation commandée**

Elle peut s'opérer lorsque le courant et la tension passant sont de signes identiques. Il est alors possible de commuter entre l'état passant et l'état bloqué. Si le changement d'état est effectué alors que le courant et la tension sont non nuls et par action sur le signal de commande, la commutation est dite commandée. La figure 4.5 [10] représente les modes de conduction des interrupteurs par leurs caractéristiques statiques dans le plan (I/V).

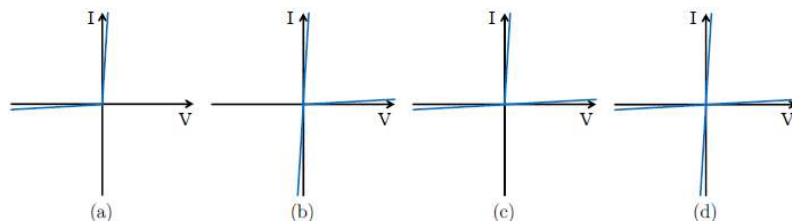


Figure 4.5: Caractéristiques statiques dans le plan (I/V) des composants semi-conducteurs de puissance

4.4. Circuit de commande pour le MOSFET de puissance

4.4.1. Commande de grille du MOSFET

Les transistors à effet de champ (MOSFET) sont commandés à l'ouverture et à la fermeture par la valeur haute ou basse de la tension entre grille et source V_{GS} . Pour contrôler la tension V_{GS} d'un transistor MOSFET de puissance, un circuit de commande de grille ou driver est utilisé. Il existe principalement deux types de commande, la commande en courant et la commande en tension [11].

4.4.1.1. Commande en tension

Cette stratégie est la plus populaire pour les circuits de commande pour les transistors à effet de champ tels que les MOSFETs, les JFETs et les HEMTs. La capacité d'entrée C_{iss} est chargée ou déchargée par une source de tension commutable V_{GS} à travers la résistance de grille R_G .

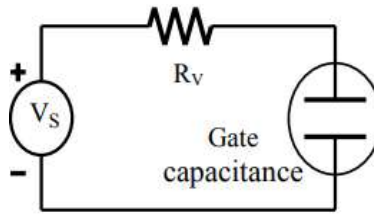


Figure 4.6: Circuit de commande de grille en tension

La puissance dissipée P_d dans le circuit de commande et dans la résistance de la grille R_G dépend de la fréquence de découpage f et peut être calculée à l'aide de la relation (4.1).

$$P = V_G^2 \cdot C_{ISS} \cdot f \quad (4.1)$$

La source de tension commutable peut être réalisée sous plusieurs formes présentées sur la Figure 4.6 [12]. La première sur la figure 4.7(a) [12] utilise un demi-pont avec une alimentation unipolaire afin de créer un signal de commande rapprochée unipolaire. La deuxième sur la Figure 4.7(b) [12] utilise un demi-pont avec une alimentation bipolaire afin de créer un signal de commande rapprochée bipolaire.

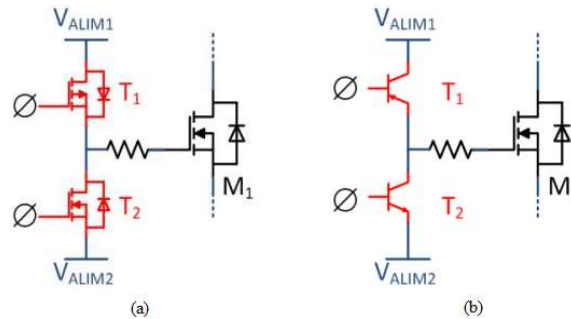


Figure 4.7: Topologies de commande en tension (a) commande unipolaire avec le push-pull, (b) commande bipolaire avec le push-pull

4.4.1.2. Commande en courant

La commande en courant consiste à faire commuter l'interrupteur de puissance avec une source de courant, la source doit pouvoir fournir un courant négatif et positif avec une tension sur la capacité de grille aussi bien négative et positive. La Figure 4.8 [11] présente le circuit de commande de grille en tension.

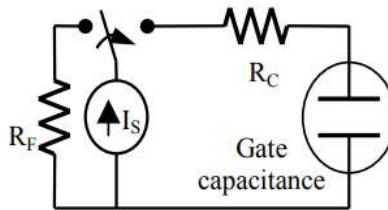


Figure 4.8: Circuit de commande de grille en courant

En pratique, la source de courant est généralement réalisée avec une petite inductance et celle-ci est pré-chargée avant la phase de commutation de l'interrupteur pour faire l'office d'une source de courant. Les commutations à la fermeture et à l'ouverture de l'interrupteur sont effectuées par la résonance du circuit LC, cela permet de réduire la consommation du driver et de récupérer une partie de l'énergie.

La Figure 4.9 [13] présente un exemple d'un circuit de commande en courant avec les formes d'ondes en fonctionnement. Le courant de l'inductance i_{LR} est chargé pendant l'intervalle t_0 - t_1 avant chaque commutation et puis récupéré après celle-ci.

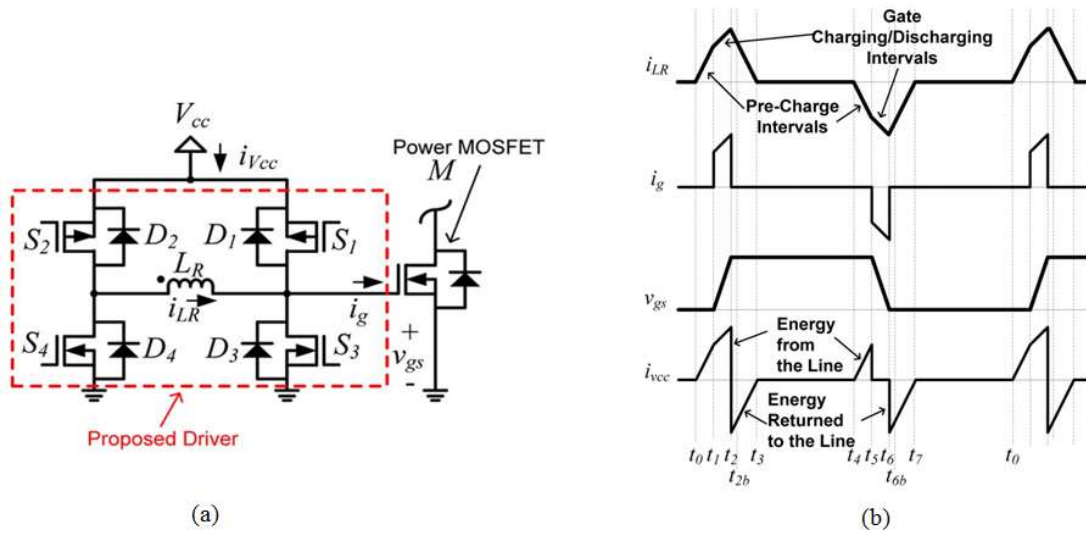


Figure 4.9: (a) Circuit de commande de grille en courant, (b) formes d'onde de fonctionnement

Un exemple a été proposé par [14]. Présentée Figure 4.10, il utilise un circuit de commande en courant avec une source de courant à base d'un amplificateur opérationnel. Ce driver permet d'injecter un courant de grille avec un profil déterminé, sous une tension négative ou positive.

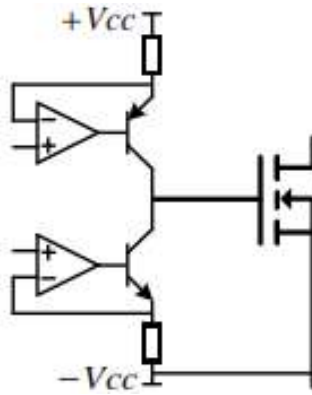


Figure 4.10: Commande en courant avec un asservissement en courant

4.5. Utilisation du modèle électrothermique dans un hacheur sur charge inductive.

Dans cette partie, nous allons utiliser le modèle électrothermique du MOSFET, développé dans le Chapitre 3, dans un circuit hacheur sur charge inductive. Cela va nous permettre d'analyser les différentes étapes durant à la mise en conduction et au blocage. Ces analyses se feront à partir du circuit de la figure 4.11.

4.5.1. Le schéma d'un hacheur sur charge inductive

Dans ce paragraphe, nous allons chercher à analyser en détail la commutation d'un MOSFET de puissance sur charge inductive. Pour cela, nous allons partager la commutation en quatre phases correspondant à des intervalles de temps donnés. Pour cela, nous allons utiliser le modèle électrothermique développés dans le chapitre 3 afin de bien comprendre les différentes phases à la fermeture et à l'ouverture du MOSFET de puissance (voir Figure 4.11).

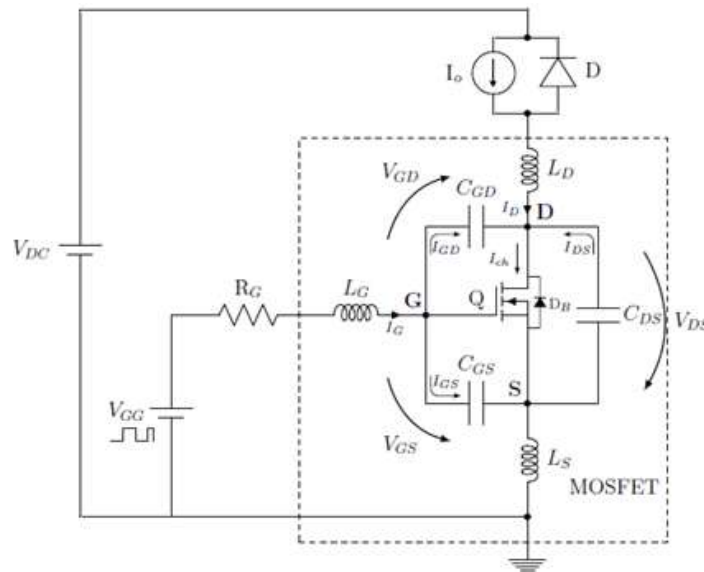


Figure 4.11: Circuit utilisé pour étudier la commutation

4.6. Analyse des différentes phases à la fermeture d'un MOSFET de puissance

Dans la simulation présentée au travers du schéma Figure 4.11, nous obtenons les formes d'ondes temporelles des tensions et des courants à la fermeture du modèle MOSFET de puissance de la Figure 4.12

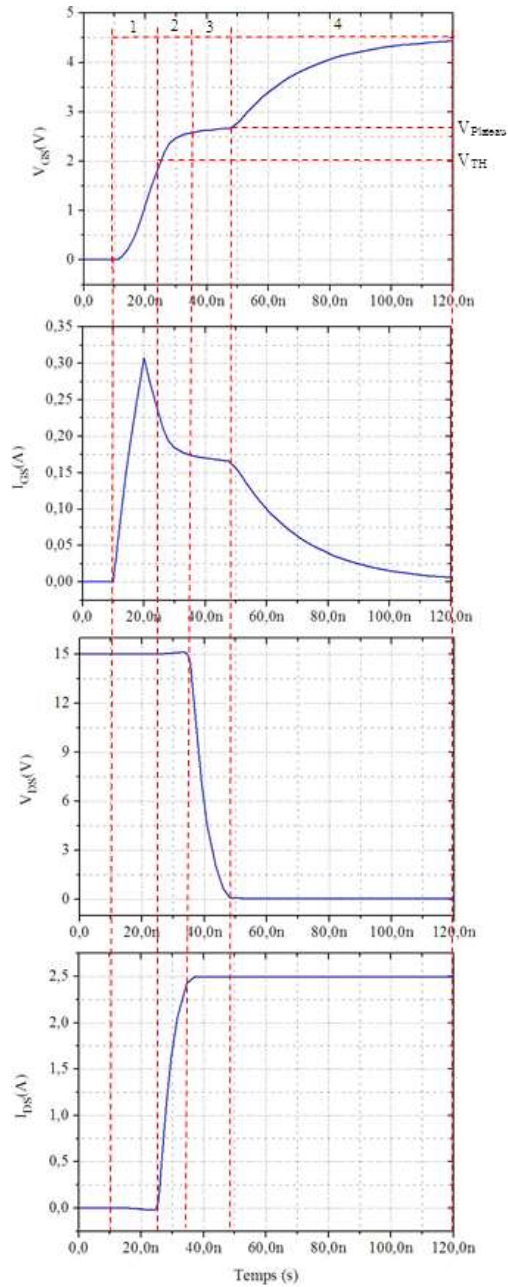


Figure 4.12: Résultats de simulation à la mise en conduction du modèle MOSFET de puissance avec un hacheur sur charge inductive.

- **Phase 1:**

Durant cette phase, le système de commande (circuits de grille) et de puissance (source de courant représentant l'ouverture du canal) sont indépendants. La tension grille source V_{GS} croît jusqu'à la tension de seuil V_{TH} . Cette évolution de tension grille source V_{GS} étant liée à la charge de la capacité d'entrée C_{iss} . Il est donc important de bien prendre en compte l'évolution de sa valeur en fonction des deux potentiels V_{DS} et V_{GS} [15].

- **Phase 2 :**

Durant cette phase, le MOSFET passe en régime linéaire, la diode étant toujours conductrice. Le courant de canal I_{canal} évolue et passe d'une valeur quasi-nulle à approximativement la valeur I_0 . La commutation en courant peut s'opérer car la tension grille source V_{GS} , ayant atteint la tension de seuil V_{TH} , continue d'augmenter, ce qui a pour effet d'ouvrir le canal. Cette ouverture du canal peut s'effectuer jusqu'à avoir atteint I_0 , la tension grille source V_{GS} atteint alors le « plateau Miller » V_{plateau} . Durant cette phase, il est intéressant de tenir compte de l'évolution non linéaire des valeurs des capacités en fonction de V_{GS} et V_{DS} et d'affiner la modélisation de la fonction de transfert entre le système de puissance et de commande.

- **Phase 3 :**

Le courant de canal I_{canal} a déjà atteint une valeur proche de I_0 . La tension grille source V_{GS} qui a atteint le « plateau Miller » V_{P} , ne peut plus évoluer tant que la tension drain source V_{DS} n'a pas atteint la tension $V_{\text{DS-ON}} = (R_{\text{DS(on)}} * I_{\text{canal}})$. Le courant de commande I_{G} qui évolue en fonction de la capacité C_{iss} continue son évolution mais la tension drain source V_{DS} commençant à évoluer, ce courant I_{G} passe en priorité dans la capacité grille drain C_{GS} qui se charge avec un niveau de courant atteignant I_{G} pendant que la capacité grille source C_{GS} voit son courant décroître jusqu'à s'annuler. Une fois le courant dans la capacité C_{GS} annulé, le courant dans la capacité C_{GD} est quasi-constant et égal à I_{G} ce qui conduit à une dérivée quasi-constante sur la commutation en tension. Pendant cette phase, la capacité C_{DS} se décharge et ralentit la charge de la capacité C_{GD} mais permet une ouverture du canal supérieure au courant de charge I_0 .

- **Phase 4 :**

Une fois que la tension drain source V_{DS} atteint la tension $V_{\text{DS-ON}} = (R_{\text{DS(on)}} * I_{\text{canal}})$, le circuit de commande et le circuit de puissance se découplent de nouveau. C'est-à-dire que le courant dans la capacité grille drain C_{GD} s'annule et le courant de grille I_{G} circule dans la capacité grille source C_{GS} . La tension V_{GS} évolue vers son niveau final (couramment 4.5V), tandis que le courant I_{G} décroît jusqu'à s'annuler. La croissance de la tension grille source V_{GS} permet ainsi une ouverture plus importante du canal du MOSFET.

4.7. Analyse des différentes phases à l'ouverture d'un MOSFET de puissance

Dans la simulation présentée au travers du schéma Figure 4.11, nous obtenons les formes d'ondes temporelles des tensions et des courants à l'ouverture du modèle MOSFET de puissance de la Figure 4.13.

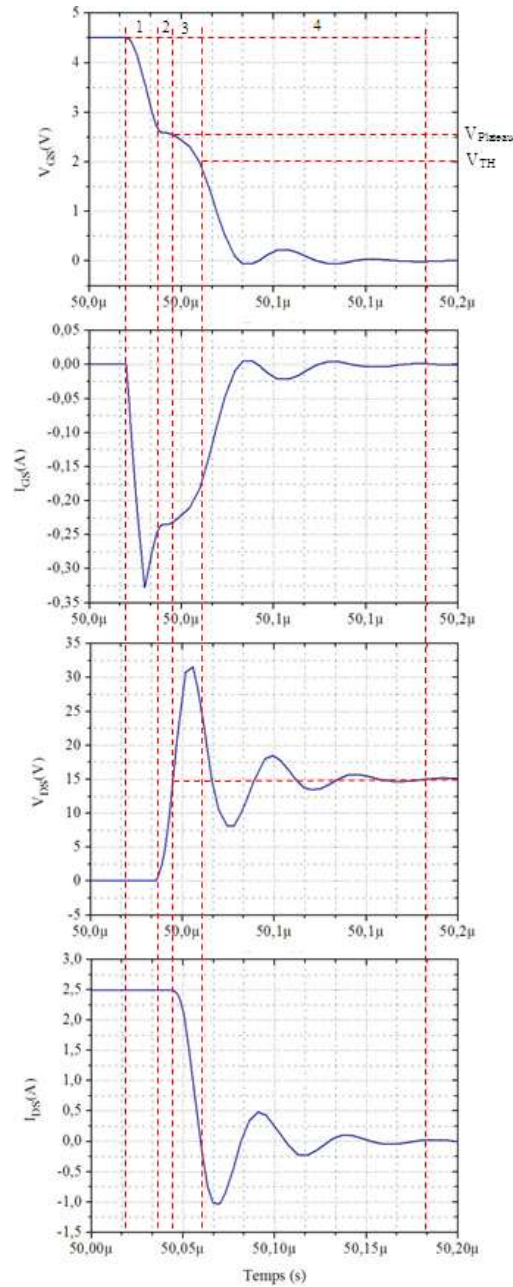


Figure 4.13: Résultats de simulation d'un blocage du modèle MOSFET de puissance avec un hacheur sur charge inductive.

- **Phase 1 :**

Durant cette phase, les circuits de commande et de puissance sont indépendants. La tension grille source V_{GS} commence à décroître jusqu'à la tension $V_{plateau}$. Cette évolution de tension V_{GS} étant liée à la décharge de la capacité C_{iss} . Le courant de canal I_{canal} est quasiment égal au courant de charge I_0 . La tension drain source V_{DS} ne change pas et reste égale à $V_{ds-ON} = (R_{DS(on)} * I_{canal})$.

- **Phase 2 :**

Durant cette phase, le modèle du MOSFET passe en régime linéaire, la diode étant toujours bloquée. Le courant de canal I_{canal} ne change pas et reste égal à la valeur du courant I_{ch} . La tension

grille source V_{GS} , qui a atteint la tension $V_{plateau}$, ne peut quasiment plus évoluer tant que la tension drain source V_{DS} n'a pas entièrement commutée et atteint la tension V_{DC} . Le courant de grille I_G , qui est fonction de la capacité d'entrée C_{iss} , continue son évolution mais la tension drain source V_{DS} commençant à évoluer, ce courant I_G passe en priorité dans la capacité grille drain C_{GD} pendant que la capacité grille source C_{GS} voit son courant décroître jusqu'à s'annuler. Une fois le courant dans la capacité C_{GS} annulé, le courant dans la capacité C_{GD} est quasi constant et égal à I_G ce qui conduit à une dérivée quasi-constante sur la commutation en tension. Pendant cette phase, la capacité drain source C_{DS} se charge et ralentit la charge de la capacité grille drain C_{GD} mais permet une fermeture du canal plus importante que le courant I_0 .

- **Phase 3 :**

Durant cette phase, le MOSFET reste en régime linéaire, la diode devient conductrice. Le courant de canal I_{canal} évolue du courant I_0 à un courant quasi-nul. La tension drain source V_{DS} n'évolue pas et reste environ égale à la tension V_{DC} . La tension grille source V_{GS} diminue pour passer d'une tension $V_{plateau}$ jusqu'à atteindre la tension de seuil V_{TH} , ce qui signifie que le canal du MOSFET se pince jusqu'à sa fermeture complète.

- **Phase 4 :**

Durant cette phase, Le circuit de commande et le circuit de puissance sont à nouveau découplés. La tension grille source V_{GS} (tension de commande) part de la tension de seuil V_{TH} et tend vers son niveau final. Cette évolution de tension grille source V_{GS} étant liée à la charge de la capacité d'entrée C_{iss} . Le courant de canal I_{canal} est quasi-nul. La tension drain source V_{DS} ne change pas et reste égale à la tension V_{DC} .

Après l'analyse des différentes étapes du modèle MOSFET durant la mise en conduction et au blocage, nous allons nous intéresser dans la prochaine partie à l'impact des différents paramètres électriques (résistance de grille R_G , inductances parasites et température ambiante) sur les phases de la commutation du modèle MOSFET de puissance.

4.8. Etude de l'influence des différents paramètres du MOSFET sur la forme d'onde.

Dans cette section, nous allons mener une étude d'une cellule de commutation qui comprend un MOSFET. Il est en effet crucial de savoir sur quels paramètres il faut intervenir pour équilibrer au mieux les tensions et les courants commutés. Tout au long de cette étude, la simulation sera pour nous un outil essentiel qui nous permettra de faire varier aisément les paramètres intervenant au cours des phases de commutation (Résistance de grille R_G , inductances parasites et température). Ainsi cela nous apportera une meilleure compréhension de la commutation en nous permettant

d'évaluer la sensibilité des formes d'ondes (courant et tension) par rapports aux divers paramètres intervenant au cours des phases de commutation.

4.8.1. L'influence de la résistance de grille sur les phases de la commutation

La résistance de grille R_G a un impact important sur les performances dynamiques des transistors. En effet, la résistance R_G affecte la constante de temps de charge de grille et par conséquent détermine la limite de la vitesse de commutation. Ici la simulation permet de varier facilement la résistance de grille R_G , et ainsi d'évaluer l'effet de ce paramètre pour différentes phases de commutation. Nous avons réalisé une série de simulations. Pour chaque simulation, nous avons gardé constantes les valeurs des inductances parasites du MOSFET, la résistance de grille R_G , dont la valeur est réglée à 100% ,150% et 200% de sa valeur typique. Nous observons l'impact de ces variations sur les formes d'ondes. La Figure 4.14 et la Figure 4.15 montrent les formes d'ondes de la tension et du courant du modèle MOSFET de puissance lorsqu'il commute 15V/2.5A à la fermeture et à l'ouverture. Nous remarquons qu'une résistance de grille R_G élevée, de 12Ω permet effectivement de ralentir les commutations en tension et courant. Par conséquent, les temps de commutation étant rallongées et donc les énergies par commutation E_{sw} sont plus importantes.

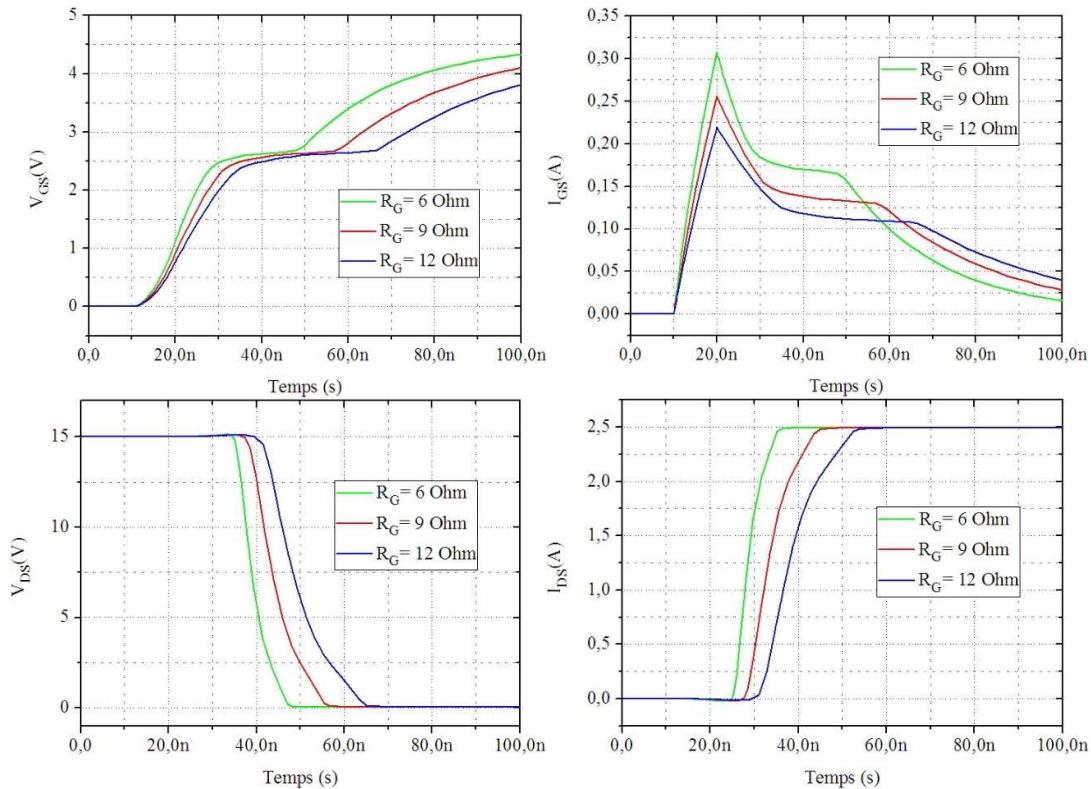


Figure 4.14: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs de la résistance de grille R_G

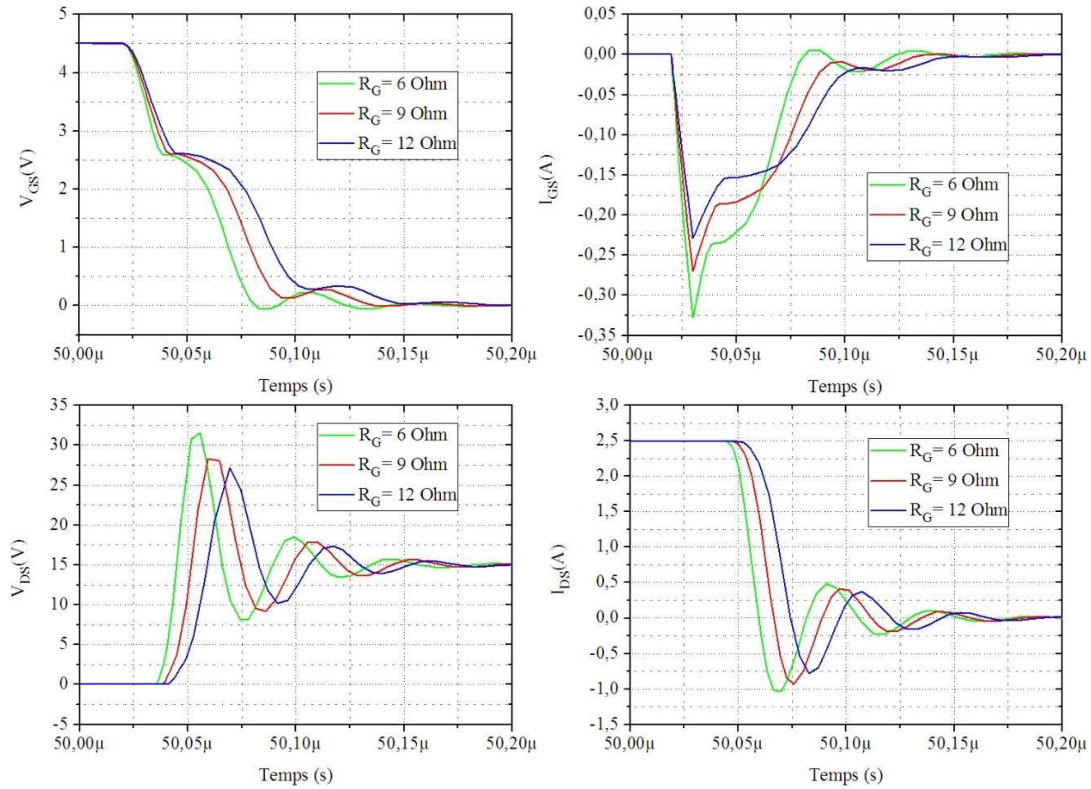


Figure 4.15: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs de la résistance de grille R_G

4.8.2. Influence des différentes inductances parasites

L'influence de la résistance de grille R_G ayant été vérifiée, nous nous sommes intéressés ici à l'impact des inductances parasites sur les phases de la commutation. Pour ce faire, nous avons conservé le montage hacheur précédemment utilisé. La tension d'alimentation a été maintenue à 15V, la tension de commande a été fixée à 4.5V et la résistance de grille à 6Ω. Nous avons fait varier les inductances parasites de 1 à 50nH. Les inductances parasites à analyser sont : l'inductance parasite de grille L_G , l'inductance parasite de drain L_D et l'inductance parasite de source L_S .

4.8.2.1. L'influence de l'inductance parasite L_G sur les phases de la commutation

Dans ce paragraphe, nous nous sommes intéressés à l'impact possible de la variation de l'inductance L_G sur les phases de la commutation. Pour ce faire nous avons repris le montage hacheur précédemment utilisé (Figure 4.11). Nous avons fait varier l'inductance parasite L_G de manière à couvrir un domaine allant de 1nH à 50nH. Le courant maximum dans le modèle MOSFET est de 2.5A tandis que la tension maximale est de 15V. La tension de commande est de 4.5V et la résistance de grille R_G à une valeur de 6Ω. Comme nous pouvons l'observer dans la Figure 4.16 et la Figure 4.17), l'impact d'une augmentation de l'inductance parasite L_G sur les

formes d'ondes du modèle MOSFET de puissance est assez négligeable à la fermeture et à l'ouverture.

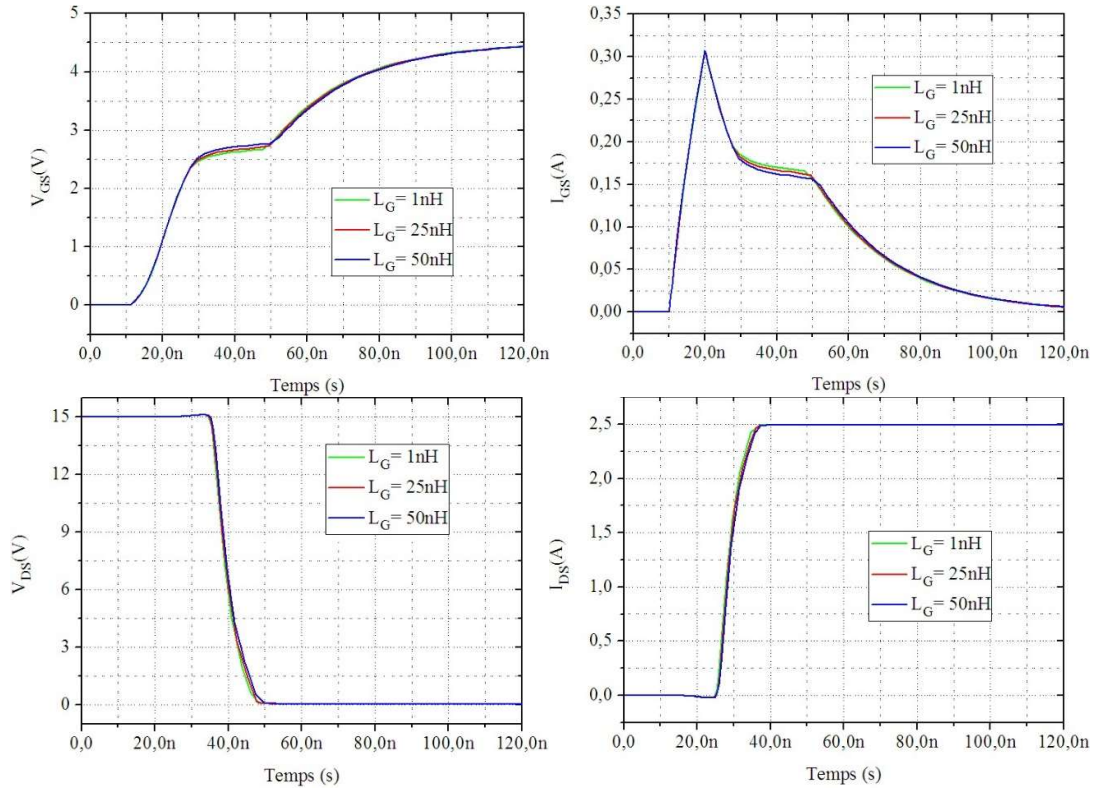


Figure 4.16: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs d'inductance L_G

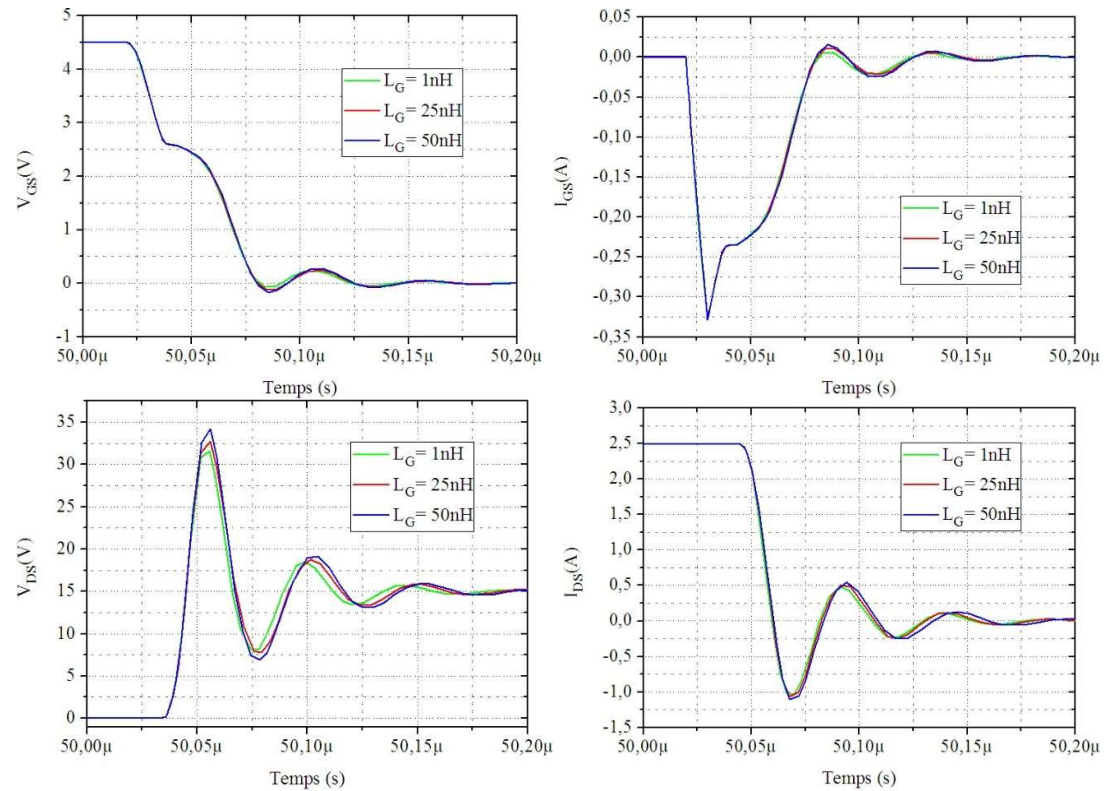


Figure 4.17: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs d'inductance L_G

4.8.2.2. L'influence de l'inductance parasite L_D sur les phases de la commutation

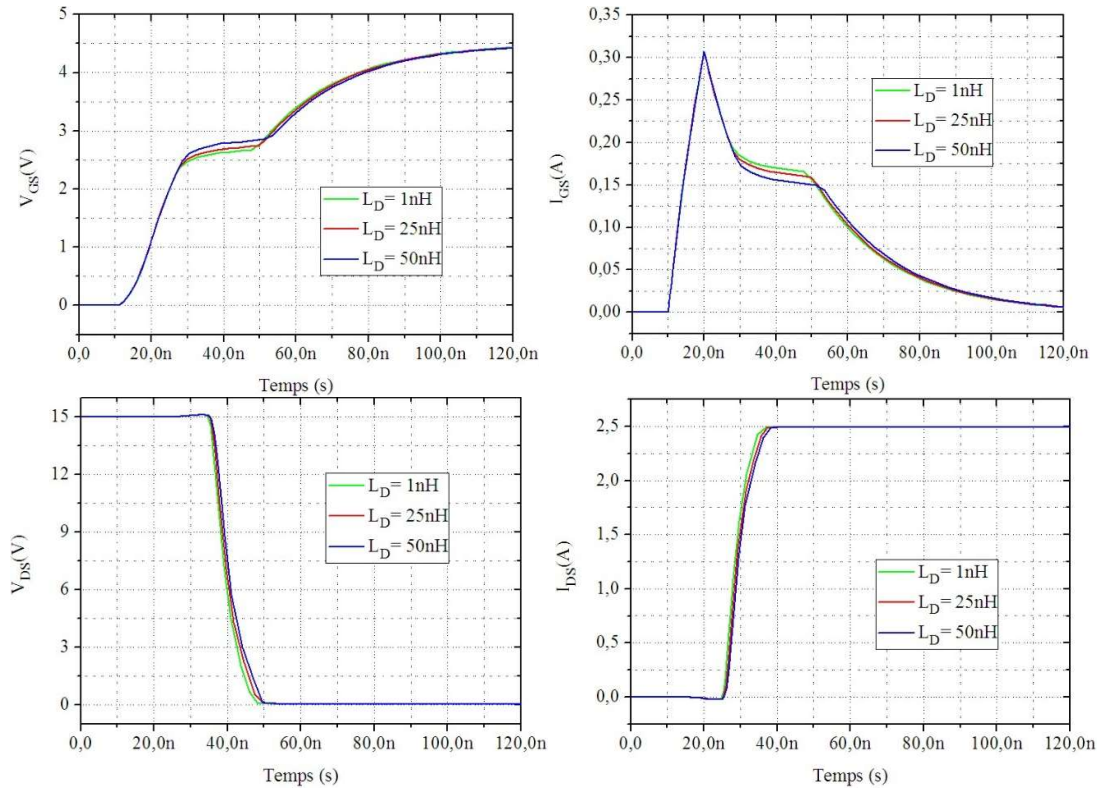


Figure 4.18: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs d'inductance L_D

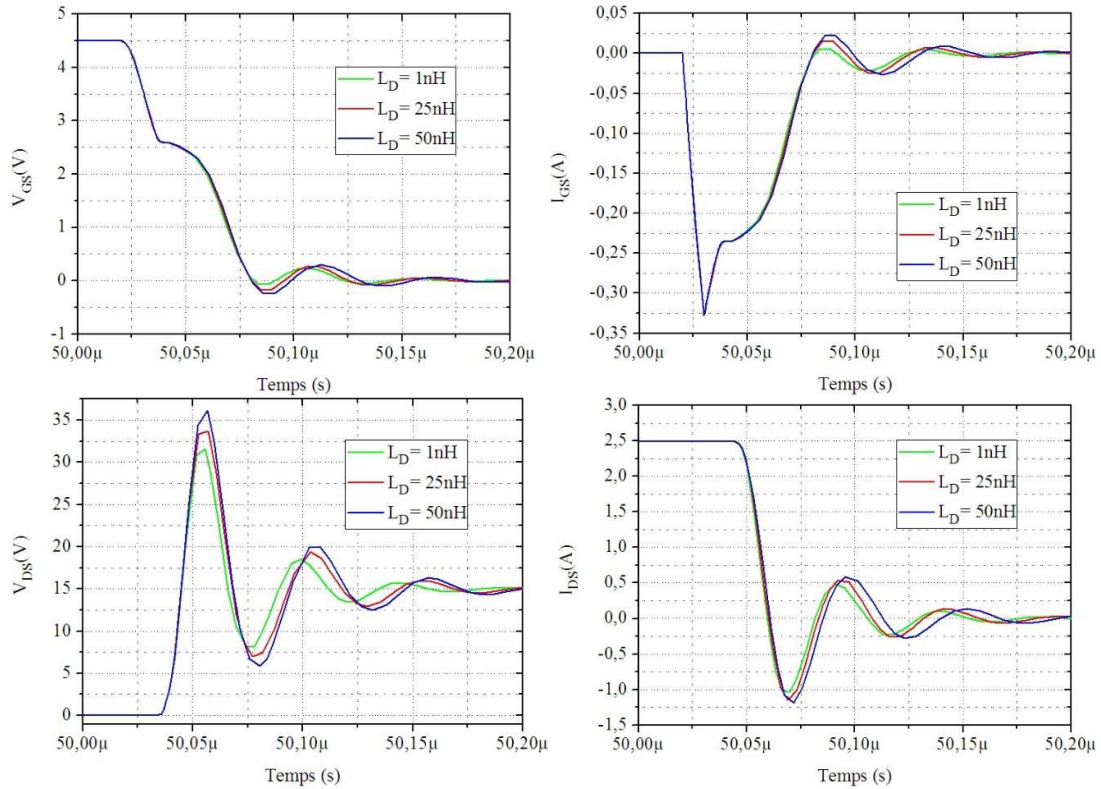


Figure 4.19: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs d'inductance L_D

Comme nous l'avons fait pour l'inductance parasite L_G , nous avons étudié l'influence de l'inductance parasite L_D sur les phases de la commutation. Nous avons fait varier les valeurs de l'inductance parasite L_D entre 1nH et 50nH. Comme nous pouvons l'observer dans la Figure 4.18 et la Figure 4.19, cette inductance a une influence faible sur les formes d'onde de commutation à la fermeture et à l'ouverture du modèle MOSFET de puissance, ce qui diminue les vitesses de commutation en courant (di/dt) et en tension (dv/dt).

4.8.2.3. L'influence de l'inductance parasite L_S sur les phases de la commutation

Afin d'étudier l'impact de l'inductance parasite L_S sur les phases de la commutation du modèle MOSFET nous l'avons fait varier entre 1nH et 50nH lorsqu'il commute 15V/2.5A à la fermeture et à l'ouverture. Comme nous pouvons l'observer dans la Figure 4.20 et la Figure 4.21, cette inductance influence fortement à la fermeture et à l'ouverture du modèle MOSFET de puissance. En effet, l'augmentation de l'inductance parasite L_S a pour premier effet d'augmenter le retard à l'amorçage. Par conséquent, lorsque l'on augmente les valeurs de l'inductance L_S , cela affecte directement les vitesses de commutation en courant (di/dt) et en tension (dv/dt).

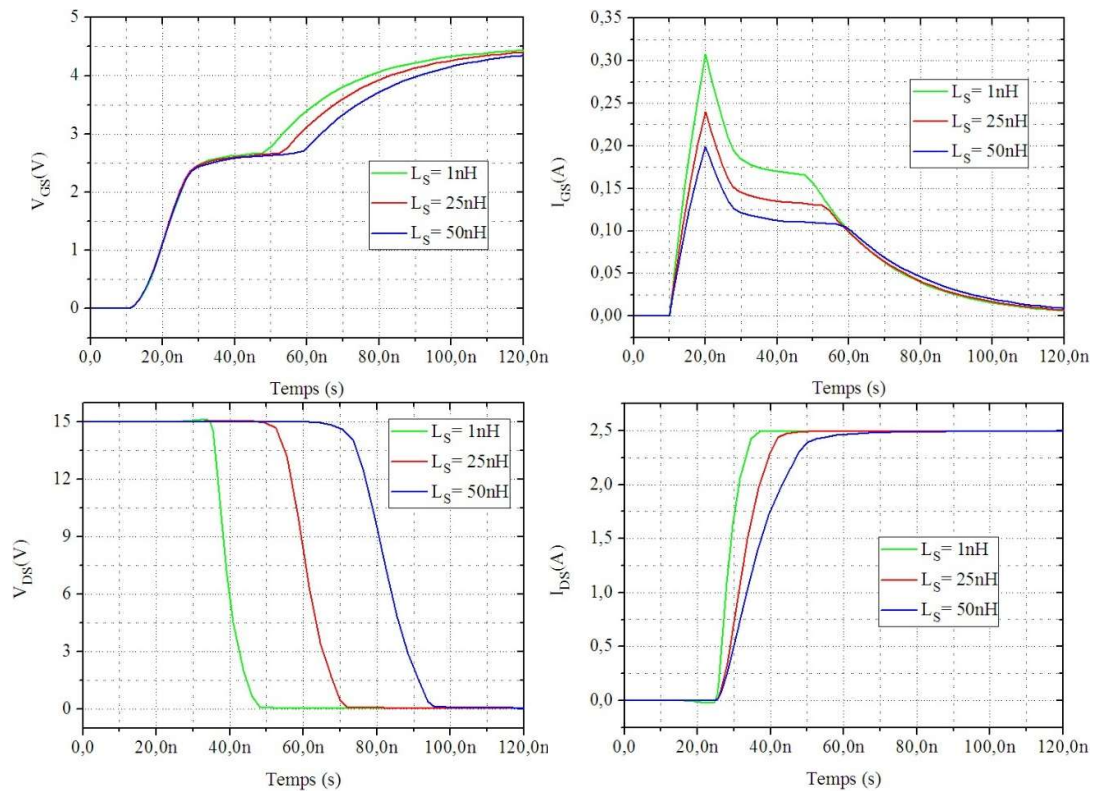


Figure 4.20: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs d'inductance L_S

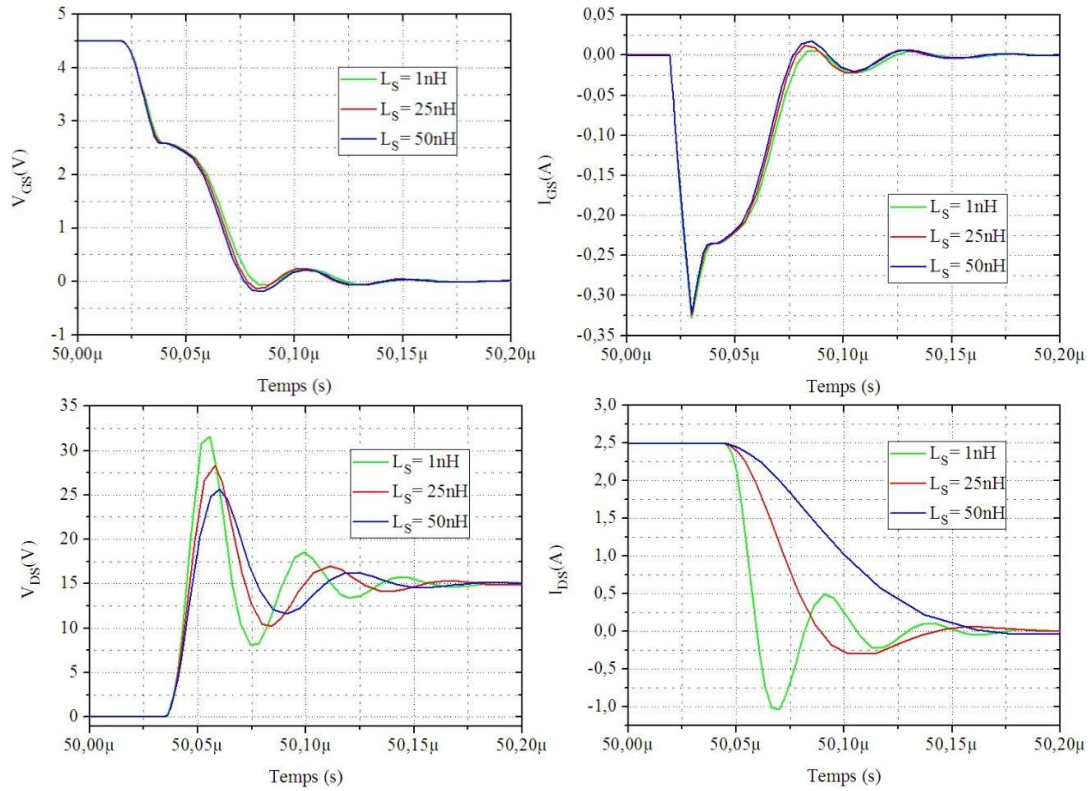


Figure 4.21: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs d'inductance L_s .

4.8.3. L'influence de la température sur les phases de commutation

L'influence des variations de résistance de grille et les inductances parasites ayant été vérifiée, nous nous sommes intéressés à l'impact des variations de la température sur les phases de la commutation. Pour ce faire, nous avons conservé le montage hacheur précédemment utilisé. La tension d'alimentation a été maintenue à 15V, la tension de commande a été fixée à 4.5V et la résistance de grille à 6Ω . Nous avons fait varier la température de 25°C à 125°C. Les Figures 4.22 et 4.23 présentent les résultats de simulation d'une fermeture et d'une ouverture du modèle MOSFET. En effet, la comparaison des paramètres transitoires en commutation pour différentes températures de travail montre que l'influence de la température sur la phase de la commutation à la fermeture et à l'ouverture du modèle MOSFET est faible.

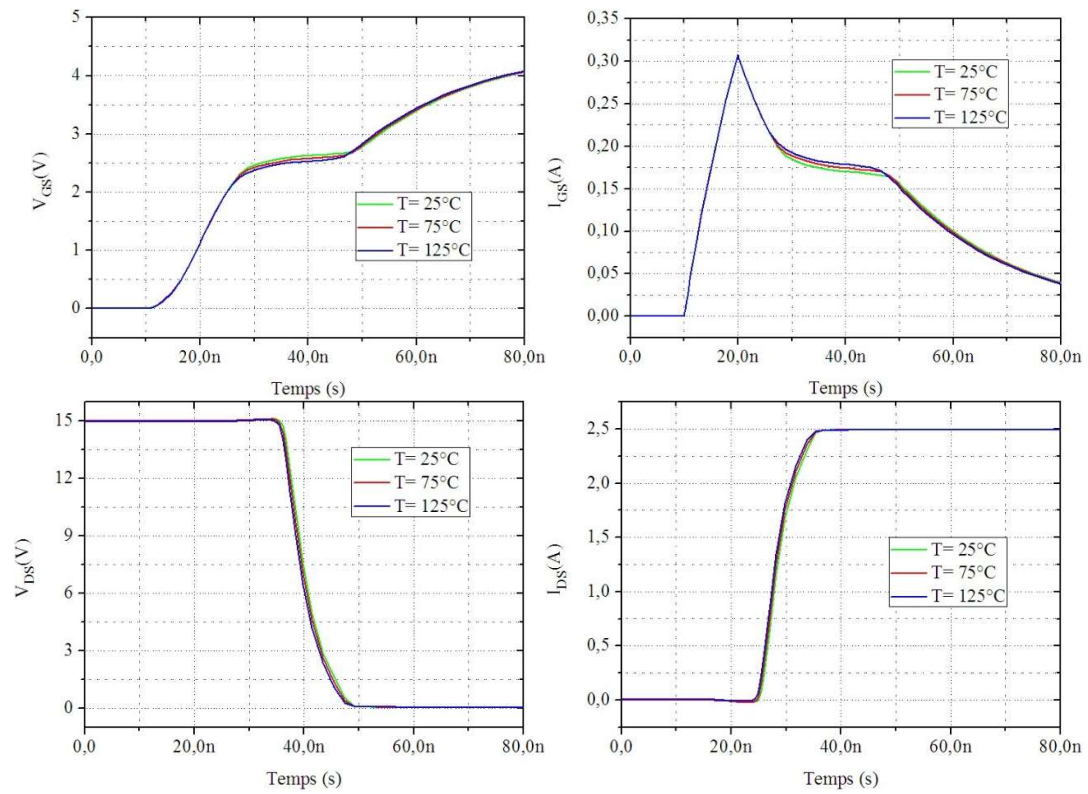


Figure 4.22: Résultats de simulation d'une fermeture du modèle MOSFET pour différentes valeurs de la température

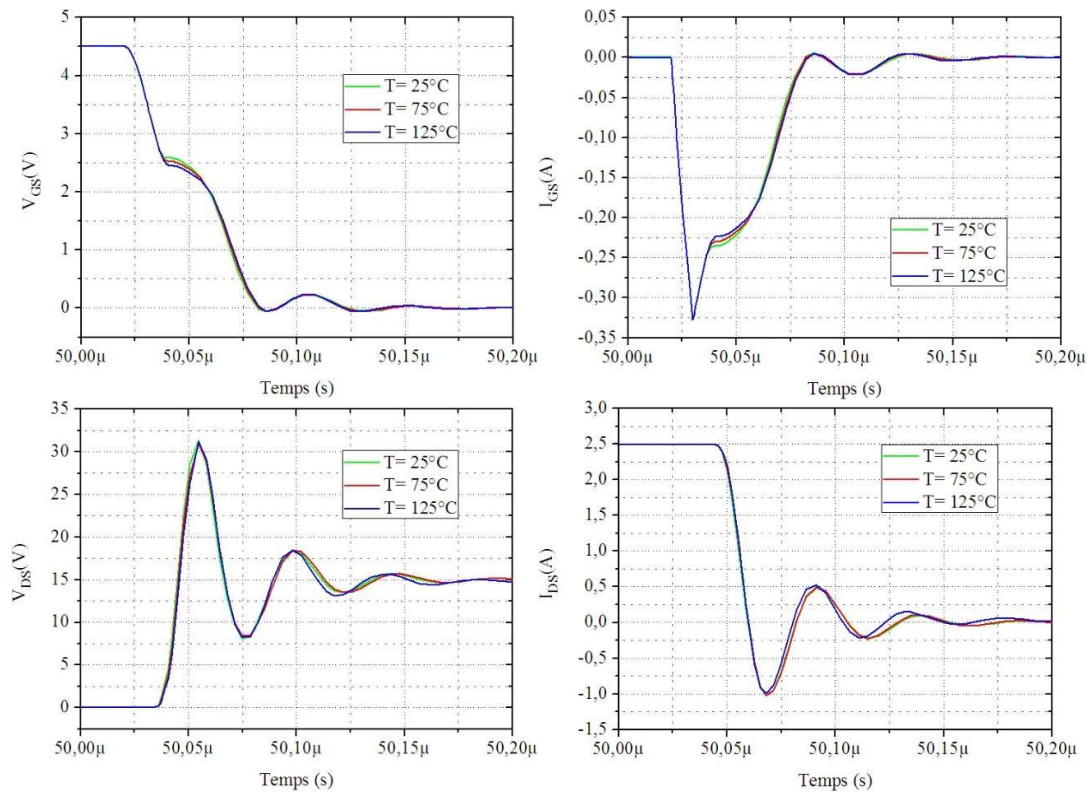


Figure 4.23: Résultats de simulation d'une ouverture du modèle MOSFET pour différentes valeurs de la température

4.9. Calculs de (dv/dt) , (di/dt) et de l'énergie dissipée par commutation

Dans cette partie, nous allons effectuer sur la cellule de commutation utilisée au paragraphe 4.5.1 un ensemble de simulations destinées à connaître l'influence de différents éléments (l'inductance parasite L_s , la résistance de grille R_G et la température ambiante T_a) sur ses vitesses de commutation en tension (dv/dt) en courant (di/dt) et l'énergie dissipée. Grâce à cette étude, il sera possible de connaître la plage de variation dans laquelle chaque paramètre peut évoluer sans affecter le comportement du transistor MOSFET. Nous utiliserons la figure 4.24 pour déterminer le calcul des différentes grandeurs dynamiques (vitesse de commutation et l'énergie dissipée).

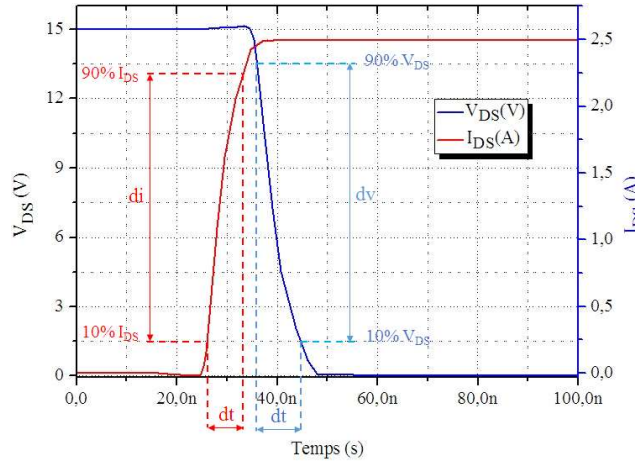


Figure 4.24: Protocole de calcul

La vitesse de commutation en tension (dv/dt) et en courant (di/dt) est calculée entre 10% et 90% des grandeurs commutées respectives de la tension drain source V_{DS} et du courant drain source I_{DS} . t_{on} et t_{off} présentent respectivement la durée de mise en conduction et celle du blocage. Elles sont estimées entre les instants où les grandeurs commutées sont à 10% de leurs valeurs maximales.

Dans une cellule de commutation de type hacheur série, les évolutions du courant et de la tension au niveau du transistor sont idéalement celles indiquées à la Figure 4.25. L'énergie dissipée à chaque commutation peut être fragmentée en énergie dissipée pendant la phase d'amorçage (E_{on}) et celle dissipée pendant la phase de blocage (E_{off}). Chacune de ces énergies est calculée par l'équation (4.2) et (4.3)[16], [17]

$$E_{on} = V_{DS} \cdot I_{DS(on)} \cdot \frac{t_{f,V} + t_{r,I}}{2} \quad (4.2)$$

$$E_{off} = V_{DS} \cdot I_{DS(off)} \cdot \frac{t_{f,I} + t_{r,V}}{2} \quad (4.3)$$

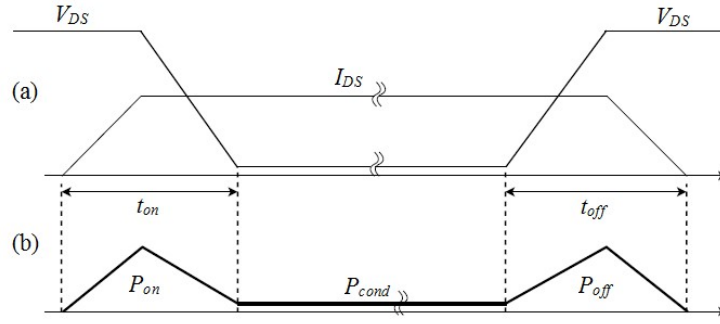


Figure 4.25: (a) Cycles de commutation et (b) évolution des pertes instantanées dans un MOSFET au cours d'une période de fonctionnement

Les pertes par commutation sont exprimées en fonction des énergies engendrées lors de l'ouverture et de la fermeture [18], [19], telles que :

$$P_{sw} = P_{on} + P_{off} = (E_{on} + E_{off}) \cdot f_{sw} \quad (4.4)$$

En outre, la vitesse de commutation en tension (dv/dt) et en courant (di/dt) est estimée par l'équation (4.5) et (4.6).

$$\left(\frac{di}{dt} \right) = \frac{I_{DS\ 90\%} - I_{DS\ 10\%}}{t_{I_{DS\ 90\%}} - t_{I_{DS\ 10\%}}} \quad (4.5)$$

$$\left(\frac{dv}{dt} \right) = \frac{V_{DS\ 90\%} - V_{DS\ 10\%}}{t_{V_{DS\ 90\%}} - t_{V_{DS\ 10\%}}} \quad (4.6)$$

4.9.1. Effet de la résistance de grille R_G

Les vitesses de commutation en tension et en courant sont tracées en fonction de la résistance de grille R_G . La résistance R_G est arbitrairement fixée à 12Ω , dans le seul but de montrer la forte influence de cette dernière sur les vitesses de la commutation. Les inductances parasites sont fixées à une valeur faible $1nH$ et la température ambiante à $25^\circ C$. Les vitesses de commutations en tension (dv/dt) et en courant (di/dt) du modèle MOSFET de puissance sont présentées en Figure 4.26 et la Figure 4.27. La résistance de grille R_G a un effet significatif sur les vitesses de commutation, une résistance de grille R_G élevée à la commutation permet une réduction très importante des vitesses de commutation en tension et en courant à la fermeture et à l'ouverture.

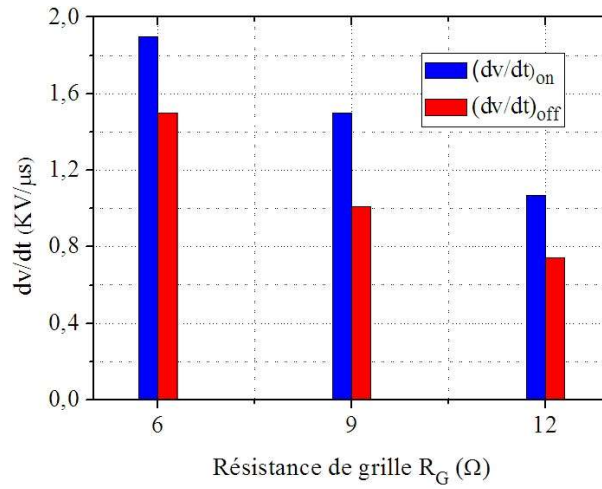


Figure 4.26: Évolution de (dv/dt) à la fermeture et à l'ouverture selon le choix de la résistance de grille R_G

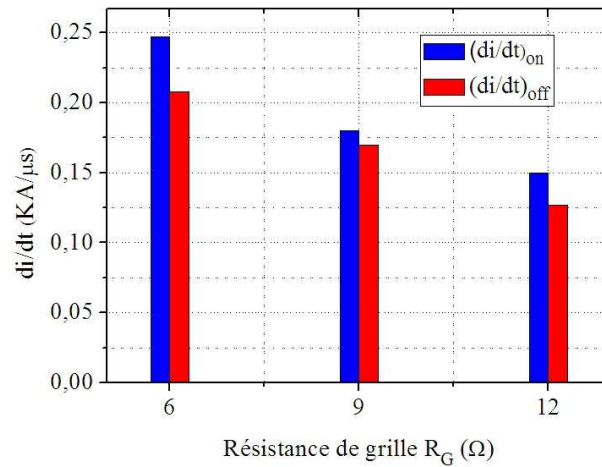


Figure 4.27: Évolution de (di/dt) à la fermeture et à l'ouverture selon le choix de la résistance de grille R_G

La figure 4.28 illustre les énergies dissipées par commutation du modèle MOSFET en fonction de la résistance de grille R_G . Nous pouvons observer que les énergies dissipées à l'amorçage augmentent avec R_G et avec elles l'énergie totale ($E_{on} + E_{off}$). Cela montre, sur cette plage de variation de la résistance de grille un effet plus significatif de R_G à l'amorçage qu'au blocage sur les énergies totales.

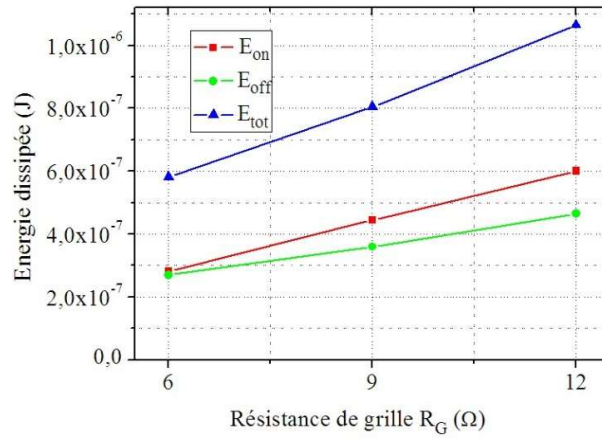


Figure 4.28: Distribution de l'énergie dissipée pendant une commutation pour différentes valeurs de R_G

4.9.2. Effet de la température T_a

L'effet de la température ambiante est évalué sur les caractéristiques dynamiques du modèle MOSFET, sous une tension de bus continu de 15V, à un courant $I_0 = 2.5$ A, avec une résistance de grille $R_G = 6\Omega$ et à différentes températures ambiantes variant de 25°C à 125°C. Comme montre les Figure 4.29 et Figure 4.30, nous pouvons voir que la vitesse de commutation en tension (dv/dt) et en courant (di/dt) augmente peu avec la température pendant la phase de mise en conduction, tandis qu'ils diminuent lors de la phase de blocage. Cet effet pourrait être relié à la diminution de la tension de seuil, V_{TH} , avec la température.

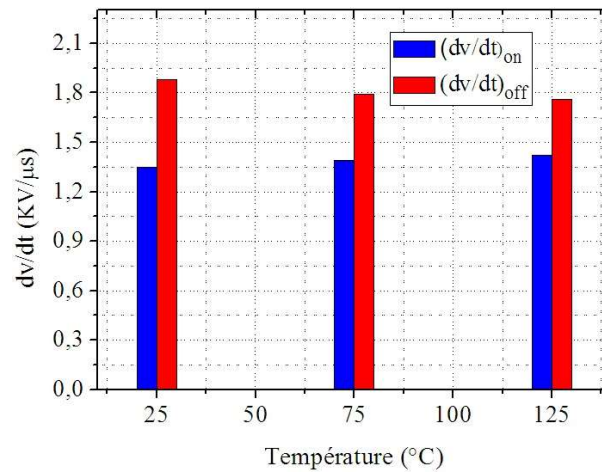


Figure 4.29: Évolution de (dv/dt) à la fermeture et à l'ouverture selon le choix de la température

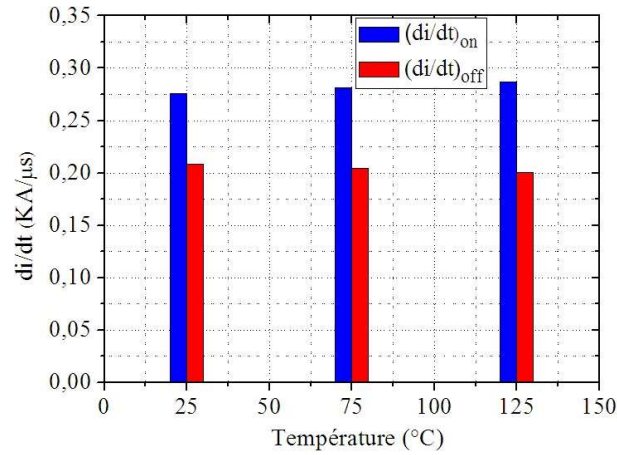


Figure 4.30: Évolution de (di/dt) à la fermeture et à l'ouverture selon le choix de la température

La Figure 4.31 présente l'évolution des énergies par commutation du modèle MOSFET et montre des énergies totales relativement peu dépendantes de la température. Ces résultats montrent un excellent comportement du modèle MOSFET à haute température.

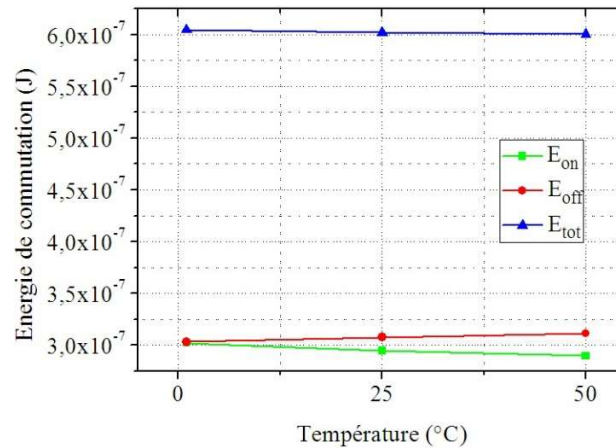


Figure 4.31: Distribution de l'énergie dissipée pendant une commutation pour différentes température, $V_{DS} = 15V$ et $I_0 = 2.5A$

4.9.3. Effet de l'inductance parasite L_s

Dans ce qui suit, nous allons nous intéresser à l'impact des valeurs de l'inductance parasite L_s sur les vitesses de la commutation. La valeur maximale que peut prendre l'inductance L_s dans notre simulation est arbitrairement fixée à 50nH. Cela dans le seul but de montrer la forte influence de cette dernière sur les vitesses de commutation. La résistance de grille R_G sont fixée à une valeur faible 6Ω et la température ambiante a 25°C. Les vitesses de commutations en tension (di/dt) et en courant (di/dt) du modèle MOSFET de puissance sont présentées en Figure 4.32 et Figure 4.33. L'inductance parasite L_s agit sur les vitesses de commutation en tension (dv/dt) et en courant

(di/dt) à la fermeture et à l'ouverture. Elle ralentit la commutation considérablement pour une l'inductance parasite L_S élevée.

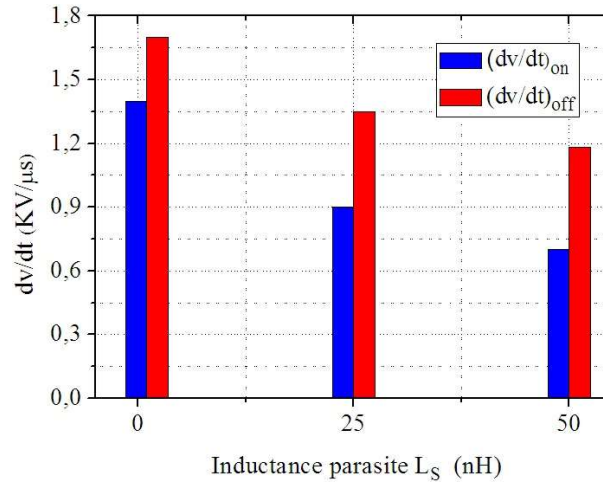


Figure 4.32: Évolution de (dv/dt) à la fermeture et à l'ouverture selon le choix de l'inductance parasite L_S

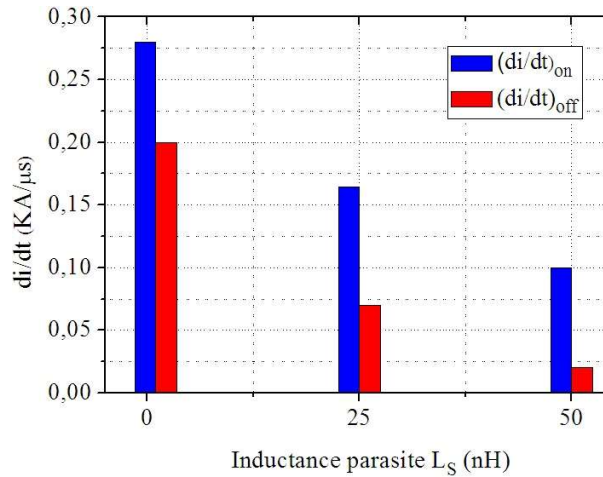


Figure 4.33: Évolution de (di/dt) à la fermeture et à l'ouverture selon le choix de l'inductance parasite L_S

La figure 2.34 présente l'évolution des énergies par commutation du modèle MOSFET et montre des énergies totales dépendantes de l'inductance parasite L_S . Ces résultats montrent que l'inductance parasite L_S est responsable de l'augmentation de l'énergie par commutation lors de l'ouverture et, à moindre mesure, lors de la fermeture.

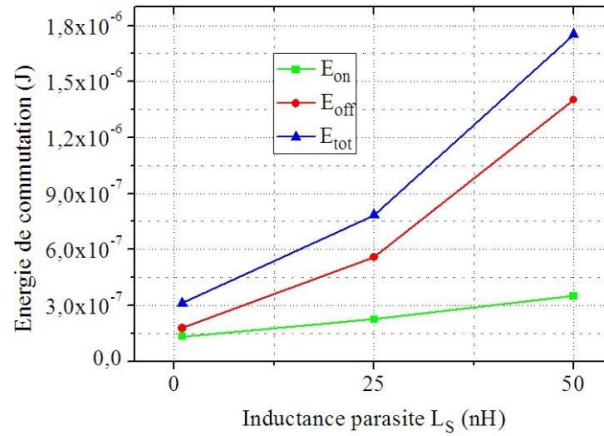


Figure 4.34: Distribution de l'énergie dissipée pendant une commutation pour différentes valeurs de L_s

4.10. Conclusion

Ce chapitre a été consacré à l'étude des performances dynamiques de transistors MOSFET de puissance. Pour cela, une série de caractérisations dynamiques a été réalisée en prenant en compte l'influence d'inductances parasites, de la résistance de grille et de la température ambiante sur les phases de commutation, les pertes par commutations ainsi que sur la vitesse de commutation en tension (dv/dt) et en courant (di/dt). Les essais en commutation ont été effectués en configuration hacheur série. Les premiers résultats présents dans ce chapitre concernent l'effet des inductances parasites, notamment l'inductance parasite L_s , sur les formes d'ondes du modèle MOSFET. L'inductance parasite L_s a un effet important sur les vitesses de commutation en tension (dv/dt) et en courant (di/dt) du modèle MOSFET, notamment sur le (dv/dt) à la mise en conduction et sur (di/dt) au blocage. En outre, ces résultats montrent aussi que l'inductance parasite L_s est responsable de l'augmentation des pertes par commutation à l'ouverture et, dans une moindre mesure, à la fermeture. D'autres résultats présents dans ce chapitre concernent l'effet de la résistance de grille R_G sur le modèle MOSFET. Ils montrent que la résistance de grille R_G agit principalement sur les vitesses de commutations. En effet, une augmentation de la résistance R_G a fait diminuer le (dv/dt) et le (di/dt) à la mise en conduction ainsi qu'au blocage. En outre, les énergies dissipées à l'amorçage augmentent avec la résistance de grille R_G et avec elles les pertes totales ($E_{on} + E_{off}$). Le troisième paramètre évalué est la température ambiante. Elle n'a pas d'effets importants sur les vitesses de commutation (dv/dt) et (di/dt) du modèle MOSFET à la mise en conduction ainsi qu'au blocage. Aucune évolution notable des pertes par commutation avec la température. Ces résultats montrent un excellent comportement du modèle MOSFET à haute température. Enfin, ces diverses conclusions vont nous permettre de définir la résistance de grille R_G et l'inductance parasite L_s permettant d'optimiser le modèle du transistor MOSFET de puissance étudié.

4.11. Références du chapitre

- [1] Henri Foch, Michel Metz, Thierry Meynard, Hubert piquet et Frédéric Richardeau : Synthèse fonctionnelle des interrupteurs dans la cellule de commutation. Techniques de l'ingénieur Convertisseurs électriques et applications, base documentaire : TIB253DUO.(ref. article : d3076), 2016.
- [2].Nicolas Quentin. "Alimentation à découpage hautes performances pour l'aéronautique", thèse de doctorat, Université de Lyon, 2016.
- [3] P. AUSTIN "Contribution au développement de l'intégration fonctionnelle", Habilitation à Diriger des Recherches de l'Université Paul de Sabatier de Toulouse soutenue le 20 novembre 1998.
- [4] A. Nakagawa, "Evolution of silicon power devices and challenges to material limit," in 25th International Conference on Microelectronics, pp. 158–165, 2006.
- [5] Romain Grézaud, "Commande de composants grand gap dans un convertisseur de puissance synchrone sans diodes "Thèse de doctorat, Université de Grenoble, 6 Novembre 2014.
- [6] I. Ioinovici, Adrian (Holon Institute of Technology, Power Electronics and Energy Conversion Systems Volume 1, vol. 1. John Wiley & sons, 2013.
- [7] A. Mousavi, "Soft-Switching DC-DC Converters," University of Western Ontario London, 2013.
- [8] R. Xinbo, Soft-switching PWM full-bridge converters. John Wiley & sons, 2014.
- [9] Maurice Lardellier : "Contribution à l'étude des perturbations conduites dans les convertisseurs statiques haute fréquence". Thèse de doctorat, Ecole centrale de Lyon, 2008.
- [10] Romain Grézaud, "Commande de composants grand gap dans un convertisseur de puissance synchrone sans diodes" Université de Grenoble, 6 Novembre 2014.
- [11] Zhihua Yang, Sheng Ye, and Yan-Fei Liu, "A New Resonant Gate Drive Circuit for Synchronous Buck Converter," IEEE Trans. Power Electron. vol. 22, no. 4, pp. 1311–1320, Jul. 2007.
- [12] J. T. Strydom, M. A. de Rooij, et J. D. van Wyk, "A comparison of fundamental gate-driver topologies for high frequency applications ," in Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, vol. 2, p. 1045-1052, 2004.
- [12] Timothé Rossignol, "Contribution à la caractérisation et à la commande rapprochée de composants a grand gap moyenne tension pour onduleur de tension," Thèse de doctorat, Université de Toulouse, 2015.
- [13]. W.Eberle; Zhiliang Zhang; Yan-Fei Liu and P C. Sen, "A current source gate driver achieving switching loss savings and gate energy recovery " IEEE Transactions on Power Electronics, Vol 23,no.2, pp. 678-691, Mar. 2008.
- [14].K. Guépartte, P.O. Jeannin, and D. FREY, "Driver numerique avec commande en courant des MOSFET et IGBT" Electronique de puissance du Futur, EPF, 2008.

- [15] Y. Lembeye, J.L. Schanen, J.P. Keradec "Experimental characterisation of insulated gate power components: Capacitive aspects", IEEE-IAS'97, New Orleans, 1997.
- [16] Rodri, x, M. guez, Rodri, x, A. guez, et al., "An Insight into the Switching Process of Power MOSFETs: An Improved Analytical Losses Model," Power Electronics, IEEE Transactions on, vol. 25, pp. 1626-1640, 2010.
- [17] M. Danilovic, C. Zheng, W. Ruxi, L. Fang, D. Boroyevich, and P. Mattavelli, "Evaluation of the switching characteristics of a gallium-nitride transistor," in Energy Conversion Congress and Exposition (ECCE), 2011 IEEE, 2011, pp. 2681-2688, 2011.
- [18] S. Hazra, A. De, L. Cheng, J. Palmour, M. Schupbach, B. A. Hull, S. Allen, and S. Bhattacharya, "High switching performance of 1700-v, 50-a sic power MOSFET over siigtb/bimosfetfor advanced power conversion applications", IEEE Transactions on Power Electronics, vol. 31, no. 7, pp. 4742–4754, issn: 1941-0107, Jul.2016.
- [19] S. Hazra, S. Madhusoodhanan, G. K. Moghaddam, K. Hatua, and S. Bhattacharya, "Design considerations and performance evaluation of 1200-v 100-asic MOSFET-based two-level voltage source converter", IEEE Transaction son Industry Applications, vol. 52, no. 5, pp. 4257–4268, issn:1939-9367, Sep. 2016.

Conclusion générale et perspectives

L'ensemble des travaux effectués dans le cadre de cette thèse a eu pour objectif de contribuer à l'étude de la modélisation électrothermique du transistor MOSFET de puissance pour l'estimation la température de la jonction, ainsi l'étude de la dynamique du MOSFET en régime de commutation.

Le premier chapitre de ce mémoire a présenté la modélisation électrique d'un transistor MOSFET de puissance. Dans un premier temps, nous avons présenté le principe de fonctionnement d'un transistor MOSFET, ainsi que les différentes structures de ce transistor. Nous avons également étudié l'influence de la température sur les différents paramètres (Résistance à l'état passant, Tension de claquage, Concentration des porteurs intrinsèque, etc.). Il a été constaté que lorsque ces différents paramètres augmentent avec la température. Dans un second temps, nous avons présenté une méthodologie pour l'extraction des paramètres statique et dynamique d'un transistor MOSFET de puissance basée sur la fiche technique du constructeur. Le modèle électrique développé est suffisamment précis pour permettre des simulations statique et dynamique. Il est paramétrable directement à partir de la fiche technique et ne nécessite pas un recours à la mesure. Finalement, une très bonne concordance entre les simulations et les données fournies par le fabricant a été observée aussi bien en régime statique qu'en régime dynamique.

Le second chapitre de ce mémoire a été consacré à la modélisation thermique du transistor MOSFET de puissance. Dans un premier temps, nous avons décrit les différentes stratégies de modélisation thermique des composants semi-conducteurs de puissance qui existent dans la littérature ainsi que les différents travaux qui ont traité la modélisation thermique de ces composants. Nous avons choisi la méthode thermique approximations (réseaux RC) qui correspond bien à notre approche. Pour la détermination précise des paramètres du modèle thermique de transistor MOSFET de puissance, nous avons développé une approche basée sur l'algorithme d'Optimisation par Essaims Particulaires (OEP) pour construire un modèle mathématique qui permet d'estimer l'impédance thermique du transistor MOSFET à l'aide de la fiche technique du constructeur. Finalement, les résultats de simulation de l'impédance thermique transitoire à partir du modèle du transistor MOSFET de puissance ont été comparés aux caractéristiques d'impédance thermique transitoire fournies dans la documentation du fabricant, ont montré une très bonne concordance, ce qui prouve la validité de la méthode proposée.

Dans le troisième chapitre, nous avons présenté la modélisation électrothermique et la simulation d'un MOSFET de puissance. Ce modèle a été conçu à partir d'un couplage entre un

modèle électrique modélisé par VDMOS et un modèle thermique modélisé par un réseau Foster. La simulation de ce modèle nous a permis d'estimer la température de jonction du transistor MOSFET de puissance. L'influence de la fréquence de commutation sur l'évolution de la température de jonction du modèle MOSFET a été abordée. Les résultats ont montré que l'influence de la fréquence de commutation influe significativement sur la température de jonction. Le modèle électrothermique a été testé sous des conditions extrêmes de fonctionnement, (régimes d'avalanche). Les résultats de simulation obtenus nous ont permis d'avoir un aperçu sur la robustesse du modèle MOSFET et sur leur mode de défaillance. En régime d'avalanche, le modèle MOSFET a présenté une robustesse satisfaisante durant les tests. Il est arrivé à supporter un tel régime contraignant durant environ $15.6\mu\text{s}$ sans défaillance. L'influence de la résistance de grille sur l'ouverture de modèle MOSFET sous charge inductive sans diode de roue libre a été abordée. Les résultats ont montré que l'influence de la résistance de grille R_G reste moyennement significative sur la défaillance du MOSFET dans de tel mode de fonctionnement.

Le quatrième chapitre a été consacré à l'étude des performances dynamiques de transistors MOSFET de puissance. Pour cela, une série de caractérisations dynamiques a été réalisée en prenant en compte l'influence d'inductances parasites, de la résistance de grille et de la température ambiante sur les phases de commutation, les pertes par commutations ainsi que sur la vitesse de commutation (dv/dt) et (di/dt). Les essais en commutation ont été effectués en configuration hacheur série. Les premiers résultats présents dans ce chapitre ont concerné l'effet d'inductances parasites sur le modèle MOSFET, notamment l'inductance parasite L_S . L'inductance L_S eu un effet important sur les vitesses de commutation (dv/dt) et (di/dt) du modèle MOSFET, notamment sur le (dv/dt) à la mise en conduction et sur (di/dt) au blocage. En outre, ces résultats montrent aussi que l'inductance parasite L_S est responsable de l'augmentation des pertes par commutation à l'ouverture et, dans une moindre mesure, à la fermeture. D'autres résultats présents dans ce chapitre concernent l'effet de la résistance de grille R_G sur le modèle MOSFET. Nous avons vu que la résistance de grille R_G agissait principalement sur les vitesses de commutations. En effet, une augmentation de la résistance R_G a fait diminuer le (dv/dt) et le (di/dt) à la mise en conduction ainsi qu'au blocage. En outre, les énergies dissipées à l'amorçage augmentent avec la résistance de grille R_G et avec elles les pertes totales ($E_{on} + E_{off}$). Le troisième paramètre évalué est la température ambiante. Les résultats ont montrés qu'elle n'a pas eu d'effets importants sur les vitesses de commutation (dv/dt) et (di/dt) du modèle MOSFET à la mise en conduction ainsi qu'au blocage. Il n'y a aucune évolution notable des pertes par commutation avec la température. Ces résultats montrent un excellent comportement du modèle MOSFET à haute température.

Pour conclure sur ce mémoire de thèse, nous proposons quelques perspectives pour la poursuite des travaux réalisés. Une première perspective concerne un algorithme intelligent d'extraction des

paramètres statique et dynamique des transistors MOSFET de puissance. Cela permettra de réduire considérablement le temps nécessaire à l'extraction des paramètres. Une autre perspective à ce travail concerne une étude plus complète sur la robustesse d'un transistor MOSFET de puissance en régime de court-circuit. Enfin, la troisième perspective porte sur la modélisation des composants à grands gaps tels que le SiC MOSFET (Silicon Carbide Metal Oxide Semiconductor Field-Effect Transistor) ainsi que l'évaluation de leurs performances.

Liste des publications

Journaux scientifiques

S. Toufik, D. Zohir, D. Bendib "PSpice Implementation and Simulation of a New Electro-Thermal Modeling for Estimating the Junction Temperature of Low Voltage Power MOSFET", Journal of nano- and electronic physics, vol. 10, No. 6, December 2018.

S. Toufik, D. Zohir "A New Electro-Thermal Modeling of Low Voltage Power MOSFET with Junction Temperature Dependent Foster (RC) Thermal Network", Journal of nano- and electronic physics, vol. 10, No. 4, August 2018.

S. Toufik, H. Salah, B. Hocine "Modeling and simulation of 8-bit Current-Mode Successive Approximation Registers ADC by using Simulink" International Journal of Computational and Experimental Science and Engineering (IJCESSEN), vol. 1, No 1, 2015.

Publications en co-auteur

M. Lotfi, D. Zohir, **S. Toufik** "A new spice macromodel of 4H-SiC vertical double implanted MOSFET (DIMOS) " journal Microelectronics and Solid State Electronics, vol 1(5), pp 111-117, 2012.

M Lotfi, **S. Toufik**, D. Zohir "Modelling and Simulation with Spice of Power VDMOSFET Transistor" International Journal of Science and Engineering Investigations, vol. 1, No 6, July 2012.

Conférences internationales

S. Toufik, B. Hocine "Modeling and Simulation of Low Voltage Power MOSFET for DC-DC Converter Applications" 7^{ème} Conférence Internationale des Energies Renouvelables (CIER-2019) 19-22 Décembre, Sousse, Tunisie, 2019.

S. Toufik, B. Hocine, Nawel S. Nawel "New model of low-voltage power MOSFET for Improved DC-DC converter switching Performance" 4rd international conference on computational and experimental science and engineering (ICCESSEN 2017) held on october 4-8 in antalya, turkey, 2017.

S. Toufik, B. Hocine "Modeling and Implementation of Buck-Boost Converters Under PSIM" 3rd international conference on computational and experimental science and engineering (ICCESSEN 2016) held on october 19-24 in antalya, turkey, 2016.

S. Toufik, H. Salah, B. Hocine "Modeling and simulation of 8-bit Current-Mode Successive Approximation Registers ADC by using Simulink" 2nd international conference on computational and experimental science and engineering (ICCESSEN 2015) held on october 14-19 in antalya, turkey, 2015.

S. Toufik, H. Salah, D. Djalal, Hocine B. Hocine, Samir A. Samir, "Design and simulation of there stage Operational amplifiers low power and Low-Voltage in CMOS Technology" 2nd international Congress on Telecommunication and Applications (ICTA 2014), April 23-24 Bejaia, Algérie 2014.

S. Toufik, H. Salah "A New High Performance of Low Voltage Low Power Current Conveyor In CMOS Technology 0.25 μ m", 5rd International Conference on Electronics Engineering (ICEE 2013) held on November 20-21 , Oran, algérie 2013.

S. Toufik, H. Salah, D. Zohir "Power Electronic and Modeling of Magnetic Components" International Conference on Electromechanical Engineering (ICEE 2012), 20-21 Novembre, Skikda, Algérie 2012.

M. Lotfi , **S. Toufik** "The electro-thermal sub circuit model for power MOSFETs" International Conference on Microelectronics (ICM) 16-20 Dec. 2012

Conférences nationales

S. Toufik, H. Salah, D.Zohir " A New High Performance CMOS Sample and Hold" 1rd Conférence National sur les Télécommunications (CNT' 2012), 11-12 Novembre Guelma, Algérie 2012.

H. Salah, **S. Toufik**, B. Nourddine "High Speed Comparator In CMOS Technology 0.25 μ m" 1rd Conférence National sur les Télécommunications (CNT' 2012), 11-12 Novembre Guelma, Algérie 2012.

H. Salah, **S. Toufik**, B. Nourddine " Low Voltage and Low Power Three Stage Op-Amps In CMOS Technology 0.25 μ m" 1rd Conférence National sur les Télécommunications (CNT' 2012), 11-12 Novembre, Guelma, Algérie 2012.

M. Lotfi, D. Zohir, **S. Toufik** "Macromodeling of MOSFET transistor" Séminaire sur L'énergie (USTHB) du 25-27 Mars, Alger, algérie 2012.

ANNEXES

ANNEXE 1

1. Techniques d'extraction des paramètres du modèle MOSFET de puissance	135
1.1.Extraction des paramètres statiques	135
1.1.1. Extraction de la tension du seuil V_{TH}	135
1.1.2. Extraction du paramètre θ	135
1.1.3. Extraction des paramètres de la transconductance (K_{plin} et K_{psat})	136
1.1.4. Extraction du paramètre $R_{DS(on)}$	137
1.1.5. Extraction le courant de saturation (I_{sat})	138
1.2.Extraction des paramètres dynamique	138
1.2.1. La capacité (C_{GS})	138
1.2.2. La capacité (C_{DS0})	139
1.2.3. Le coefficient de gradualité de jonction (m)	139
1.2.4. La tension de diffusion (V_j)	139
1.2.5. La capacité de l'oxyde (C_{oxd})	139
2. Références bibliographiques	141

1. Techniques d'extraction des paramètres du modèle MOSFET de puissance

1.1.Extraction des paramètres statiques

Dans cette partie nous présentons la méthode d'extraction des paramètres statiques pour le modèle électrique développé.

1.1.1. Extraction de la tension du seuil V_{TH}

A partir de la caractéristique statique courant-tension de la fiche technique du constructeur, il est possible d'extraire la tension seuil. Elle est approximée à 2 V pour une température de 25°C.

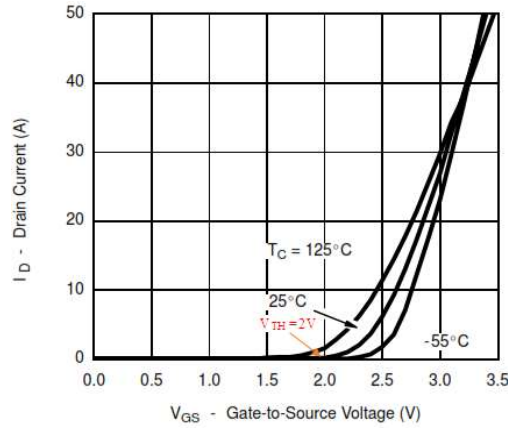


Figure 1.1 : Caractéristiques de transfert typique du MOSFET SI7390DP

1.1.2. Extraction du paramètre θ

θ est un paramètre de correction qui permet de tenir compte de la réduction de la mobilité des porteurs de charge (électrons) dans le canal due au champ électrique transversal lorsque la tension de grille V_{GS} augmente. Pour estimer une valeur du paramètre θ il suffit de prendre l'expression approchée du courant I_D en linéaire donné par :

$$I_{DS} = k_{plin} \frac{(V_{GS} - V_{TH})V_{DS} - \frac{k_{plin}V_{DS}^2}{2k_{psat}}}{1 + \theta(V_{GS} - V_{TH})} \quad (1.1)$$

Pour une tension V_{DS} donnée dans la zone linéaire, on prend deux valeurs de courant I_{D1} , I_{D2} et les tensions de V_{GS1} et V_{GS2} qui leur correspondent :

$$I_{DS1} = k_{plin} \frac{(V_{GS1} - V_{TH})V_{DS} - \frac{k_{plin}V_{DS}^2}{2k_{psat}}}{1 + \theta(V_{GS1} - V_{TH})} \quad (1.2)$$

$$I_{DS2} = k_{plin} \frac{(V_{GS2} - V_{TH})V_{DS} - \frac{k_{plin}V_{DS}^2}{2k_{psat}}}{1 + \theta(V_{GS2} - V_{TH})} \quad (1.3)$$

Les deux dernières équations (1.2) et (1.3) nous permettent de calculer une valeur initiale du paramètre θ :

$$\theta = \frac{I_{DS2} \left((V_{GS1} - V_{TH}) - \frac{V_{DS}}{2} \right) - I_{DS1} \left((V_{GS2} - V_{TH}) - \frac{V_{DS}}{2} \right)}{I_{DS1} (V_{GS1} - V_{TH}) \left((V_{GS2} - V_{TH}) - \frac{V_{DS}}{2} \right) - I_{DS2} (V_{GS2} - V_{TH}) \left((V_{GS1} - V_{TH}) - \frac{V_{DS}}{2} \right)} \quad (1.4)$$

Nous avons appliqué l'expression précédente sur les caractéristiques statiques mesurées du MOSFET (SI7390DP). Pour les deux points ($I_{D1} = 12A$, $V_{GS1} = 3V$) et ($I_{D2} = 18A$, $V_{GS2} = 4V$), on calcule une valeur initiale $\theta \approx 0.75V^{-1}$ pour $V_{DS}=0.25V$.

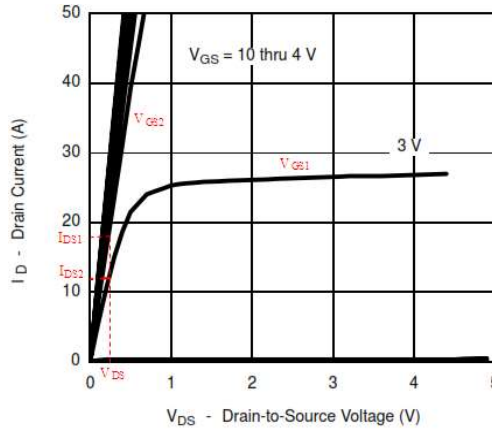


Figure 1.2 : Caractéristiques statiques du MOSFET SI7390DP (25°C)

1.1.3. Extraction des paramètres de la transconductance (K_{plin} et K_{psat})

Après la détermination de La tension de seuil V_T et paramètre de correction θ , on peut déterminer la transconductance K_{psat} à partir de l'équation (1.5) en prenant une valeur de la tension V_{GS} donnée dans la zone de saturation et le courant qui lui correspond.

$$I_{DS} = k_{psat} \frac{(V_{GS} - V_{TH})^2}{2(1 + \theta(V_{GS} - V_{TH}))} \quad (1.5)$$

Pour le dispositif MOSFET (SI7390DP), on a $V_T \approx 2V$ et $\theta \approx 0.75V^{-1}$, pour le point ($I_D = 26.5A$, $V_{GS} = 3V$) on calcule une valeur initiale $K_{psat} \approx 145.75A/V^2$.

Pour déterminer la transconductance K_{plin} , on utilise l'équation approchée du courant dans la zone linéaire :

$$I_{DS} = k_{plin} \frac{(V_{GS} - V_{TH})V_{DS} - \frac{k_{plin}V_{DS}^2}{2k_{psat}}}{1 + \theta(V_{GS} - V_{TH})} \quad (1.6)$$

Pour calculer le paramètre K_{plin} , on remplace dans l'expression précédente (1.6) les paramètres trouvés par leurs valeurs. Et en se situant dans la zone linéaire, on prend une tension V_{DS} et le courant correspondant, ($V_{DS} = 0.172V$, $I_D = 10A$ et $V_{GS} = 3V$). On obtient donc une équation de second degré (1.7), sa résolution nous permet de déterminer une valeur initiale de la transconductance $K_{plin} \approx 3549.15A/V^2$.

$$k_{plin}^2 \cdot \frac{V_{DS}^2}{2k_{psat}} - k_{plin} (V_{GS} - V_{TH}) V_{DS} + (1 + \theta(V_{GS} - V_{TH})) I_{DS} = 0 \quad (1.7)$$

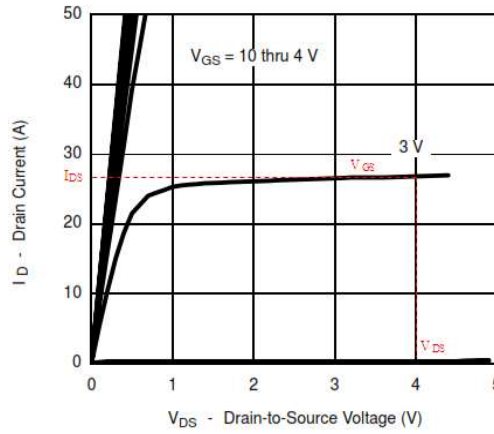


Figure 1.3 : Caractéristiques statiques du MOSFET SI7390DP (25°C)

1.1.4. Extraction du paramètre $R_{DS(on)}$

La résistance à l'état passante $R_{DS(on)}$ est la résistance totale qui apparaît entre le drain et la source lorsque le transistor conduit en régime ohmique (ou linéaire). La résistance à l'état passante $R_{DS(on)}$ permet de déterminer la chute de tension et la puissance dissipée à l'état passant. Pour calculer la résistance à l'état passante $R_{DS(on)}$ il suffit de calculer l'inverse de la pente de la caractéristique statique de sortie $I_{DS}(V_{DS})$ dans la zone ohmique.

$$R_{DS(on)} = \left(\frac{V_{DS}}{I_{DS}} \right)_{V_{DS} \rightarrow 0} \quad (1.8)$$

Pour le MOSFET (SI7390DP), on trouve $R_{DS(on)} \approx 0.01352\Omega$. pour $V_{GS}=4V$ et $R_{DS(on)} \approx 0.00798\Omega$ pour $V_{GS}= 10V$

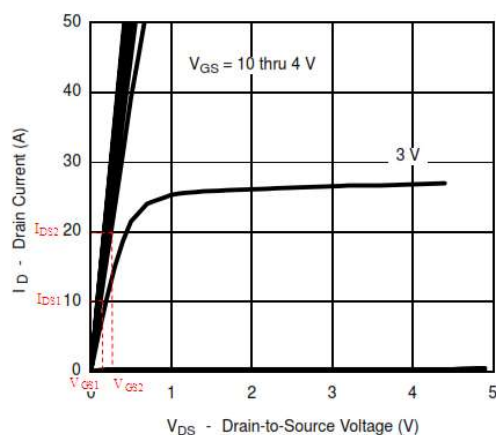


Figure 1.4 : Caractéristiques statiques du MOSFET SI7390DP (25°C)

1.1.5. Extraction le courant de saturation (I_{sat})

I_{sat} représente le courant de saturation de la jonction drain-source. En pratique, la valeur de courant de saturation I_{sat} est de l'ordre de dizaines de pA.

Le Tableau 1.1 montre la liste des paramètres statiques du modèle MOSFET pour le dispositif (SI7390 DP)

Tableau 1.1 : Les paramètres statiques du modèle MOSFET.

Paramètres	Valeurs	Unité
V_{TH}	2	V
θ	0.75	V^{-1}
K_{psat}	145.75	A/V^2
K_{plin}	3549.15	A/V^2
$R_{DS(on)}$	0.01352	Ω
I_{sat}	$1 \cdot 10^{-12}$	A

1.2. Extraction des paramètres dynamique

Dans cette partie nous présentons la méthode d'extraction des paramètres dynamique pour le modèle développé.

1.2.1. La capacité (C_{GS})

La capacité C_{GS} grille-source sont déterminées à partir des courbes C_{rss} (capacité de transfert) et C_{iss} (capacité d'entrée) en fonction de la tension V_{DS} pour V_{GS} nulle. Nous nous plaçons à des tensions de polarisation V_{DS} suffisamment élevées pour lesquelles la variation des capacités C_{rss} et C_{iss} devient très faible [1]. L'expression (1.9) nous permet de déduire la capacité C_{GS} .

$$C_{GS} = C_{iss} - C_{rss} \quad (1.9)$$

A partir de fichiers techniques de fabricant du MOSFET (SI7390DP), on trouve $C_{GS} \approx 1453$ pF.

1.2.2. La capacité (C_{DS0})

La capacité de jonction C_{DS0} est déterminée à partir des courbes C_{rss} (capacité de transfert) et C_{oss} (capacité de sortie) lorsque la tension drain-source V_{DS} est nulle. L'expression (1.10) nous permet de déduire la capacité C_{DS0} .

$$C_{DS0} = C_{oss} - C_{rss} \quad (1.10)$$

A partir de fichiers techniques de fabricant du MOSFET (SI7390DP), on trouve $C_{DS0} \approx 347$ pF.

1.2.3. Le coefficient de gradualité de jonction (m)

Le paramètre (m) est le coefficient de gradualité de jonction, est un coefficient empirique, en pratique la valeur (m) à voisine de 0.5 [2].

1.2.4. La tension de diffusion (V_j)

Nous déterminons la valeur de la tension de diffusion V_j à partir de l'équation de la capacité drain-source C_{DS} [3] pour une tension drain-source V_{DS} arbitraire :

$$C_{DS} = \frac{C_{DS0}}{\left(1 + \frac{V_{DS}}{V_j}\right)^m} \quad (1.11)$$

Dont la valeur est pratiquement voisine de 1V.

1.2.5. La capacité de l'oxyde (C_{oxd})

Nous déterminons la valeur de la capacité C_{oxd} directement à partir de la courbe C_{rss} (Nous prenons la valeur maximale). Par conséquent, on peut déterminer la valeur de la capacité C_{oxd} à l'aide de l'équation [4] :

$$C_{oxd} = \max(C_{rss}) \quad (1.12)$$

A partir de fichier technique de fabricant du MOSFET (SI7390DP), on trouve $C_{oxd} \approx 221$ pF.

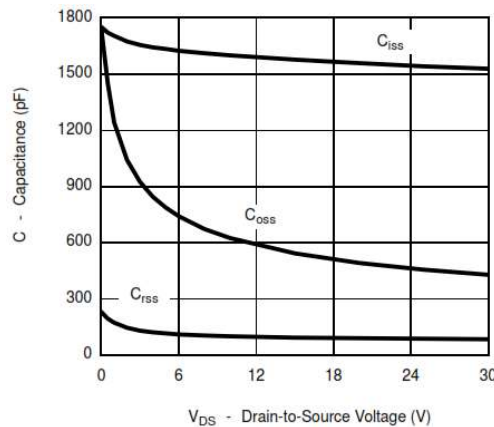


Figure 1.5 : Variations des capacités du MOSFET (SI7390DP).

Le Tableau 1.2 montre la liste des paramètres dynamique du modèle MOSFET pour le dispositif (SI7390 DP)

Tableau 1.2 : Les paramètres dynamique du modèle MOSFET.

Paramètres	Valeurs	Unité
C_{GS}	1453	pF
C_{DS0}	347	pF
m	0.32	/
V_j	0.38	V
C_{oxd}	221	pF

2. Références bibliographiques

- [1] H. Omari, « Extraction des paramètres des modèles du VDMOS à partir des caractéristiques en commutation-comparaison avec les approches classiques », Thèse de doctorat, pp.159, INSA de Lyon, Septembre 2003.
- [2] O. Hamel, « Elaboration de modèles comportementaux pour la simulation d'interrupteurs de puissance en commutation », Thèse de doctorat, INSA de Lyon, pp. 139, France, 1988.
- [3] K. Besbes, « Contribution à la modélisation comportementale des composants de puissance en commutation », Thèse de doctorat, INSA de Lyon, pp. 135, France, 1989.
- [4] X. Kang, E. Santi, J.L. Hudgins, P.R. Palmer, J.F. Donlon, « Parameter Extraction for a Physics-Based Circuit Simulator IGBT Model », Applied Power Electronics Conference and Exposition, APEC'03, 18th Annual IEEE, Vol. 2, pp. 946-952, 2003.

ANNEXE 2

2.1. Equivalence entre les grandeurs électriques et thermiques.....	143
2.2. Notion de résistance thermique.....	143
2.3. Références bibliographiques	147

2.1. Equivalence entre les grandeurs électriques et thermiques

En pratique, dans les systèmes d'électronique de puissance, la recherche d'un modèle électrique correspondant amène à définir l'équivalence entre les grandeurs électriques et thermiques. Cette équivalence est donnée par le Tableau 2.1 [1]. Les relations principales sont définies dans le Tableau 2.2 [1].

Tableau 2.1 : Définition des grandeurs physiques (thermiques et électriques).

Grandeurs thermiques			Grandeurs électriques		
T :	Température	[°K]	U	Tension	[V]
J	Flux de chaleur	[W/m ²]	J	Densité de courant	[A/m ²]
P	Chaleur	[W]	I	Courant	[A]
Q	Quantité de chaleur	[J]=[W.s]	Q	Charge	[C]=[A.s]
λ_{th}	Conductivité	[W/(°K.m)]	σ	Conductivité	[1/(Ω.m)]
R_{th}	Résistance	[°K/W]	R	Résistance	[V/A] = [Ω]
C_{th}	Capacité	[W.s/°K]	C	Capacité	[A.s/V] = [F]

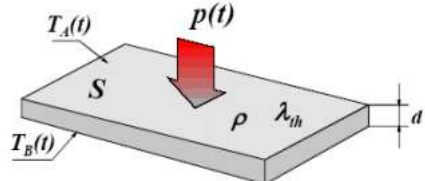
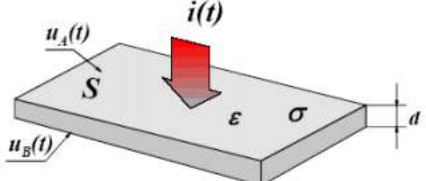
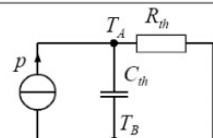
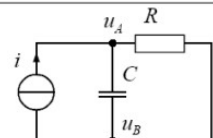



Tableau 2.2 : Relations principales entre les grandeurs thermiques et électriques.

Grandeurs thermiques	Grandeurs électriques
$C_{th} = \frac{dQ}{dT}$	$C = \frac{dQ}{dU}$
$C_{th} = c \cdot \rho \cdot d \cdot S$	$C = \epsilon \cdot \frac{S}{d}$
$R_{th} = \frac{d}{\lambda_{th} \cdot S}$	$R = \frac{d}{\sigma \cdot S}$
$Q(t) = \int_0^t p(t) \cdot dt$	$Q(t) = \int_0^t i(t) \cdot dt$
	
$p(t) = \frac{T_A(t) - T_B(t)}{R_{th}} + C_{th} \frac{d}{dt} (T_A(t) - T_B(t))$	$i(t) = \frac{u_A(t) - u_B(t)}{R} + C \frac{d}{dt} (u_A(t) - u_B(t))$

2.2. Notion de résistance thermique

La résistance thermique d'un composant semi-conducteur est la résistance qu'il offre à l'évacuation des calories qui lui sont apportées, ou qu'il génère. Elle est définie entre deux points qui servent de référence de température. Dans le cas d'un composant semi-conducteur assemblé dans un boîtier, plusieurs résistances thermiques sont quantifiables en fonction des couches que le

flux de chaleur traverse. La Figure 2.1 [2] illustre ces différentes résistances pour un composant semi-conducteur, monté sur un radiateur, qui dissipe à l'état passant une puissance (P_{dis}).

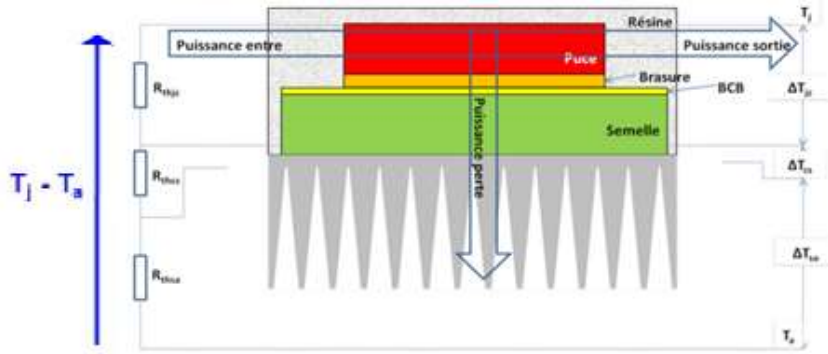


Figure 2.1 : Notion de résistance thermique sur un composant semi-conducteur

On distingue alors :

- La résistance thermique entre la jonction et le boîtier notée $R_{th(j-c)}$. Elle est définie entre la jonction et la face arrière du boîtier (T_c) ;

$$R_{th(j-c)} = \frac{T_j - T_c}{P_{dis}} \quad (2.1)$$

- La résistance thermique entre la face arrière du boîtier et le dissipateur thermique notée $R_{th(c-h)}$. Le plus souvent, il s'agit de la résistance de l'interface d'adhésion du boîtier d'un composant semi-conducteur sur le dissipateur thermique (graisse thermique) ;

$$R_{th(c-h)} = \frac{T_c - T_h}{P_{dis}} \quad (2.2)$$

- La résistance entre le dissipateur thermique et l'air ambiant notée $R_{th(h-a)}$.

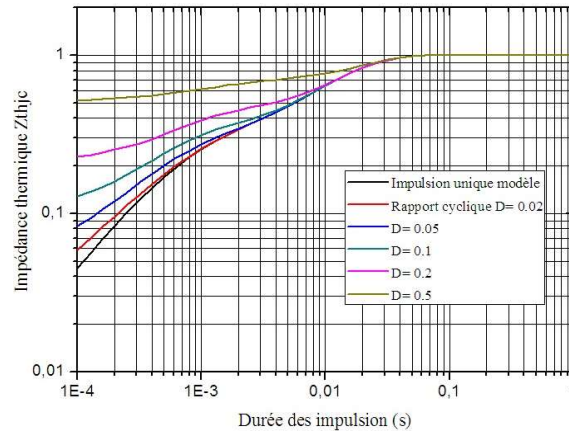
$$R_{th(h-a)} = \frac{T_h - T_a}{P_{dis}} \quad (2.3)$$

Le flux de chaleur, traversant ces trois milieux, voit alors toutes les résistances citées précédemment associées en série. La somme de ces trois résistances thermiques permet de définir la résistance thermique entre la jonction et l'air ambiant, notée $R_{th(j-a)}$.

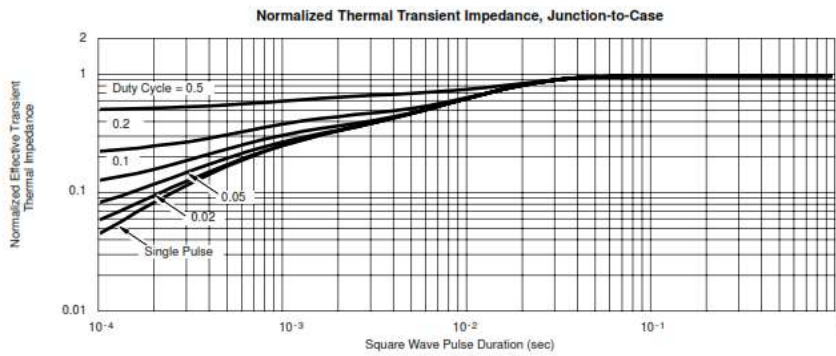
$$R_{th(j-a)} = R_{th(j-c)} + R_{th(c-h)} + R_{th(h-a)} = \frac{T_j - T_a}{P_{dis}} \quad (2.4)$$

Afin de valider le modèle thermique proposé, l'impédance thermique transitoire ($Z_{th(j-c)}$ et $Z_{th(j-a)}$) obtenue en simulation pour différentes largeurs d'impulsion est comparée à celle extraite de la documentation technique du constructeur. Cette impédance est normalisée par rapport à sa valeur statique. La Figure 2.2 et la Figure 2.3 successivement présente les résultats de simulation obtenus

pour des impulsions uniques, des impulsions répétées avec un rapport cyclique de 0,02, 0,05, 0,1, 0,2 et 0,5. On constate que l'impédance thermique donnée par le modèle de Foster proposé correspond aux données du constructeur [3].

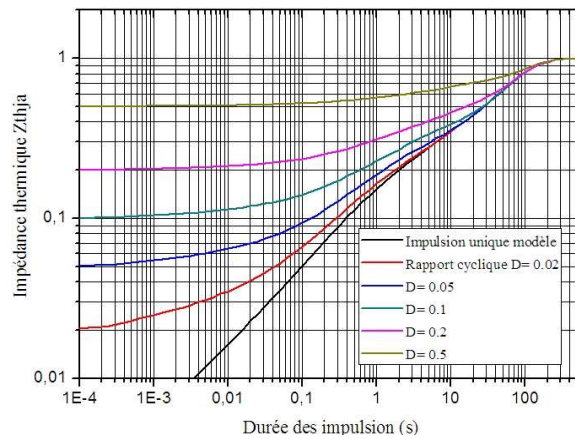


(a)

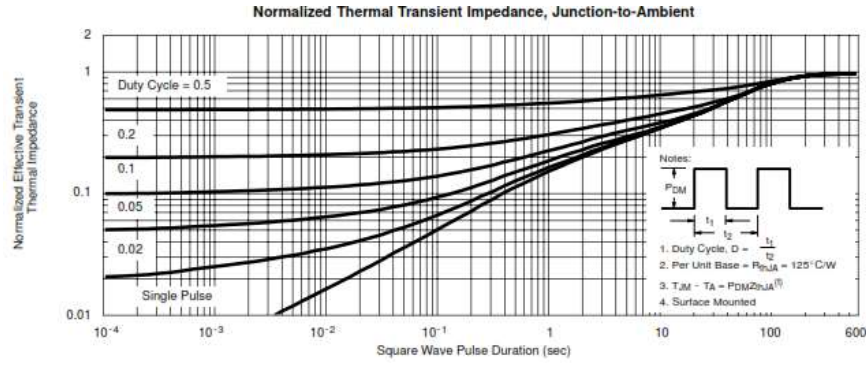


(b)

Figure 2.2: Comparaison d'impédance thermique transitoire $Z_{th(j-c)}$ du modèle proposé (a) et le modèle constructeur (b) en fonction des impulsions uniques et des impulsions répétées avec un rapport cyclique de 0.02, 0.05, 0.1, 0.2 et 0.5.



(a)



(b)

Figure 2.3: Comparaison d'impédance thermique transitoire $Z_{th(j-a)}$ du modèle proposé (a) et le modèle constructeur (b) en fonction des impulsions uniques et des impulsions répétées avec un rapport cyclique de 0.02, 0.05, 0.1, 0.2 et 0.5.

En régime de commutation la valeur de la température de jonction T_j varie : elle augmente à l'état passant et diminue à l'état bloqué. Nous avons, donc, une fluctuation de température ΔT_j (voir Figure 2.4 [4]) qui varie en fonction de la fréquence de commutation et du rapport cyclique. En régime de commutation la valeur du pic de la température de jonction T_j est :

$$T_{j\max} = T_c + P_{dis} \cdot Z_{th(j-c)} \quad (2.5)$$

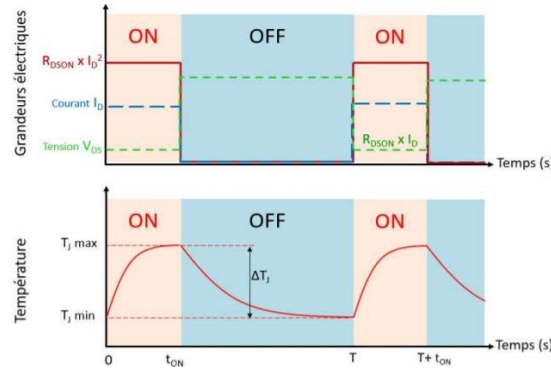


Figure 2.4: Évolution de la V_{DS} , I_D , puissance et de la température de jonction T_j en régime de commutation

2.3. Références bibliographiques

- [1] M. Correvo, " Electronique de puissance, modélisation thermique des composants de puissance ", Rapport technique, Institut d'Automatisation Industrielle, 2000.
- [2] Zhongda Zhang, "Gestion thermique des composants d'électronique de puissance- Utilisation du diamant CVD", Thèse de doctorat de Institut National Polytechnique de Toulouse - INPT, 2012.
- [3] N-Channel 30 V (D-S) Fast Switching MOSFET Document Number: 72214, 2017.
- [4] Manuel Antero González-Sentís, " Caractérisation des mécanismes de défaillance des transistors de puissance en GaN en régime de commutation ", Thèse de doctorat de l'université de Toulouse, 2020.

ANNEXE 3

3.1. Les Commutation du modèle MOSFET pour différentes tensions d'alimentation.....	149
3.1.1. La commutation à la fermeture.....	149
3.1.2. La commutation à l'ouverture.....	150

3.1. Les Commutation du modèle MOSFET pour différentes tensions d'alimentation

3.1.1. La commutation à la fermeture

La Figures 3.1 présente les résultats de simulation d'une fermeture du modèle MOSFET, pour $I_{DS} = 2.5A$, $T = 25^{\circ}C$, $V_{GS} = 4.5V$ et $R_G = 6\Omega$, pour différentes valeurs de la tension d'alimentation V_{DC} (15, 20 et 25V). Les résultats de la simulation montrent que l'influence de la tension V_{DC} sur la phase de la commutation à la fermeture du modèle MOSFET est importante sur le circuit de puissance (la tension V_{DS} et le courant I_{DS}) et fable sur le circuit de command (la tension V_{GS} et le courant I_{GS}).

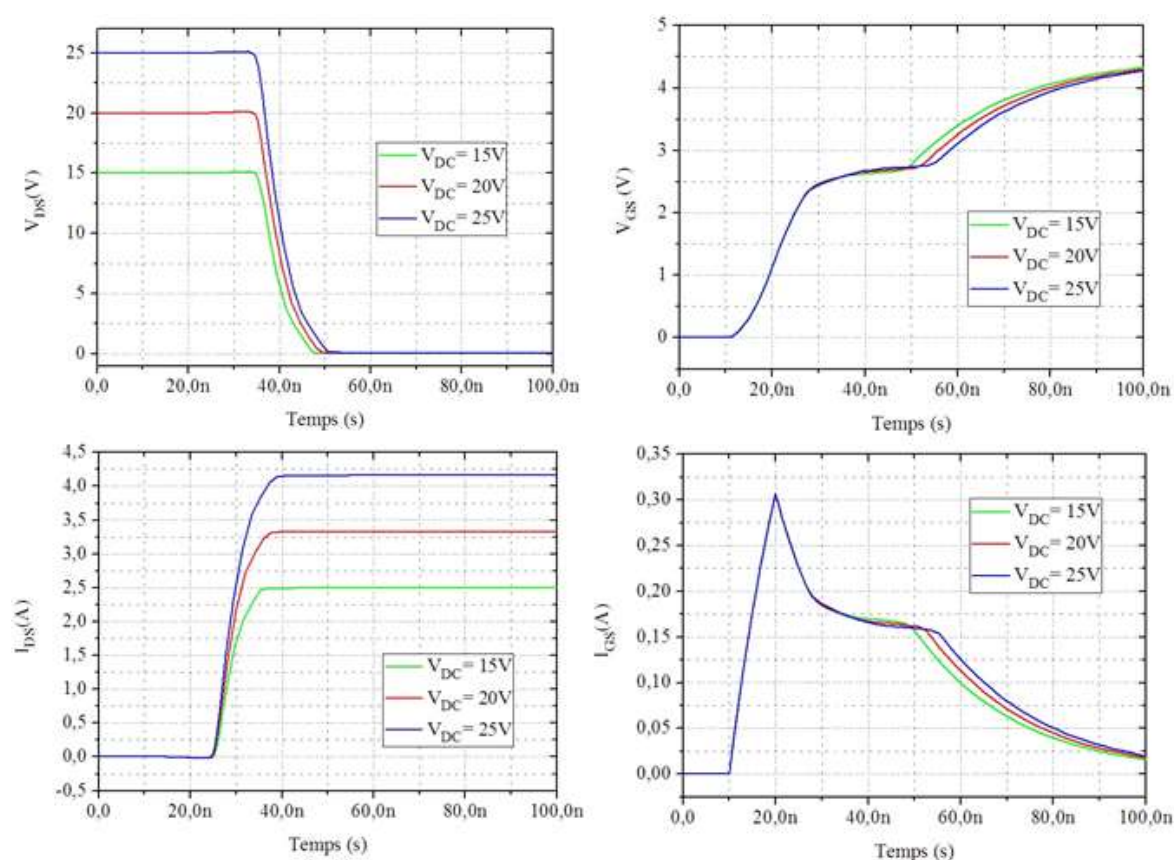


Figure 3.1 : les simulations de tension (V_{DS} , V_{GS}) et le courant (I_{DS} , I_{GS}) pendant la commutation à la fermeture pour différentes tensions d'alimentation

3.1.2. La commutation à l'ouverture

La Figure 3.2 présente les résultats de simulation d'une ouverture du modèle MOSFET, pour $I_{DS} = 2.5A$, $T = 25^{\circ}C$, $V_{GS} = 4.5V$ et $R_G = 6\Omega$, pour différentes valeurs de la tension d'alimentation V_{DC} (15, 20 et 25V). Les résultats de la simulation montrent que l'influence de la tension V_{DC} sur la phase de la commutation à l'ouverture du modèle MOSFET est importante le circuit de puissance (la tension V_{DS} et le courant I_{DS}) et faible sur le circuit de command (la tension V_{GS} et le courant I_{GS}).

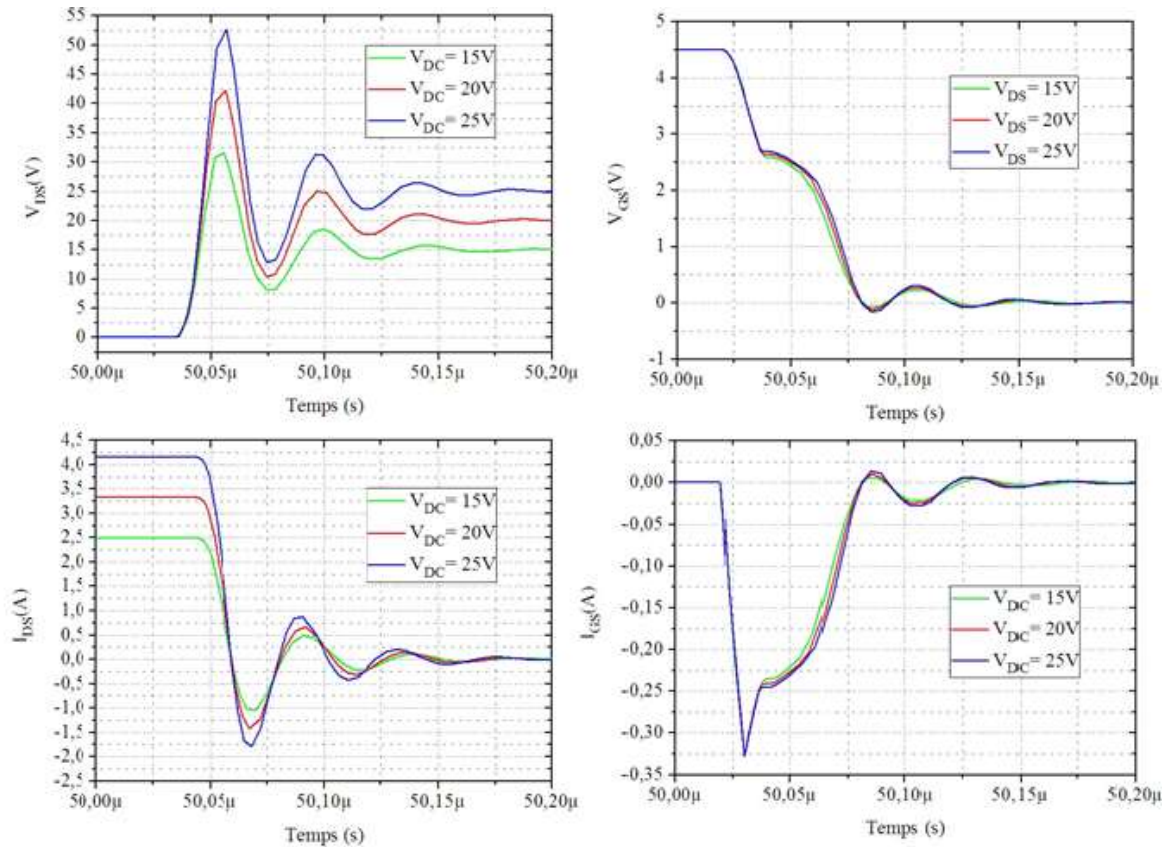


Figure 3.2 : les simulations de tension (V_{DS} , V_{GS}) et le courant (I_{DS} , I_{GS}) pendant la commutation à l'ouverture pour différentes tensions d'alimentation